(51) Int. Cl.: G 06 f, 3/02

BUNDESREPUBLIK DEUTSCHLAND

DEUTSCHES PATENTAMT

(52) Deutsche Kl.: 42 m3, 3/02

(10) (11) Offenlegungsschrift 1 774 893

(21) Aktenzeichen: P 17 74 893.5

(22) Anmeldetag: 27. September 1968

(43) Offenlegungstag: **30. Dezember 1971**

Ausstellungspriorität: —

(30)	Unionspriorität			
(32)	Datum:	29. September 1967	29. September 1967	29. September 1967
(33)	Land:	V. St. v. Amerika		
(31)	Aktenzeichen:	671804	671805	671777

(54) Bezeichnung: Elektronischer Kleinstrechner

(61) Zusatz zu: —

(62) Ausscheidung aus: —

(71) Anmelder: Texas Instruments Inc., Dallas, Tex. (V. St. A.)

Vertreter gem. § 16 PatG: Höger, W., Dr.-Ing.; Stellrecht, W., Dipl.-Ing. M. Sc.; Grießbach, D., Dipl.-Phys. Dr.; Haecker, W., Dipl.-Phys.; Patentanwälte, 7000 Stuttgart

(72) Als Erfinder benannt: Kilby, Jack St. Clair; Tassel, James Henry van; McCrady, John; Dallas, Tex. (V. St. A.)

Benachrichtigung gemäß Art. 7 § 1 Abs. 2 Nr. 1 d. Ges. v. 4. 9. 1967 (BGBl. I S. 960): 9. 3. 1970

DT 1774893

● 12.71 109 853/1495 51/80

DR.-ING. DIPL.-ING. M.SC. DIPL.-PHYS. DR. DIPL.-PHYS.
HÖGER - STELLRECHT - GRIESSBACH - HAECKER
PATENTANWÄLTE IN STUTTGART

A 36 730 b
K - 137
19.8.60

Firma Texas Instruments Incorporated,

Dallas, Texas, U.S.A.

Elektronischer Kleinstrechner

Die Erfindung betrifft einen elektronischen Rechner mit einer Tastatur zum Eingeben der zu verarbeitenden Ziffern und der Operationsbefehle, mit einer Schaltung zur Verarbeitung der Ziffern entsprechend den eingegebenen Befehlen sowie zur Erzeugung von Steuersignalen und mit einer vorzugsweise als Drucker ausgebildeten Ausgabevorrichtung zum Eingeben der Ein- und Ausgabewerte.

BAD ORIGINAL

Bis jetzt wurden elektronische Vierspeziesrechner hergestellt,

die bei ausreichender Stellenzahl und Rechengeschwindigkeit relativ teuer, gross und schwer waren. Da ihr Hauptspeicherwerk zumeist magnetisch (Kernspeicher und ähnliches), mechanisch (auf mechanischen Laufzeiteffekten beruhend und ähnliches) oder dergleichen, ihr Rechen- und Steuerwerk zumeist elektronisch (auf Halbleiterbasis und ähnlichem) und ihr Ausgabewerk vielfach mechanisch (Drucker) oder optisch (Leuchten) war, bestand für den Konstrukteur das schwierige Problem der Anpassung solcher Bauteile aneinander hinsichtlich Entwicklung und Empfindlichkeit bezüglich Wärme und Klima, Vibration und Stösse, Spannungsschwankungen, Brumm, Schaltwanderwellen und Störspannungen. Vorrichttungen zur Temperaturkompensation oder Klimastabilisierung, zur Störspannungsunterdrückung oder zur Erhöhung der Ansprechschwelle bei Schaltern, zur federnden Aufhängung oder zur Robustheit gegenüber Stössen usw. kosteten zusätzlich Geld, Zeit und Aufwand bei der Entwicklung,sowie erhöhte Verlustleistung, grösseres Gewicht und vermehrtes Volumen für solche Rechner.

Die Nachteile des derzeitigen Standes der Technik sind also, dass elektronische Vierspeziesrechner verhältnismässig teuer, voluminös und schwer sind; und dass überdies ihre Zuverlässigkeitsrate sehr erheblich unter der grösserer Rechenanlagen liegt.

Die Aufgabe der Erfindung ist, einen elektronischen Rechner zu

BAD ORIGINAL

ersinnen, dessen Eingabe, Rechen-, Steuer-, Speicherwerke und dessen Ausgabe überwiegend nichtheterogene Bauteile verwendet.

Diese Aufgabe wird gemäss der vorliegenden Erfindung dadurch gelöst, dass ein Tastaturverschlüssler zur Erzeugung bestimmter Eingabesignale entsprechend der jeweils betätigten Taste vorgesehen ist, und dass die Schaltung eine integrierte Schaltungsanordnung, in der Speicherkreise zur Speicherung der eingegebenen Ziffern enthalten sind, sowie ein Rechen- und Speicherwerk zur Verarbeitung der Ziffern und zur Speicherung des Ergebnisses aufweist, wobei dieses Rechen- und Speicherwerk einen Teil der Speicherkreise umfasst, und dass der der Schaltung teilweise angehörende Drucker an die integrierte Schaltungsanordnung angeschlossen ist.

Durch die Erfindung wird der Vorteil erzielt, dass infolge der Verwendung einer grossintegrierten, monolithischen Halbleiterbauweise auch für das Hauptspeicher- und Ausgabewerk Anpassungsprobleme der oben beschriebenen Art entfallen, somit eine einigermassen optimal vereinfachte Konstruktion bei sehr geringer Verlustleistung, Batteriebetrieb, Taschenformat und erhöhter Zuverlässigkeit ermöglichend.

Zweckmässigerweise liegt das Hauptspeicher-, Rechen- und Steuerwerk auf einer einzigen Logikplatte als einem grossintegrierten Halbleiterplättchen. Räumlich parallel zur Logikplatte liegen

BAD ORIGINAL

eine Tastaturverschlüsslerplatte als weiterer integrierter Schaltkreis. Eine dritte integrierte Schaltkreisplatte enthält Halbleiterplättchen eines Heizdruckers in Matrixform sowie deren Treiber. Der Rechner eines Ausführungsbeispiels der vorliegenden Erfindung kann sechs- bzw. zwölfstellig addieren, subtrahieren, multiplizieren und dividieren bei teilweiser Kommaautomatik. Sein Gewicht ist etwa 1,2 kg, sein Volumen etwa 10x15x3 cm.

Weitere Einzelheiten und Merkmale der Erfindung können den beigefügten Ansprüchen und/oder der folgenden Beschreibung entnommen werden, die der Erläuterung eines in der Zeichnung dargestellten Ausführungsbeispiels der Erfindung dient. Es zeigen:

Fig.1 das Äussere eines Rechners des dargestellten Ausführungsbeispiels,

Fig.2 eine Explosionszeichnung des Rechners der Fig.1,

Fig.3 Papierbandvorschub und Heizdrucker des Rechners der Fig.1,

Fig.4 einen Druckknopf der Tastatur der Fig.1,

Fig.5 einen Tastaturverschlüssler des Rechners der Fig.1,

Fig.6 den Heizdrucker des Rechners der Fig.1,

109853/1495

BAD ORIGINAL

Fig.7 die Halbleiterausführung des Heizdruckers der Fig.6,

Fig.8 den Teil eines Stromlaufplanes des Heizdruckers der Fig.6,

Fig.9 bis 13 Netzteil und Hilfselektronik des Rechners der Fig.1,

Fig.14 eine Logikplatte in grossintegrierter, monolithischer Halbleiterausführung des Rechners der Fig.1,

Fig.15 bis 18 die Schaltkreise der Logikplatte der Fig.14,

Fig.19 eine Teilansicht eines Bandvorschubes des Rechners derFig. 1,

Fig.2o ein Nandgatter als Grundbaustein der Schaltkreise der Fig. 15-18,

Fig.21 einen Teil eines Schieberegisters auf der Logikplatte der Fig.14,

Fig.22 ein 24 Bit Schieberegister auf der Logikplatte der Fig.14.

Fig.23 die Verbindungsleitungen zwischen zwei 24 Bit Schiebe-

BAD ORIGINAL

registern der Fig.14,

Fig.24 ein weiteres 24 Bit Schieberegister der Fig.14,

Fig.25 die Erzeugung eines Taktpulses für ein Schieberegister der Fig.14,

Fig.26 einen Zeitgeberkreis des Rechners der Fig.1,

Fig.27 eine Monovibratorkette zur Steuerung des Ausdrucks und Vorschubs des Rechners der Fig.1,

Fig.28 ein Rechner-Blockschaltbild zur grundsätzlichen Wirkungsweise des REchners der Fig.1,

Fig.29 einen Halbleiterkreis der Schaltungen der Fig.15 - 18,

Fig.3o einen Ausschnitt 9o der Fig.29,

Fig.31 einen Schnitt entlang der Linie A-A der Fig.3o,

Fig.32 eine Halbleiterausführung eines Schieberegisters der Fig.14,

Fig.33 einen Schnitt entlang der Linie A-A der Fig.32,

Fig.34 und 35 eine Eingabe einer Ziffer oder eines Kommandos am Beispiel des Kommandos + bzw. - .

Fig.36 einen Ausdruck auf einem Papierband bei Addition, Subtraktion, Multiplikation und Division.

In Fig.1 wird das Äussere eines Rechners als eines Ausführungsbeispiels der Erfindung gezeigt. Durch Drücken der numerischen Tasten 0 - 9 gibt man die Zahlenwerte, durch Anschlag der Punkttaste aber den Kommawert ein. Die Eingabe der Operationsbefehle erfolgt über die Tasten: + bei Addition, - bei Subtraktion, x bei Multiplikation, : bei Divison, C bei Löschen, E bei Fehler, P bei Drucken. Der Rechner wird zu- und abgeschaltet durch einen Schalter 5; der Ausdruck der Eingabewerte, Operationsbefehle und Resultate kann über ein Sichtfenster mit Vergrösserungslinse verfolgt werden.

Gemäss Fig.2 trägt das Gehäuse 2 insgesamt 18 Tastaturknöpfe; diese liegen über einer Verschlüsslerplatte 6 dergestalt, dass

bei Drücken einer Taste auf der Verschlüsslerplatte bestimmte Leiterstreifen kurzgeschlossen werden, wodurch eine Kodierung erfolgt. So erstellte kodierte Signale werden an eine Logikplatte 7 weitergegeben, die unterhalb der Verschlüsslerplatte 6 liegt. Ein Leiterband 3 bewerkstelligt diese Verbindung von der Verschlüsslerplatte 6 zur Logikplatte 7. Ein wärmeempfindliches Papier-

BAD ORIGINAL

band 14 liegt in einer Bandspule 14', die ihrerseits auf einem Brettchen 10 montiert ist. Das Papierband 14 wird auf seinem Weg aus der Bandspule 14' durch einen Führungsblock 13 auf horizontale Lage gebracht, damit das Band 14 an der Unterseite eines Heizdruckers 4 und des Sichtfensters 1 vorbeigeführt werden kann. Ein Leiterband 9 stellt eine elektrische Verbindung zwischen der Logikplatte 7 und dem Heizdrucker 4 her. Das Gehäuse 2 setzt sich aus zwei Teilen, einem abhebbaren Oberteil 2' und einem nach unten abnehmbaren Unterteil 2" zusammen; beide Teile sind durch Scharniere und einen Riegel zusammengehalten.

Batterien 17 und 18, ein Kästchen 15, das eine Hilfselektronik enthält, sowie eine Vorschubvorrichtung 11 sind am Boden des Gehäuses 2" befestigt. Ein Batterieladestecker 16 ist an der Hinterwand desselben Gehäuses 2" angebracht. Das Brettchen 10 ruht oberhalb der Batterien 17 und 18 und des Kästchens 15; es hat eine Aussparung 10', um der Vorschubvorrichtung 11 Platz zu lassen. Eine federnde Andruckführung 19 hält das den Führungsblock 13 verlassende Band 14 an ein Heizraster des Heizdruckers 4. Nach Durchlaufen einer Öffnung 42 der Vorschubvorrichtung 11 kommt das Band 14 über eine seitliche Öffnung des Gehäuses 2 zum Vorschein.

Fig.3 zeigt besser, wie das Band 14 aus dem Führungsblock 13 über die federnde Andruckführung 19 und die Öffnung 42 verläuft; wie der Heizdrucker 4 oberhalb der federnden Andruckführung 19 in einer Weise angebracht ist, dass das Drucken an der Unterseite

BAD ORIGINAL

des Druckers 4 und oberhalb der Führung 19 stattfindet. Auf der Oberseite des Papierbandes 14 erscheint also die Druckinformation, die über das Fenster 1 links vom Drucker 4 abgelesen werden kann. Eine Plexiglasplatte 8 dient der Isolation zwischen der Logikplatte und dem Brettchen 1o. Ein Leiterband 12 stellt die elektrischen Verbindungen zwischen den Batterien 17 und 18, der Hilfselektronik des Kästchens 15, dem Ein/Ausschalter 5 und der Logikplatte 7 her.

In der hier vorliegenden Erfindung erfolgte eine solche Auswahl und gegenseitige Anpassung der mechanischen und elektrischen Bauteile, dass ein sehr kleiner und kompakter Rechner hoher Rechenkapazität bei äusserster Einfachheit der Mechanik und Bedienung resultierte; solche Eigenschaften hatten bisher nur Rechner weit grösserer Abmessungen aufzuweisen. Der hier vorliegende Rechner hat Taschenformat mit den ungefähren Abmessungen 1ox15x3 cm; er wiegt etwa 1,2 kg. Es folgt nun die Beschreibung der Baugruppen des Rechners.

Tastatur mit Tasten 23 und einer Verschlüsslerplatte 6:

Die 18 Tasten stellen eine Vorrichtung zur Eingabe der Ziffern 0 - 9 und der verschiedenartigen Befehle in den Rechner dar. Durch Tastendruck wird auf der Verschlüsslerplatte 6 eine für die betreffende Taste typische Information erzeugt. Im hier be-

BAD ORIGINAL

sprochenen Ausführungsbeispiel wird im Rechner der Dreiexcess BCD Code verwendet, wobei auf der Verschlüsslerplatte die unmittelbare Umwandlung der durch Tastendruck dem Rechner mitgeteilten Nachricht in diesen Code erfolgt. Die folgende Tafel 1 zeigt die benutzten Code- Zuordnungen.

Tafel 1:

Ziffer auf der Taste (Tastatureingabe)	3 Excess BCD Code k4	k3	k2	k1	binäre Wertigkeit (dezimal dargestellt)
0	0	0	1	1	3
1	0	1	0	0	4
2	0	1	0	1	5
3	0	1	1	0	6
4	0	1	1	1	7
5	1	0	0	0	8
6	1	0	0	1	9
7	1	0	1	0	1o
8	1	0	1	1	11
9	1	1	0	0	12

Vier Ausgangsleitungen K1, K2, K3, K4 am Ausgang der Verschlüsslerplatte 6 tragen als binäre Wertigkeiten 1,2,4,8 die so kodierte Information über das Leiterband 3 zur Logikplatte 7. Eine 0 im Dreiexcess-Code wird durch 0 Volt Spannung im entsprechenden K-Kanal dargestellt, wobei diese 0 Volt Spannung durch Kurz-

BAD ORIGINAL

schliessen nach Masse vermittels des Tastendrucks verursacht wird. Eine 1 im Dreiexcess-Code bedeutet, dass der entsprechende K Kanal nicht nach Masse kurzgeschlossen wurde.

In Fig.4 ist die Taste 23 am Gehäuse 2 so angebracht, dass sie über einer genau bestimmten Stelle der Verschlüsslerplatte 6 zu liegen kommt. Letztere trägt Leiterstreifen 32, die bei Abwärtsbewegung einer gedrückten Taste kurzgeschlossen werden. Wird beispielsweise in Fig.5 durch Druck der Taste mit der Ziffer 2 ein Kurzschluss der darunter befindlichen Leiterbahnen verursacht, so bedeutet dies, dass die Leiterbahnen K2, K4, KBN, COM solange miteinander verbunden sind als die Taste durch den Tastendruck von oben auf ihnen ruht.

Da COM eine O Volt- oder masseführende Leitung darstellt, hat also auch die Leitung K4 O-Volt und stellt damit O im Binär-Code vor, die K3 -Leitung dagegen stellt eine 1 im Binär-Code dar, da sie nicht kurzgeschlossen wurde; die K2-Leitung wiederum war kurzgeschlossen worden und stellt also eine O im Binär-Code dar, die K1 -Leitung schliesslich ergibt eine 1 im Binär-Code, da sie wiederum keine Verbindung mit O Volt erfuhr.

Im Gehäuse 2 sind Löcher für die Tasten vorgesehen. Gemäss Fig.4 hat ein solches Loch zwei Teile, wobei der obere der zwei Teile einen geringeren Durchmesser hat als der untere von den zweien.

BAD ORIGINAL

Ein Führungsrohr 33 ist im oberen Teil des Lochs des Gehäuses 2 angebracht und überragt dabei das Gehäuse 2. Ein Schaft 26 kann im Führungsrohr 33 auf- und niedergleiten. Auf dem Schaft 26 sitzt ein Schaftkopf 24 und auf letzterem eine Kappe 25. Eine Spiralfeder 27 ist zwischen dem Schaftkopf 24 und dem Gehäuse 2 so eingebracht, dass durch die Federkraft die Taste 23 nach oben gedrückt wird, wodurch ein Kurzschliessen der Leiterstreifen 32 nur solange möglich ist als der Finger auf die Taste drückt. An einer Basisplatte 29 am Fusse des Schafts 24 ist eine elastische Platte 30 unten angebracht, die wiederum unten einen goldplattierten Leiterbelag 31 aus Kupfer aufweist. Führungsstifte 28 auf dem Gehäuse 2 führen die Taste 23 in ihrer Auf- und Abbewegung und verhindern eine Drehung dieser.

Fig.5 zeigt den Tastaturverschlüssler 6 als eine isolierende Trägerplatte, auf der das gezeigte Muster von Leiterstreifen aufgebracht ist. Die Bezeichnungen 0-9, C,E,P usw. entsprechen denselben Bezeichnungen auf den Kappen 25 der entsprechenden Tasten 23. Die Umschlüsslung der Eingabeinformation erfolgt also in einer einzigen Verschlüsslerplatte, die als Leiterplatte ausgeführt ist. In der nun folgenden Tafel II wird die Zuordnung zwischen einem bestimmten Tastenzeichen und den auf 0 Volt gebrachten Ausgangsklemmen der Verschlüsslerplatte 6 gezeigt.

BAD ORIGINAL

Tafel II

gedrückte Taste der Tastatur	dadurch auf 0 Volt (COM) befindliche Leitungen der Platte 6			
0	KBN	K4	K3	
1	KBN	K4	K2	K1
2	KBN	K4	K2	
3	KBN	K4	K1	
4	KBN	K4		
5	KBN	K3	K2	K1
6	KBN	K3	K2	
7	KBN	K3	K1	
8	KBN	K3		
9	KBN	K2	K1	
.	KOP	.		
P	KOP	P		
E	KOP	E		
C	KOP	C		
÷	KOP	÷		
x	KOP	x		
-	KOP	-		
+	KOP	+		

Eine in's Einzelne gehende Beschreibung der Tastatur und Verschlüsslerplatte 6 findet man in einer anderen Anmeldung derselben Anmelderin (amtl. Aktenzeichen: .....).

Heizdrucker 4:

Der Heizdrucker 4 hat eine 3x5 Anordnung aus integrierten Halbleiterheizelementen zur Übertragung der Wärme auf das Band 14, das

BAD ORIGINAL

aus wärmeempfindlichem Material besteht und seine Farbe unter Wärmeeinfluss ändert. Das wärmeempfindliche Papierband 14 kann ein unter dem Namen "Thermofax" der Minnesota Mining and Manufacturing Company erhältliches Band sein. Fig.6 zeigt ein 3x5 angeordnetes Druckheizraster 5o aus 15 Mesa-Plättchen auf einem Halbleiterplättchen 48. Jedes Heizelement der 3x5 Anordnung enthält einen monokristallinen Halbleiterkörper in Mesaform und ein Heizelement an dessen Seite, um bei Beheizung eines Elementes einen heissen Punkt auf der Mesa-Oberfläche zu erzeugen, was wiederum auf dem Band 14 einen entsprechenden Fleck erzeugt. Eine Anzahl wahlweise beheizter Elemente bildet eine entsprechende Gruppe von Flecken auf dem wärmeempfindlichen Band 14, wodurch der gewünschte Ausdruck eines Zeichens nach Art des Rasterdrucks zustande kommt. Die Mesa- Plättchen des Druckheizrasters 5o sind voneinander luftisoliert; elektrisch sind sie durch Leiterstreifen angeschlossen, die zwischen den Mesa-Plättchen und einem isolierenden Träger 49 liegen. Eine Treibermatrix 51 ist auf dem Plättchen 48 neben dem Druckheizraster 5o eingebracht, wobei die Halbleiterelemente der Treibermatrix aus dem Material des Plättchens 48 erzeugt wurden. Sie sind untereinander isoliert angebracht und zu einer gewünschten Schaltung durch ein metallisches Muster zwischen dem Halbleiterplättchen 48 und dem isolierenden Träger 49 verbunden. Die Oberfläche des Druckers 4 der Fig. 6 entspricht der nach unten zeigenden Oberfläche des Druckers 4 der Fig.3. Das wärmeempfindliche Material des Papierbands 14 hat direkten Kontakt mit der

BAD ORIGINAL

Oberfläche des Halbleiterplättchens 48 wie in Fig.6 dargestellt.

Aussparungen 52,53 und 54 im isolierenden Träger 49 der Fig.6 ermöglichen externe Verbindungen. Fig.7 zeigt das Halbleiterplättchen 48 in einer Zwischenstufe seiner Herstellung; dadurch soll die Anordnung der Bauteile sowie der Planarherstellungsprozess für die Heizelementanordnung bis einschliesslich der Treibermatrix dargestellt werden.

Die 3x5 Anordnung aus Paaren mit je einem Transistor und einem Widerstand wird auf der Oberfläche des P dotierten Halbleiterplättchens 48 innerhalb des mit 5o bezeichneten Fensters erzeugt. Ein solches Transistor-Widerstandspaar enthält einen dreifach diffundierten NPN-Transistor T 1 - T 15 und einen eindiffundierten N leitenden Widerstand R 1 - R 15 (N-type diffused). Jeder der Widerstände R 1 - R 15 ist mit einem seiner Enden mit dem Kollektor seines zugehörigen Transistors verbunden. Die Treibermatrix 51 enthält 15 dreifach diffundierte NPN-Transistoren T 16 - T 3o und entsprechend eindiffundierte N leitende (diffused N-type) Kollektorwiderstände RC 16 - RC 3o, deren eines Ende mit den zugehörigen Kollektoranschlüssen der jeweiligen Transistoren verbunden ist. Die Treibermatrix enthält weitere 2x15 Widerstände RB 16 - RB 3o bzw. RE 16 - RE 3o, deren einer Anschluss jeweils an die Basis bzw. den Emitter der Transistoren T 16 - T 3o angeschlossen ist. Tunnels TB 1 - TB 15 in der Oberfläche des Halbleiterplättchens 48

BAD ORIGINAL

bezwecken die Verbindung zwischen den Basisanschlüssen der Transistoren T 1 - T 15 und den Emitterausgängen der Transistoren T 16 - T 3o.

Eine Tunnelleitung VC in der Oberfläche des Plättchens 48 ist zur Verbindung zwischen den freien Enden der Widerstände R 1 - R 15 und den gemeinsamen Anschlüssen VC der Widerstände RC 21 - RC 3o vorgesehen. Drei leitende Tunnels PG verbinden entsprechend ein Ende der Basiswiderstände RB 16 - RB 2o, RB 21, RB 25 und RB 26 - RB 3o. Ein Ende der drei Tunnels PG ist jeweils durch einen Metallstreifen verbunden und bildet den gemeinsamen Anschluss PG. Im übrigen zeigt Fig.7 metallische Verbindungsleitungen, die auf isolierender Grundlage aufgebracht sind, um eine Verknüpfung der Bauelemente durchzuführen, wie dies Fig.8 erläutert. Der Drucker 4 enthält 15 Mesaplättchen, denen 15 Treiber entsprechend zugeordnet sind,wobei zwei der Mesaplättchen und ihrer Treiber in Fig.8 gezeichnet sind. Folglich verfügt der Drucker 4 über 15 Eingänge zur wahlweisen Erregung der 3x5 Heizelemente, einen Masseanschluss, einen Netzteilanschluss VC (+ 3 Volt) sowie über einen PG Eingang. Der PG Eingang enthält das Druckkommando, das bei selektiver Anwahl von Seiten einiger der 15 Eingänge die Beheizung der entsprechenden Heizelemente ermöglicht.

In Fig.8 beaufschlagt ein + Und Schalter mit den Eingängen "PG" und "Eingang 3o" einen nichtinvertierenden Verstärker, dessen Emitterausgang ein Mesaplättchen treibt, das aus dem Widerstand R 15 und

BAD ORIGINAL

dem Transistor T 15 in Emitter-Basis Schaltung dargestellt wird. Im einzelnen reicht der "Eingang 30" direkt auf die Basis von T 30, während das Signal PG über einen Widerstand RB 30 dorthin durchgreift. Kollektorseitig ist TransistorT30 über RC 30 als Kollektorwiderstand nach VC (+ 3 Volt) verbunden, während emitterseitig RE 30 als Emitterwiderstand nach Masse verbindet. Der Emitterausgang des Transistors T 30 führt direkt zur Basis von Transistor T 15, dessen Emitter direkt nach Masse verbunden ist und dessen Kollektor über den Heizwiderstand R 15 nach + 3 Volt Verbindung hat. Ein zweiter Kanal mit "Eingang 29" und Heizwiderstand R 14 soll andeuten,dass insgesamt 15 solcher Kanäle entsprechend der Anordnung 3x5 den Heizdrucker bilden.

Eine ins Einzelne gehende Beschreibung des Heizdruckers findet man in einer anderen Anmeldung derselben Anmelderin (amtliches Aktenzeichen: .....) .

Vorschubvorrichtung 11:

Durch die Vorrichtung 11 wird das Band 14 eine bestimmte Zeit nach Druck einer Ziffer oder eines Symbols um einen bestimmten Betrag in Richtung Fenster 1 verschoben. Nach Fig.2 enthält die Vorrichtung 11 einen Vorschubrahmen 45, der auf dem Boden des Gehäuses 2" befestigt ist, eine Magnetspule 35 im Rahmen 45, ein Polstück 46 in der Mittelöffnung der Spule 35,wobei das Polstück 46 die Spule 35 im Rahmen 45 hält, sowie ein Rahmenoberteil 2o,

BAD ORIGINAL

an dem eine Platte 44 festgemacht ist, welch letztere die federnde Andruckführung 19 trägt. Das Band 14 läuft nun über die Führung 19 durch eine Öffnung 42. Letzteres wird aus Fig.3 besser ersichtlich.

Das Polstück 46 hat ein Polende 34, dessen Durchmesser grösser ist als die Mittelöffnung in der Spule 35. Ein Klappanker 36 aus ferromagnetischem Material ist über eine Achse 37 am Rahmen 45 angelenkt. Wird nun die Spule 35 bestromt, zieht das Magnetfeld derSpule den Klappanker 36 gegen das Polende 34. Eine Klinke 4o ist vermittels einer Achse 43 an den Klappanker angelenkt und wird durch eine Blattfeder 39, die durch eine Halteschraube 41 am Anker 36 befestigt ist, gegen den Anker gedrückt. Die Teile 36, 39 und 4o der Fig.3 sind bei nicht erregter Spule gezeichnet. Zieht nun die Spule den Anker gegen das Polende 34, so verursacht die schnelle Ankerbewegung,dass die Klinke 4o gegen die Blattfeder 39 drückt, so dass die Klinke 4o den Kontakt mit dem Band 14 momentan verliert. Der Kontakt wird aber wieder hergestellt im Augenblick des Aufschlags des Ankers auf das Polende 34, wodurch das Band 14 nun zwischen einer Platte 38 und der Klinke 4o wieder im Griff der Klinke 4o ist. Bei Anzug des Ankers 36 war eine Druckfeder 22 gespannt worden, die sich in einer zylindrischen Führung 21 befindet (Fig.19). Hört nun die Bestromung der Spule 35 auf, so bricht das Magnetfeld zusammen, dieDruckfeder 22 schiebt den Anker 36, damit die Klinke 4o und die am Anker befestigte Platte 38 und das im Griff der beiden gehaltene Band 14

BAD ORIGINAL

nach links so weit als der Ankerhub erlaubt. In solcher Weise also wird das Band 14 schubweise bewegt, wobei je ein Schritt nach Entregung der Spule 35 zustande kommt. Der Ankerhub kann durch eine Anschlagschraube (nicht gezeichnet) eingestellt werden. Die Vorschubgeschwindigkeit des Bandes 14 ist eine Funktion der Federkraft der Druckfeder 22 und der Geschwindigkeit des Zusammenbrechens des Magnetfeldes der Spule 35.

Netzteile und Hilfselektronik:

Fig. 2 zeigt drei 1,5 V-Batterien 17, die zueinander in Serie liegen, um eine 4,5 V-Spannungsquelle zu bilden,wie in Fig. 13 dargestellt wird. Weiter zeigt Fig. 2 acht 1,5 V-Batterien 18 in Serie zur Erstellung einer 12 V-Spannungsquelle gemäss Fig.13. Ein zweipoliger Schalter 5 gestattet, beide Spannungen (12 bzw. 4,5 V)zu - und abzuschalten.

Die Fig. 9 - 12 zeigen die im Kästchen 15 enthaltene Hilfselektronik. Die + 3 V der Fig.9 sind mit den + 3 V der Fig. 13 verbunden, während das Leiterband 12 der Fig. 2 die Signale OS 1, OS 2, OS 3, OS 4, OS 5, OS 6, OS 7, PG, PGT, ADV der Fig.9 mit den gleichlautenden Signalen der Fig.18 auf der Logikplatte 7 verbindet. In Fig.1o entstammen die + 12 V der + 12 V-Quelle der Fig. 13, die Leitung SOL führt zur Magnetspule 35 der Bandvorschubvorrichtung 11, deren zweite Klemme an Masse liegt. Der Anschluss $\overline{ADV}$ ist mit der gleichlautenden Signalleitung $\overline{ADV}$

BAD ORIGINAL

der Fig.18 verbunden. In Fig. 11 zeigen die Anschlüsse E 1 und E 2 eine Verbindung mit den gleichlautenden Anschlüssen in Fig. 18 der Logikplatte an. Der Kondensator C 6 ist Teil der Grundzeitkreise des Rechners. In Fig.12 entspricht eine -1,5 V Spannung den -1,5 V der Fig.13, deren Dioden D 11, D 12 denen der Fig.12 identisch sind.

Die Schaltkreise der Fig.9 sind Teil einer Monovibratorkette dreier seriengeschalteter Monovibratoren zum Ausdruck und Vorschub, wie später genauer erläutert wird. Sie bilden vorwiegend die RC-Zeitgebung. Fig.1o zeigt eine Treiberstufe, bei der das Kommando $\overline{\text{ADV}}$ das Signal SOL erzeugt zur Bestromung der Magnetspule 35 des Vorschubs. Die Wirkung einer Freilaufdiode D 1o wird durch einen Widerstand R32 begrenzt.

Logikplatte 7:

Die Logikplatte 7 des Rechners trägt auf einer Ebene eine integrierte Haltleiterschaltkreisanordnung. Sie schliesst folgende Kreise ein: Zeitgebung, Steuerung, Arithmetik, Eingabe, Ausgabe und Bandvorschub; lediglich die Treiberstufen letzterer Kreise liegen ausserhalb der Logikplatte 7. Da die Logikplatte 7 parallel zur Verschlüsslerplatte 6 angeordnet liegt, wird eine besonders kompakte Bauweise erreicht.

BAD ORIGINAL

Fig. 14 zeigt die Draufsicht auf die Logikplatte und die Anordnung ihrer Teile auf ihr. Die Ebenen 72,73,74,75 enthalten integrierte Halbleiterschaltkreise, die in den Fig. 15 - 18 als Blockschaltbilder wiedergegeben sind. Drei integrierte Halbleiterschieberegister SR 1, SR 2, SR 3 sowie zwei Widerstände 69 und 7o befinden sich im unteren Teil der Logikplatte der Fig. 14. Alle Teile liegen auf einer isolierenden Trägerplatte 7' und sind in einer Weise verbunden, die noch beschrieben wird.

Fig. 15 zeigt ein Blockschaltbild, das 151 Nandgatter benutzt und dessen Aussenanschlüsse und Verbindungen zu den anderen Ebenen und Schieberegistern in der Weise durchgeführt werden, die Fig. 14 zeigt. Die Ebene 75 wird in Fig. 15 dargestellt. Im Blockschaltbild der Fig.16 werden 132 Nandgatter benutzt,die Ebene 74 der Fig.14 entspricht der Ausführung von Fig.16. Entsprechend ist das Blockschaltbild der Fig. 17 in Ebene 72, das Blockschaltbild der Fig.18 in Ebene 73 enthalten. Fig. 17 enthält 135 Nandgatter, Fig.18 116 solcher.

Jedes Nandgatter der Fig. 15 - 18 ist dem anderen identisch in Aufbau und Wirkungsweise. Fig.2o zeigt die Schaltung eines solchen Gatters. Sechs PNP Transistoren im Eingang bilden eine + Und Verknüpfung, während der NPN Transistor am Ausgang die erforderliche Diskriminierung, Verstärkung und Invertierung durchführt. Ein Transistor T 35 ist als Diode geschaltet, die Widerstände R 33

BAD ORIGINAL

bzw. R 33a dienen der Erreichung der logischen Funktion sowie der Anpassung. Alle 6 PNP Eingangstransistoren bilden mit ihrem Basisanschluss die Eingänge 1 - 6, liegen kollektorseitig an Masse und emitterseitig über den gemeinsamen Emitterwiderstand R 33 an + 3 Volt. Vom gemeinsamen Emitteranschluss der 6 Eingangstransistoren führt der als Diode geschaltete Transistor T 35 in Leitrichtung an die Basis des Transistors T 34.
Nur wenn alle 6 Eingänge L (2-3 Volt) führen, wird Transistor T 34 leitend und gibt etwa 0 Volt am Ausgang, dargestellt durch die Verbindungsleitung zwischen Kollektor des Transistors T 34 und Widerstand R 33a, ab. Sollte jedoch auch nur einer der Eingänge 0 Volt führen, wird die Spannung an der Basis des Transistors T 34 unterhalb der Ansprechschwelle liegen, so dass der Transistor T 34 keinen Strom zieht und am Ausgang die über den Widerstand R 33a verfügbaren 3 Volt liegen. Es brauchen nicht alle 6 Eingänge angeschlossen zu sein, nur die jeweils benutzten sind auch in den Blockschaltbildern 15 - 18 zu ersehen. Die Nandgatter werden untereinander verbunden, um weitere Baueinheiten, wie Monovibratoren, Zähler, Flip Flops und dgl. zu bilden. So wird in Fig. 17 ein Flip Flop 317 gezeigt, in Fig.18 in der Baugruppe 312 ein Zähler- 16.

Jeder integrierte Halbleiterkreis der Schaltkreise der Fig.15-18 wird auf der Oberfläche eines P-leitenden Siliziumträgers von gewünschtem Widerstandswert im Planarverfahren formiert, wobei eine Siliziumoxidschicht auf einem Siliziumträger in einem Ofen

BAD ORIGINAL

bei erhöhter Temperatur und bei Darüberstreichen eines oxidierenden Mittels wächst. Der so entstehende Siliziumoxidfilm dient als Schirm gegen bestimmte Verunreinigungen, die später in den Träger eindiffundiert werden. Nun werden Löcher in den Oxidfilm eingebracht für nachfolgende Diffusionsprozesse zur Formierung von Transistoren, Widerständen und isolierenden Funktionen vermittels PN Übergängen. Man stellt diese Löcher, die ja den Mustern der herzustellenden Bauteile entsprechen, und die PN-übergangsisolierenden Bezirke durch fotolithographische Verfahren her. Anschlüsse und Zwischenverbindungen unter den einzelnen Bauteilen werden durch ähnliche fotolithographische Techniken, beispielsweise ein Molybdän -Gold-Molybdän (Mo/Au/Mo) Kontaktierungssystem über dem Oxidfilm hergestellt. Man gewinnt dadurch ein metallisches Muster zur Verbindung der Bauteile mittels Leiterstreifen auf dem Oxidfilm.

Fig. 29 zeigt einen Siliziumträger 89 (P-Type) von gewünschtem Widerstandswert, auf dessen Oberfläche Nandgatter 9o formiert werden. Fig.3o bringt in Draufsicht eines der Gatter 9o, das auf der Oberfläche des Trägers 89 formiert wurde, und die Zwischenverbindung zur Herstellung der Nandfunktion gemäss Fig.2o. Das Gatter 9o enthält 6 zweifach diffundierte PNP-Transistoren T 91 - 96, 2 dreifach diffundierte NPN Transistoren T 34,T35 und einen Widerstand (diffused N-Type) R 33, R 33a mit einer Mittelanzapfung 97 zurAnlegung der + 3 Volt Speisespannung. Die Kollektoren der Transistoren 91 - 96 sind mit dem Träger 89

BAD ORIGINAL

verbunden, der seinerseits über einen Metallstreifen loo nach Masse führt. Zum Aufbau der Transistoren wäre zu sagen, dass C die Kollektorseite, B die Basisseite und E die Emitterseite des Transistors kennzeichnet. Der Aufbau der Transistoren T 34 und T 35 ist ähnlich, wobei die Kollektorseite T 35 C des Transistors T 35 gleichzeitig mit den Widerständen R 33, R 33a, der Kollektorseite des Transistors T 34 und der Basisseite der Transistoren T 91 - 96 gefertigt wurden. Die Emitter der Transistoren T 91 - 96 sind durch einen Leiterstreifen 99 untereinander verbunden und gleichzeitig an die Basis des Transistors T 35 geführt. Aus Fig. 31 ist zu ersehen, dass der Leiterstreifen 99 den PN Übergang Kollektor-Basis des Transistors T 35 kurzschliesst. Der Emitter des Transistors T 35 hat über einen Leiterstreifen lol Verbindung mit der Basis des Transistors T 34. Die Basisanschlüsse der Transistoren T91 - 96 der Fig.3o endigen in breiten Metallkontaktflächen. Desgleichen verbreitert sich der Ausgang der Kollektorelektrode des Transistors T 34 zu einer ausladenden Fläche. Das Nandgatter 9o hat also mehrere Anschlussflächen zur weiteren Verbindung mit anderen Nandgattern sowie zur Spannungsversorgung. Es sind dies die 6 Eingangsflächen, die eine Ausgangsfläche, die + 3 Volt Fläche sowie die Fläche loo zum Masseanschluss.

In Fig.31 wird ein Schnitt entlang der Linie A-A der Fig.30 dargestellt. Es sind der dreifach diffundierte NPN-Transistor T 35, der Siliziumoxidfilm SiO_2 auf der Oberfläche des Trägers 89 sowie die Leiterstreifen 99 und 101, die sich in Öffnungen des Oxidfilms hineinerstrecken und den Emitteranschluss bewerkstelligen bzw. die Basis mit dem Kollektor kurzschliessen, zu sehen. Aus Fig.31 sind noch weitere Leiterebenen ersichtlich, die in einer zweiten und dritten SiO_2 Schicht eingebettet liegen. Diese dienen der Verdrahtung der Nandgatter untereinander, in der Weise wie dies die Fig.15 bis 18 zeigen. Dabei liegt die Richtung der Leiterstreifen der dritten Ebene senkrecht zu der der Leiterstreifen der zweiten Ebene. Die Leiter 130, 131 und 132 gehören zur zweiten Leiterebene, während die Leiter der dritten Ebene über die oberste (dritte) SiO_2-Schicht zu liegen kämen. Die oberen SiO_2-Filme können durch Hochfrequenzzersteubung, die Öffnungen in den Filmen durch photographische Techniken erzeugt werden.

Eine in's einzelne gehende Beschreibung des Herstellungsprozesses solcher Nandgatter, sowie ihrer Verbindungen mittels einer ersten, zweiten und weiterer Ebenen findet man in einer anderen Anmeldung derselben Anmelderin (amtl.Aktenzeichen:

ORIGINAL INSPECTED

Eine in's einzelne gehende Beschreibung eines Mehrbeschichtungsverfahrens zur Kontaktierung mit Molybdän-Gold-Molybdän integrierter Halbleiterschaltkreise findet man in einer anderen Anmeldung derselben Anmelderin (amtl.Aktenzeichen P 16 14 872.4).

Demgemäss werden vier integrierte Halbleiterkreise, beinhaltend die Logik der Fig.15 bis 18, erzeugt, wobei deren Anschlüsse auf der dritten Verdrahtungsebene entlang der Peripherie angebracht sind.

Die Logikplatte 7 der Fig.14 trägt auf der Ober- und Unterseite einer isolierenden Trägerplatte 7' gedruckte Leitungen. Vier isolierende Platten 76,77,78 und 79 mit Öffnungen 80,81,82 und 83 liegen auf der Oberseite der Trägerplatte 7' und bedecken einen Teil der auf der Oberfläche der Platte 7' befindlichen gedruckten Leiterbahnen. Verbindungen 84,85,86 usw. führen über die Platten 76 bis 79 und schliessen zwischen Anschlusspunkten innerhalb der Öffnungen 80 bis 83 und ausserhalb der Platten 76 bis79 kurz.

Am Beispiel der Platte 76 mit der Öffnung 80 sei das Verfahren der Herstellung der Verbindungen oberhalb dieser gezeigt. Ein dünnes Metallblech wird auf die Platte 76 gelegt und auf ihr befestigt. Das Blech ragt etwas über die Öffnung 80 sowie etwas über eine der Aussenkanten der Platte 76 hinaus. Auf beide

ORIGINAL INSPECTED

Blechseiten wird Photowiderstandsmaterial aufgebracht, wobei das Photowiderstandsmaterial auf der Oberfläche des Blechs das entsprechend gewünschte Muster erhält und gemäss der üblichen photolithographischen Ätztechnik bearbeitet wird. Schliesslich hängen Leiterstreifen über die Öffnung 80 einerseits als auch über die Aussenkante der Platte 76 nach der Seite des Schieberegisters SR1 drüber. Ein der Schaltkreislogik der Fig.17 entsprechendes Halbleiterplättchen wird nun von unten in die Öffnung 80 eingebracht und mit seinen Anschlüssen der dritten Ebene mit den überhängenden Leiterstreifen in Deckung gebracht, wonach eine Verbindung dieser mit den Anschlüssen der dritten Ebene des Halbleiterplättchens beispielsweise durch eine bekannte Ultraschallverbindungstechnik durchgeführt werden kann. Da nun die Platte 76 oder der Rand der Platte 76 dicker ist als das so angeschlossene Halbleiterplättchen, wird letzteres die Trägerplatte 7' nicht berühren; es kann jedoch trotzdem eine isolierende Platte zwischen das Halbleiterplättchen und die Trägerplatte 7' zusätzlich eingefügt werden.

Die integrierten Halbleiterplättchen des Inhalts der Fig.17 bzw. 15 sind in den Öffnungen 80 bzw. 83 so angebracht, dass ihre gleichnamigen Anschlusspunkte zueinanderweisen. Beispielsweise liegen die Anschlüsse ADS, SUB, ... G2K, G2E der Fig.17 genau gegenüber den gleichlautenden Anschlusspunkten ADS,SUB, ...G2K, G2E der Fig.15. Dies gilt allgemein für alle vier

Halbleiterplättchen, wobei jedoch zu beachten ist, dass jeweils eine Seite der Halbleiterplättchen auf Anschlüsse der Oberseite der isolierenden Trägerplatte 7' führen; beispielsweise werden die Signale des Halbleiterplättchens mit dem Inhalt der Fig.17 DZ, DEC, ...J,C in der Darstellung der Fig.14 nach unten an auf der isolierenden Trägerplatte 7 befindliche Anschlüsse gebracht.

Auf der dritten, also obersten Verbindungsebene aller vier integrierten Halbleiterplättchen werden alle in Reihe angeordneten Masseanschlüsse durch eine hierzu senkrecht gelegte Masseleitung verbunden, die ihrerseits auf Anschlüsse herausführt, die auf der isolierenden Trägerplatte 7' liegen. Im Verlauf der Montage der Platten 76 bis 79 auf der Trägerplatte 7' waren auch die aneinanderstossenden Leitungen, beispielsweise die Leitung 84 mit der Leitung 85 verbunden worden.

Eine in's einzelne gehende Beschreibung über Anordnung und Montage einer isolierenden Platte 76 beispielsweise, ihrer überhängenden Leiterstreifen und ihres zugeordneten integrierten Schaltkreises findet man in einer anderen Anmeldung derselben Anmelderin (amtl.Aktenzeichen P 16 90 292.4)

Auf der Oberseite der Logikplatte 7 sind ausserdem drei 24-Bit-

Schieberegister SR1, SR2 und SR3 angebracht. Alle drei Schieberegister sind in Aufbau und Wirkungsweise identisch; wie Fig. 22 zeigt, enthält jedes 24-Bit-Schieberegister ausser den Ein- und Ausgangs-Treiber-Stufen vier 6 Bit Schieberegister, die zueinander parallel liegen. Somit kann eine Ziffer, die im BCD Code durch vier Bits dargestellt wird, parallel, d.h. zeitlich gleichzeitig in ein solches Schieberegister eingegeben bzw. aus einem solchen Schieberegister entnommen werden. Die vier Eingänge für die vier binären Wertigkeiten 1, 2, 4, 8 sind I40, I42, I44, I46. Beispielsweise macht eine binäre 1 als positive Spannung am Eingang I40 einen Transistor T40 leitend und somit einen nachgeschalteten Transistor T41 sperrend, wodurch die Forderung komplementärer Eingabe an den Eingängen eines Schieberegisters erfüllt wird. Somit bilden zwei Inverter-Stufen am Eingang eines jeden der vier Schieberegister die Eingangstreiber. Der Ausgang des Inverters des Transistors T41 und eines Widerstandes R41 treibt den Setzeingang des Schieberegisters, während der Ausgang des ihm vorgeschalteten Inverters mit Transistor T40 und einem Widerstand R40 den Rücksetzeingang des Schieberegisters beaufschlagt. Dem Inverter der ersten Stufe ist zwischen dem Eingangsanschluss I40 und der Basis des Transistors T40 ein Dämpfungswiderstand R40 zwischengeschaltet.

An den zwei zueinander komplementären Ausgängen eines jeden Schieberegisters sitzen je ein Inverter als Ausgangstreiberstufe. Ein Inverter mit einem Transistor T48 und einem Widerstand R48 bildet den Ja-Ausgang, während ein Inverter mit einem Transistor T49 und einem Widerstand R49 den Nein-Ausgang des ersten der vier Schieberegister darstellt. Die insgesamt vier Inverter und Treiber der Ein- und Ausgänge eines solchen Schieberegisters üben übrigens die Funktion von Pegelwandlern aus, um einen grösseren Signalhub der Nandgatter der übrigen Logikplatte an kleinere Signalhübe innerhalb des Schieberegisters und umgekehrt anzupassen. Entsprechendes gilt für alle vier Schieberegister, wie aus Fig.22 leicht zu ersehen ist. Zusammenfassend kann gesagt werden, dass ein solches 24-Bit-Schieberegister der Fig.22 ein 6-Ziffern-Schieberegister bei 4-Bit-paralleler Ein- und Ausgabe vorstellt.

Fig.21 zeigt zwei Speicherstufen FF1 bzw. FF3 eines solchen Schieberegisters bei einer zwischengelegten Zwischenspeicherstufe FF2. Ein Taktimpuls CP0 tastet diese Zwischenspeicherstufe FF2 derart, dass eine in der Stufe FF1 befindliche Bit-Information über Stufe FF2 als Zwischenspeicher nach der Stufe FF3 geschoben wird. Dieses Weiterreichen der Bit-Information von Stufe FF1 bis insgesamt Stufe FF3 erfolgt während eines CP0 Taktpulses. Die Stufe FF1 ist als Flip-Flop geschaltet.

Ein Transistor T63 liegt emitterseitig an Masse, kollektorseitig über einen Widerstand R63 aber an +1,5 Volt Speisespannung. Desgleichen liegt ein Transistor T64 emitterseitig an Masse und kollektorseitig über einen Widerstand R64 ebenfalls an +1,5 Volt. Somit stellen beide Transistoren T63 bzw. T64 mit ihren jeweiligen Kollektorwiderständen R63 bzw. R64 Inverter dar, deren Ausgang mit dem Eingang des anderen jeweils verbunden ist. Die Flip-Flop-Ein- und Ausgänge sind identisch den Inverterausgängen. Die Ausgänge des Flip-Flops FF1 führen über Transistoren T67 bzw. T68 zu den Eingängen der Zwischenspeicherstufe FF2, deren Schaltung der der Stufe 1 gleicht mit der Ausnahme, dass die Emitter der Transistoren dieser Stufe nicht an Masse, sondern an eine Signalleitung CPO geführt sind. Die Kopplung von der Zwischenspeicherstufe zur nächsten Stufe FF3 erfolgt in derselben Weise, wie die soeben besprochene Kopplung von der Stufe FF1 zur Zwischenspeicherstufe. Durch einen Kurzschluss zwischen Basis und Kollektor der Koppeltransistoren sind diese als Dioden in Leitrichtung zur vorhergehenden Stufe geschaltet. DieSchaltung der Stufe FF3 ist identisch der der Stufe FF1, wie aus der Zeichnung des näheren ersehen werden kann.

Wegen der Kollektorkopplung zwischen den Stufen FF1 und FF2, im folgenden Einkopplung 110 genannt, sowie zwischen den Stufen

FF2 und FF3, im folgenden Auskopplung 111 genannt, und zwischen den folgenden Stufen, wird der Taktpuls CPO zweckmässigerweise an die Emitter der Stufen FF2, FF4 (nicht gezeichnet) usw. angelegt. Der Spannungshub der Leitung CPO geht von +1 Volt als dem Normal- oder Ruhezustand nach -1 Volt als dem Zustand eines kurzwährenden Taktimpulses. Bei CPO gleich +1 Volt liegen die Kollektorspannungen aller Zwischenstufen (z.B. der Stufe FF2) auf positiver Spannung grösser 1 Volt, wodurch die Auskopplungen (z.B. die Kopplung 111) sperrend und die Einkopplungen (z.B. die Kopplung 110)leitend gemacht werden. Alle Zwischenstufen übernehmen in diesem Zustand CPO = +1 Volt die Bit-Information der vorhergehenden Stufe in duplizierender Weise, d.h. Stufe FF2 passt sich der Stufe FF1 an, die Stufe FF4 gleicht sich der Stufe FF3 an usw.

Wird nun die Spannung der CPO-Leitung nach -1 Volt verlegt, erniedrigen sich die Kollektorspannungen aller Zwischenstufen in einer Weise, dass die Auskopplungen leitend, dagegen die Einkopplungen sperrend werden. Die jeweilige Bit-Information der Zwischenstufen teilt sich der nachfolgenden Stufe in duplizierender Weise mit, so dass beispielsweise der Bit-Inhalt der Stufe FF3 sich dem der Stufe FF2 anpasst usw. Dadurch also kommt mit CPO = -1 Volt ein Schiebeeffekt von Zwischenstufe zur nachfolgenden Stufe, mit CPO = +1 Volt ein Schiebeeffekt von der vorhergehenden Stufe zur Zwischenstufe

BAD ORIGINAL

zustande.

Eine in's einzelne gehende Beschreibung eines Schieberegisterkreises gemäss Fig.21 findet man in einer anderen Anmeldung derselben Anmelderin (amtl.Aktenzeichen: P 17 74 492.2).

Da der Taktimpuls CP0 an alle 4 x 5 Zwischenspeicher eines 24-Bit-Schieberegisters anzulegen ist, muss er einer Treiberstufe entstammen. Letztere zeigt Fig.25. Ein Signal CP1, oder auch CP2 wie später erläutert wird, wird an den Eingang einer aus einem Transistor T60 und einem Emitterwiderstand bestehenden Emitterfolgerstufe angelegt. Das Signal CP1 bzw. CP2 hat den in der Logikplatte sonst üblichen Spannungshub mit 0 Volt als Ruhe- oder Neinspannung und 2 bis 3 Volt als Ja- oder L-Spannung. Ein als Treiber dienender Transistor T62 liegt emitterseitig an - 1,5 Volt, führt kollektorseitig die zu den einzelnen Zwischenstufen-Flip-Flops verzweigende Leitung CP0 und ist basisseitig über einen Widerstand und einen als Diode geschalteten Transistor T61 mit der vorhergehenden Emitterstufe gekoppelt. Führt die Eingangsleitung CP1 0 Volt, so erhält die Basis des Treibertransistors T62 infolge eines zweimaligen Basisemitterspannungsfalls an den Transitoren T60 und T62, was dazu führt, dass die Signalleitung CP0 etwa +1 Volt annimmt durch eine indirekte Spannungsversorung aus der

BAD ORIGINAL

+1,5 Volt Speisespannung aller Zwischenspeicherstufen. Wird nun die Signalleitung CP1 auf +3 Volt angehoben, so wird der Treibertransistor T62 leitend, wodurch die - 1,5 Volt seiner Emitterseite in abgeschwächter Form als -1 Volt auf seiner Kollektorseite erscheinen. Jedes der Schieberegister SR1, SR2 oder SR3 beinhaltet in seinem Gehäuse die Schaltkreise der Fig.22 einschliesslich des Schaltkreises der Fig.25.

Die Herstellung der Schieberegister macht Gebrauch vom Planarverfahren bei einer Dreifachdiffusion zur Formierung der NPN-Transistoren, einer einschichtigen metallischen Zwischenverbindungstechnik über einem Siliziumoxidfilm sowie Tunnelleitungen in der Oberfläche des Halbleiterträgers an Kreuzungsstellen.

Fig.33 zeigt die Draufsicht auf einen kleinen Teil eines solchen Schieberegisters in monolitischer Bauweise. Zu sehen sind die Teile der Stufe FF1, der Einkopplung 110 sowie der Zwischenspeicherstufe FF2 gemäss Fig.21. Träger des integrierten Halbleiterschaltkreises ist ein p-dotiertes Siliziumsubstrat 112 gewünschten Widerstands. Die NPN Transistoren T63 bis T66 sowie T67 und T68 sind dreifach diffundiert. Beispielsweise sind die Transistoren T65 und T67 innerhalb einer gemeinsamen n-diffundierten Kollektorregion derart ausgebildet, dass ein Widerstand R65

BAD ORIGINAL

innerhalb des Halbleitermaterials mit einem Ende ohmisch an die Kollektorregion der Transistoren T65 und T67 angeschlossen ist. Ähnliches gilt für die anderen Bauteile. Ein Leiterstreifen 113 schliesst den PN-Übergang zwischen Kollektor und Basis des Transistors T67 kurz. Transistoren 114 und 115 haben gemeinsame Kollektorregionen mit den Transistoren T63 bzw. T64. Leiterstreifen verbinden die Kollektorausgänge der Transistoren T40 bzw. T41 (Fig.22) mit den Kollektoren der Transistoren T63 bzw. T64 (Fig.21).Auch die Eingänge zu den Schieberegistern haben also Kollektorkopplung.

Ein metallisches Verbindungsmuster auf der Oberfläche des Siliziumsubstrats 112 wird durch Leiterstreifen 113, 117 usw., eine Masseleitung und die Leitung CPO angedeutet. Ein Leitertunnel 116 (heavily doped diffused N-type) in der Oberfläche des Siliziumsubstrats 112 verbindet zwei Enden zweier +1,5 Volt Metallstreifen, so dass Leiterstreifen, Masse und die CPO Leitung über den Tunnel 116 hinweggeführt werden können. Somit wird ermöglicht, dass das Schieberegister mit 24 Bits mit allen Pegelwandlern der Ein- und Ausgänge sowie dem Taktpulstreiberkreis in einer Ebene auf einem Siliziumoxydfilm verbunden werden kann.

Fig.33 zeigt einen Schnitt entlang der Linie A-A der Fig.32, um die dreifach diffundierten Transistoren T63 und 114 darzu-

BAD ORIGINAL

stellen, die eine gemeinsame n-diffundierte Kollektorregion und einen Leiterstreifen 117 aufweisen, der die Verbindung von der Basis nach dem Kollektor des Transistors 114 erstellt und jene somit untereinander kurzschliesst.

Zur Herstellung externer Verbindungen verfügt das Leiterstreifennetz auf dem Oxidfilm über verbreiterte Kontaktflächen. Insgesamt 17 solcher Kontaktflächen ermöglichen den Anschluss für die +1,5 Volt, -1,5Volt, das Signal CP1 bzw.CP2, die Eingänge I40, I42, I44, I46, acht Ausgänge gemäss Fig.22 sowie +3 Volt und Masse. Jedes der drei Schieberegister SR1, SR2, SR3 ist in einem flachen Gehäuse untergebracht (flat package construction), dessen 17 Anschlüsse mit gedruckten Leiterbahnen auf der isolierenden Trägerplatte 7' verbunden sind.

Die ebenfalls auf der isolierenden Trägerplatte 7' unten befestigten Widerstände R69 und R70 dienen gemäss Fig.13 der Erzeugung von +1,5 Volt aus +3 Volt, wobei die aus dem Widerstand R69 erzeugten +1,5 Volt nach dem Schieberegister SR3, dagegen die aus dem Widerstand R70 gewonnenen +1,5 Volt nach den Schieberegistern SR1 und SR2 geführt sind.

Die Logikplatte 7 hat die ungefähren Abmessungen 11,5 x 10 [illegible] 0,3 cm. Die Abmessungen könnten jedoch noch kleiner ausfallen, wenn man die vier Ebenen 72- 75 der Fig.14 näher zusammen[illegible]gt

bzw. durch eine einzige Ebéne ersetzt unter noch stärkerer Verwendung von Vielschichtverbindungen bei photolithographischen Techniken, Metallniederschlagstechniken, SiO_2 Überzügen durch Hochfrequenzzerstäubung und gedruckten Leiterbahnen vorwiegend nur auf Ober- und Unterseite der Logikplatte. Weiterhin könnten die Schieberegister SR1, SR2 und SR3 wie auch die zwei Widerstände R 69 und R70 auf denselben Halbleiterplättchen, das Fig.15-18 beinhaltet, mit einbezogen werden.

Zur weiteren Verkleinerung des Volumens des Rechners könnte die Verschlüsslerplatte 6 mit der Logikplatte 7 zu einer Einheit verschmolzen werden dergestalt, dass die Leiterstreifen 32 der Verschlüsslerplatte 6 die eine Oberfläche (Oberseite) der Logikplatte bilden, während die eigentliche Logikplatte darunter ausgebildet ist bei kürzesten Vertikalverbindungen zwischen der Verschlüsslerebene und den darunterliegenden Logikebenen. Das Leitungsmuster auf der Verschlüsslerplatte 6 oder einer solchen Verschlüsslerebene in Einheit mit der Logikplatte 7 könnte so vereinfacht werden, dass jeder Tastendruck nur noch ein einziges 0 Volt Signal erzeugt, welches vermittels einer Kodiermatrix, etwa in Form von Nandgattern, die erforderlichen drei exzess- oder anders kodierten Signale bereitstellt.

In Fig.24 werden die Anschlüsse des Schieberegisters SR 3 gezeigt. An die Eingänge I40, I42, I44 und I46 sind Signalleitungen

01, 02, 03 und 04 angelegt; die Ausgänge des Sechsbitregisters, dessen Eingang 01 ist, heissen X1 und $\overline{X1}$; Entsprechendes gilt für die weiteren Ausgänge X2 bis $\overline{X4}$. DieSignalleitungen 01 bis 04, X1 bis $\overline{X4}$ führen auf der Logikplatte als gedruckte Leiterbahnen vom Schieberegister SR3 zur Ebene 75 (Fig.15). Weitere Anschlüsse am Schieberegister SR3 sind +3 Volt + 1,5 Volt, 0 Volt oder Masse, -1,5 Volt sowie die Signalleitung CP2, die als gedruckte Leitung von Ebene 73 (Fig.18) der Logikplatte herführt.

Fig.23 zeigt eine serielle Verbindung der Schieberegister SR1 und SR2. Ausser den Anschlüssen zur Spannungsversorgung führt auch das Signal CP1 an beide Schieberegister. DieEbene 74 (Fig.16) liefert über eine gedruckte Leitung das Signal CP1. Nur der jeweilige Ja-Ausgang aus dem Schieberegister SR1 ist mit dem betreffenden Eingang des Schieberegisters SR2 verbunden, so dass die Serienschaltung von Schieberegister SR1 mit Schieberegister SR2 ein Zwölf-Ziffern-Schieberegister dar-stellt. An die Eingänge dieses Zwölf-Ziffern-Schieberegis[illegible] führen die Leitungen A1 bis A4, die Ausgangsleitungen hei[illegible] Y1 bis $\overline{Y4}$. Sowohl die Leitungen A1 bis A4, als auch Y1 bi[illegible] führen auf der Logikplatte 7 als gedruckte Leiterstreifen zur Ebene 75 (Fig.15). Weitere vier Ausgänge des Schieberegisters SR1 sind nicht gezeichnet und bleiben unbenutzt.

Das Leiterband 3 führt die Signale der Tastaturverschlüsslerplatte 6 zur Logikplatte 7. Da die Signalnamen derselben Leitungen auf den Tasten 23 bzw. der Verschlüsslerplatte 6 zum Teil anders gewählt sind als auf der Logikplatte 7, soll Tafel 3 die einzelnen Zuordnungen verschiedener Namen zur selben Leitung klarstellen, sowie zeigen, in welchen Ebenen und Figuren die Signale Verwendung finden. Die Signalleitung COM ist in der Logikplatte 7 an Masse geführt.

Tafel 3:

Bezeichnung auf der Taste 23 bzw. der Tastaturverschlüsslerplatte 6	Bezeichnung auf der Logikplatte 7	zu finden auf Ebene,	entspr. der Fig.
. (Komma)	DPT	73	18
KOP (Alphataste)	KOP	73	18
COM	OV oder Masse		
C (Löschen)	KBC	72,73	17,18
E (Fehler	KBE	72	17
P (Drucken	KBP	72,73	17,18
K4 (Bit 8)	K4	75	15
K3 (Bit 4)	K3	75	15
K1 (Bit 1)	K1	75	15
KBN (Zifferntaste)	KBN	74,73	16,18
K2 (Bit2)	K2	75	15
× (Multiplizieren)	KBM	72	17
- (Subtrahieren)	KBS	72,73	17,18
+ (Addieren)	KBA	72,73	17,18
÷ (Dividieren)	KBD	72	17

Die Wirkungsweise des Rechners:

Der Rechner arbeitet intern im Dreiexcess BCD-Code und vermag bei teilweiser Komma-Atuomatik Additionen, Subtraktionen, Multiplikationen und Divisionen durchzuführen. Jede der eingegebenen Zahlen kann bis zu sechs Ziffern umfassen. Die Tastatur zur Eingabe verfügt über 18 Tasten, wovon 10 Zifferntasten 0-9 zur Eingabe eines Zahlenwerts in ein Operandregister vorgesehen sind. Jeder Ziffernanschlag verursacht auch sofort einen entsprechenden Ziffernausdruck auf dem Band 14, so dass alle Eingabedaten ebenso ausgedruckt werden wie später das Resultat. Die ausser den 10 Zifferntasten verbleibenden 8 weiteren Tasten dienen der Eingabe von Operationsbefehlen. Die Taste "Löschen" (C) verursacht, dass alle arithmetischen Speicher gelöscht und ein Anfangszustand hergestellt wird; dabei wird "ein Zwischenraum gedruckt", was bedeutet, dass ein Druckvorgang mit anschliessendem Bandvorschub abläuft, wobei jedoch der Ausdruck eines Zeichens unterbleibt. Die Taste "Addieren" (+) bewerkstelligt, dass eine in dem Operandregister, dargestellt durch das Schieberegister SR3, bereits befindliche Zahl zu einer anderen Zahl hinzuaddiert wird, die sich in einem Akkumulatorregister, dargestellt durch die Serienschaltung der Schieberegister SR1 und SR2, befand und dass das Resultat

anschliessend im Akkumulatorregister gespeichert wird. Ein Minuszeichen wird daraufhin ausgedruckt, dem wiederum ein Vorschubschritt folgt. Ein Anschlag der Taste "Drucken" (P) dient als Operationsbefehl, um jede im Akkumulator befindliche Zahl auszudrucken. Dies bedeutet, dass bis zu 12 Ziffern und ein Kommazeichen zum Ausdruck gelangen können, wonach zwei Vorschubschritte folgen zur Trennung der Aufzeichnung von späteren. Die Operation "Drucken" verursacht kein Löschen oder irgend eine sonstige Änderung der Daten innerhalb des Rechenwerks, so dass weitere Operationen mit dem Zahleninhalt des Akkumulators durchgeführt werden können. Ein Drücken der Taste "Multiplizieren" (x) bewirkt, dass eine im Operandregister befindliche Zahl zu einer im Akkumulator befindlichen multipliziert wird. Als Ausdruck erfolgt ein x, dann ein Zwischenraum, dem das Produkt folgt, das bis zu 12 Ziffern sowie ein Komma enthalten kann. Durch eine solche Operation wird der Rechner automatisch gelöscht, was ein anschliessendes Drücken einer "Löschen"-Taste erübrigt. Ein Anschlag der Taste "Dividieren" (:) bewerkstelligt die Division einer Zahl im Akkumulator durch eine andere im Operandregister. Wie im Falle der Multiplikation, erfolgt daraufhin automatisch ein Ausdruck, jedoch in folgendem Format:

Zwischenraum, sechs Ziffern Quotient , Zwischenraum, sechs

Ziffern Rest, zwei weitere Zwischenräume. Auch hier wird anschliessend das Rechenwerk automatisch gelöscht, so dass sich ein nachheriges Drücken der Taste "Löschen" erübrigt. Bei einer Division wird kein Komma mit herausgedruckt. Zur Verhinderung eines Ziffernüberlaufs im Rechenwerk sollte darauf geachtet werden, dass Divisor und Dividend die gleiche Anzahl an Wertziffern haben. Sollte durch eine Unachtsamkeit des Bedieners dennoch Überlauf eintreten, so erfolgt ein Löschvorgang innerhalb des Rechenwerks und der Ausdruck eines C ohne irgendwelche Ziffern. Die Taste "Fehler" (E) dient lediglich dem Löschen des Operandregisters SR3 für den Fall, dass eine falsche Zahl eingegeben wurde. Als Ausdruck erscheint ein E und ein Zwischenraum. Der Inhalt des Akkumulators wird dabei nicht berührt. Die Komma-Taste (.) ermöglicht eine Kommaeingabe. Es gibt sieben verschiedene Möglichkeiten, das Komma einzugeben: Vor jeder Ziffer; nachdem alle Ziffern eingegeben sind; zwischen einer der insgesamt sechs zulässigen Ziffern. Bei Multiplikationen können die Kommas der zwei miteinander zu multiplizierenden Zahlen an beliebigen Stellen stehen. Bei Addition und Subtraktion dagegen sollten die Ziffern hinter dem Komma bei beiden miteinander zu verknüpfenden Zahlen dieselbe Anzahl haben. Fehlt das Komma, so wird bei allen vier Rechenarten eine solche Zahl als ganze Zahl erfasst. Bei Division erscheint im Resultat kein Komma, wenngleich auch für

Aufzeichnungszwecke in den Eingabedaten Kommas enthalten sein können.

Das bisher Gesagte lässt sich tabellarisch erfassen, ergänzen und abrunden:

Addition:

1) Drücke die Taste "Löschen" (falls erforderlich). Somit Entleeren aller Rechenspeicher.
2) Drücke Ziffern- und Kommatasten 12,57. Somit Beladen des Operandregisters SR3 mit den Ziffern 1257.
3) Drücke Taste "Addieren". Somit Einaddieren der Ziffer 1257 in das Akkumulatorregister SR1, SR2, dessen Inhalt Null war.
4) Drücke Ziffern- und Kommatasten 3874,06. Somit Beladen des Operandregisters SR3 mit den Ziffern 387406.
5) Drücke Taste "Addieren". Somit Einaddieren der Ziffer 387406 in das Akkumulatorregister SR1, SR2, dessen Inhalt 1257 war.
6) Drücke Taste "Drucken". Somit Ausdruck der Summe 3886,63.

Subtraktion:

1) Drücke die Taste "Löschen" (falls erforderlich). Somit Entleeren aller Rechenspeicher.
2) Drücke Ziffern- und Kommatasten 89307,1. Somit Beladen des Operandregisters SR3 mit den Ziffern 893071.
3) Drücke Taste "Addieren". Somit Einaddieren der Ziffern 893071 in das Akkumulatorregister SR1, SR2, dessen Inhalt Null war.

4) Drücke Ziffern- und Kommatasten 300,0. Somit Beladen des Operandregisters SR3 mit den Ziffern 3000.

5) Drücke Taste "Subtrahieren". Somit Subtraktion ⟨SR1, SR2⟩ - ⟨SR3⟩ , wonach die Differenz 890071 im Akkumulatorregister SR1, SR2 steht.

6) Drücke Taste "Drucken". Somit kommagerechter Ausdruck der Differenz 89007,1.

Multiplikation:

1) Drücke die Taste "Löschen" (falls erforderlich). Somit Entleeren aller Rechenspeicher.

2) Drücke Ziffern- und Kommatasten 387,684. Somit Beladen des Operandregisters SR3 mit den Ziffern 387684.

3) Drücke Taste "Addieren". Somit Einaddieren der Ziffern 387 684 in das Akkumulatorregister SR1, SR2, dessen Inhalt Null war.

4) Drücke Ziffern- und Kommatasten 9,04152. Somit Beladen des Operandregisters SR3 mit den Ziffern 904152.

5) Drücke Taste "Multiplizieren". Somit erfolgt ⟨SR2⟩ · ⟨SR3⟩und
   a) Erstellung des Produkts 350525263968 im Akkumulatorregister SR1, SR2 ;
   b) kommagerechter Ausdruck dessen als 3505,25263968 ;
   c) Entleeren aller Rechenspeicher.

Division:

1) Drücke die Taste "Löschen"(falls erforderlich). Somit Entleeren aller Rechenspeicher.

2) Drücke Ziffern- und Kommatasten 2505,25. Somit Beladen des Operandregisters SR3 mit den Ziffern 350525.

3) Drücke Taste "Addieren". Somit Einaddieren der Ziffern 350525 in das Akkumulatorregister SR1, SR2, dessen Inhalt Null war.

4) Drücke Ziffern- und Kommatasten 387,684. Somit Beladen des Operandregisters SR 3 mit den Ziffern 387684.

5) Drücke Taste "Dividieren". Somit erfolgt ⟨SR2⟩ : ⟨SR3⟩und

   a) Erstellung des Quotienten 090415 und Rests 051140 im Akkumulatorregister SR1, SR2.

   b) Ausdruck dessen als 090415 051140

   c) Entleeren aller Rechenspeicher.

Für die oben gegebenen Beispiele einer Addition, Subtraktion, Multiplikation und Division wird in Fig.36 das Format des jeweiligen Ausdrucks auf Band 14 gezeigt.

Die Fig.26-28 weisen die grundsätzlichen Bauteile für Steuerung und Arithmetik des Rechners auf.

Mit Ausnahme der Kommaeingabe durch Drücken der Kommataste läuft ein Zeitgeberkreis der Fig.26 bei Drücken aller übrigen Tasten, also der Ziffern- und Operationstasten ab. Ein Oszillator 311 läuft frei, solange der Schalter 5 die Batteriespannung zugeschaltet hat. Der Oszillator 311 gibt 50 KHz Rechtecksignale an ein Nandclockgatter 205 ab, das als weitere Und-Eingänge die Signalleitungen SA, PS, SS hat. Bei Und-Erfüllung am Eingang

BAD ORIGINAL

des Clock-Gatters 205 reicht das Oszillatersignal durch das Gatter 205 hindurch und tastet ein Clock-Flip-Flop 302, das als Zähler-2 geschaltet ist. Die Ausgänge CL bzw. $\overline{CL}$ des Clock-Flip-Flops 302 werden als Grund-Zeitsignale innerhalb der ganzen Rechnerlogik benutzt.

Ein S-Zähler modulo 16 ist als Block 312 dem Clock-Flip-Flop 302 nachgeschaltet, wodurch jeder CL Impuls den Zähler 312 um +1 fortschaltet. Der Zähler 312 besteht aus vier Flip-Flops in Binäruntersetzerschaltung, deren Ausgänge T1 bzw. $\overline{T1}$, T2 bzw. $\overline{T2}$, T3 bzw. $\overline{T3}$, T4 bzw. $\overline{T4}$ sind. T1 stellt das wertniedrigste, T4 das werthöchste Bit dar.Da die sechzehn Zustände dieses Zählers mit S1 bis S16 bezeichnet werden, entspricht zweckmässigerweise der Zustand S16 der Gleichung S16 = $\overline{T4} \cdot \overline{T3} \cdot \overline{T2} \cdot \overline{T1}$. Andererseits entspricht S1 der Beziehung S1 = $\overline{T4} \cdot \overline{T3} \cdot \overline{T2} \cdot T1$. S16 ist die Null- oder Ausgangsstellung des Zählers 312. Jede der vier arithmetischen Operationen erhält ihre Zeitgebung durch einen oder mehrere Durchläufe des Zählers 312 bei jeweils 16 Schritten je Umlauf, beginnend mit S16. Ein S-Dekoder 313 bildet durch Und-Bedingungen aus den Signalen T1 bis T4 und dem Signal $\overline{CL}$ des Clock-Flip-Flops Steuersignale für den Ablauf der arithmetischen Operationen, insbesondere der nicht-reiterativen wie Zifferneingabe, Addieren, Subtrahieren, Löschen, Fehler.

BAD ORIGINAL

Wird beispielsweise die Taste "Addieren" gedrückt, erscheint damit ein Befehl SS, der einen Umlauf des S-Zählers 312 bewerkstelligt aus seiner Ausgangsstellung S16 über S1 ... bis wieder zu dieser Ausgangsstellung zurück. Ist der S-Zähler 312 nach S16 zurückgekehrt, verschwindet auch das Kommando SS wiederum, wodurch das Nand-Clock-Gatter 205 (Fig.26) wiederum blockiert wird, was bedeutet, dass das Clock-Flip-Flop 302 und der ihm nachgeschaltete S-Zähler 312 zur Ruhe kommen. Operationen, die nur einen solchen einmaligen S-Zählerumlauf benötigen, heissen nichtreiterative Operationen, wozu Addieren, Subtrahieren, Löschen, Fehler und Zifferneingabe zählen. Im übrigen wird das Clock-Flip-Flop 302 bei allen Operationen zeitweilig fortgeschaltet, ausser bei Drücken der Kommataste, wie bereits gesagt.

Durch Anschlag der Tasten 'Multiplizieren', 'Dividieren' oder 'Drucken' werden sogenannte reiterative Abläufe eingeleitet. Eine Multiplikation zweier Zahlen im Rechner erfolgt nämlich durch ein so vielmaliges Einaddieren der Zahl im Operandregister (als dem Multiplikand oder kurz Mand) in ein zuvor auf Null gebrachtes Akkumulatorregisterteil, als eine Zahl in einem zweiten Akkumulatorregisterteil (als Multiplikator oder kurz Mor)angibt. Letztere Zahl in besagtem zweiten Akkumulatorregisterteil war ursprünglich etwa durch eine Operation 'Addieren'

BAD ORIGINAL

dorthin eingegeben worden. Eine Multiplikation wird im Rechner analog dem bürgerlichen Multiplizierschema dezimaler Zahlen durch stellenrichtige Addition von Teilprodukten durchgeführt, wobei lediglich das kleine Einmaleins durch fortgesetzte Addition von Fall zu Fall ersetzt wird. Eine Division im Rechner kann ebenso grob als fortgesetzte Subtraktion zweier Zahlen voneinander bezeichnet werden, wie die vorher erwähnte Multiplikation als fortgesetzte Addition zweier Zahlen. Mehr im Einzelnen wird eine Division im Rechner so gehandhabt, dass von einer Zahl in einem Teil des Akkumulatorregisters (als Dividend oder kurz Dend) eine Zahl im Operandregister (als Divisor oder kurz Dor) solange abgezogen wird, bis der resultierende Rest negativ wird. Ein erstes Teilresultat entspricht der Anzahl der (zur Gewinnung eines positiven Rests) durchgeführten Subtraktionen und gelangt in einen zweiten Teil des Akkumulatorregisters. Nachdem der negative Rest durch eine Addition mit dem Devisor wieder rückgängig gemacht wurde, erfolgt stellenversetzt dasselbe Spiel, das insgesamt sechsmal durchgeführt wird. Ebenso reiterativ gestaltet sich die Operation 'Drucken', da ja jede Ziffer einzeln, d.h. zeitlich seriell aus dem Akkumulatorregister heraus zum Ausdruck gelangt.

Ein M-Zähler modulo 16 im Block 309 der Fig.16 mit 16 Zählstufen

M1 bis M16, dessen vier Flip-Flops die Ausgänge N_1, $\overline{N_1}$ bzw. N_2, $\overline{N_2}$ bzw. N_3, $\overline{N_3}$ bzw. N_4, $\overline{N_4}$ haben, dient speziell der reiterativen Zeitgebung für Multiplizieren, Dividieren und Drucken. Wie aus Block 309 zu erkennen ist, hat der M-Zähler an jeder seiner vier Flip-Flop-Stufen zusätzliche Eingänge zum Vorabsetzen bzw. -rücksetzen. Er kann bei einer bestimmten Zählstufe angehalten und auf eine frühere Zählstufe zurückgestellt werden, so dass bestimmte Steuersignale wiederholt erzeugt werden, wie dies für reiterative Operationen erforderlich ist.

Ein MD-Zähler modulo 16 als Block 308 in Fig.18 dient in ähnlicher Weise der Zählung und Steuerung von Teiloperationen innerhalb der reiterativen Operationen. Ein Tastendruck auf die Taste "Multiplizieren" setzt über ein Kommando KBM ein Multiplikations-Flip-Flop 316 (Fig.17), während ein Anschlag der Taste "Dividieren" über ein Kommando KBD ein Divisions-Flip-Flop 315 (Fig.17) in den Ein-Zustand bringt.

Zum Ausdruck eines Zeichens wie zur Durchführung des Bandvorschubs werden die aus einer Monovibratorkette dreier seriengeschalteter Monovibratoren entstehenden Steuersignale verwendet, wie Fig.27 erkennen lässt. Ein erster Monovibrator wird durch ein Signal $\overline{SAP}$ oder TRIG oder $\overline{DPT}$ oder $\overline{CST}$ getriggert.

Nach einer Tastung durch eines der vier angegebenen Signale gibt er etwa 40 msec lang Signal ab, wonach er einen zweiten Monovibrator anstösst, der seinerseits nur etwa 10 msec lang ein Signal PG erstellt. Dieses Signal PG bestimmt die Heizzeit des Heizdruckers 4, der also nur 10 msec lang beheizt wird. Nach Ablauf des 10 msec Signals PG des zweiten Monovibrators wird mit dessen Rückflanke ein dritter Monovibrator getriggert, der etwa 30 msec lang Signal SOL erzeugt, welches die Vorschubspule 35 zur Bestromung bringt. Nach Ablauf dieser 30 msec hört durch Wegfall des Signals SOL auch die Bestromung der Vorschubspule auf, wodurch der eigentliche mechanische Vorschubvorgang stattfindet, wie dies bereits erläutert wurde. Ein Block 310 in Fig.18 bildet zusammen mit den Bauteilen der Fig.9 die in Fig.27 angedeutete Monovibratorkette. Ein Ausgang $\overline{ADV}$ aus der Monovibratorkette 310 der Fig.18 führt nach Fig.10, um dort Signal SOL zu erzeugen, das die Magnetspule 35 bestromt.

Fig.28 zeigt die grundsätzliche Wirkungsweise des Rechners in einem Übersichtsblockschaltbild und dient der weiteren Besprechung als wichtigste Referenz. Mit Ausnahme der Tastatur 6 und des Druckheizrasters 4 sind alle weiteren Blöcke dieser Figur in den Nand-Schaltkreisen bzw. Schieberegistern der Logikplatte 7 enthalten. Über das Akkumulatorregister SR1, SR2 mit den Eingängen

A, den Ausgängen Y und dem Taktpuls CP1, wie auch über das Operandregister SR3 mit den Eingängen O und den Ausgängen X sowie dem Taktpuls CP 2 wurde bereits ausführlich gesprochen. Ein ziffernserieller Addierkreis 300 erhält vom Akkumulatorregister SR1, SR2 über die Leitung Y, vom Operandregister SR3 über die Leitung Z eine Ziffer nach der anderen, wobei er stets die Summe aus Y und Z bildet. Da als Subtraktion der Inhalt des Akkumulatorregisters SR1, SR2 minus dem Inhalt des Operationsregisters SR3 durchzuführen ist, muss eine zwischen das Operationsregister SR3 und den Addierkreis 300 zu schaltende Weiche G1 (Block 303) den Inhalt von SR3 komplementieren, bevor er als Signal Z dem Addierkreis ziffernseriell angeboten wird. Eine Weiche G2 (Block 304) ermöglicht, den Inhalt von SR3 zu regenerieren bzw. den Umlauf zu unterbrechen und dafür neue Daten ins Operandregister einzugeben. In ähnlicher Weise wie Weiche G2 arbeitet eine Weiche G3 (Block 305). Sie ermöglicht die teilweise oder vollständige Regenerierung der Ziffern des Akkumulatorregisters bzw. deren Verschiebung innerhalb des Registers, die Eingabe der Signale SUM als der Summensignale aus dem Ausgang des Addierkreises 300 in das Akkumulatorregister, oder die Beschickung des Akkumulatorregisters mit einer Ziffer aus einem L-Register 307. Letzteres dient als Einziffernregister zur Pufferung einer eingegebenen bzw. auszugebenden Ziffer, oder als Zähler modulo 16. Die Ausgangsleitung L aus dem L-Register führt ausserdem zur

Weiche G2 und zu einer Druckauswahlmatrix 314, die ihrerseits das Druckheizraster 4 aussteuert. Die Eingänge des L-Registers 307 sind ein Kanal K als Ausgang aus der Tastatur 6 sowie ein Kanal aus einem Tor G4 (Block 306), dessen Eingang die Leitung Y ist.

Ein C- oder Übertrags-Flip-Flop 301 dient der Speicherung eines dezimalen Übertrags während des ziffernseriellen Addierens im Addierkreis 300. Eine Signalleitung CO (carry out) am Ausgang dieses Flip-Flops führt nicht nur zum Addierkreis 300, sondern noch zu weiteren Prüfkreisen. Das Flip-Flop 301 wird mit Signal CP3 als C-Flop-Taktpuls geschaltet. Ein Signal $\overline{RC}$ bewirkt ein Vorablöschen des C-Flip-Flops vor Beginn einer Addition, ein Signal $\overline{SC}$ ein Vorabsetzen dessen vor Beginn einer Subtraktion.

Die Weichen G1, G2, G3 sowie das Tor G4 verfügen über eine Anzahl von Torimpulsen, Die Wirkungsweise dieser Torimpulse soll jetzt umrissen werden. Ein Signal SUB am Eingang der Weiche G1 (Block 303) erscheint bei einer Subtraktion und öffnet den Weg $\overline{X}$ nach Z, was einer Neunerkomplementierung des Inhalts von X entspricht. Mit $\overline{SUB}$ (keine Subtraktion) ist der Weg X nach Z offen. Ein weiteres Signal ADS an der Weiche G1 (303) kann bei Subtraktion Neun (als '12') nach Z einzwingen, bei Addition dagegen Null (als '3').

Die Einstellung der Weiche G2 (304) kann durch dreierlei Signale erfolgen. Als erstes kann ein Signal G2K zu einer Zifferneingabe den Weg L nach 0 öffnen. Ein Signal G2R kann zweitens den Weg X nach 0 zum Umlauf der Daten des Operandregisters (Regenerierung) freimachen. Schliesslich würde mit einem Signal G2Z eine Null (als '3') nach 0 eingezwungen.

Die Weiche G3 (305) kann fünf Torsignale aufweisen. Durch ein Signal G3Z wird eine Null (als '3') nach A eingezwungen. Ein Signal G3R bewirkt den Umlauf der Akkumulatorinformation, öffnet also den Weg Y nach A. Dagegen dient ein Signal G3S der Resultatspeicherung, indem es den Weg SUM nach A aufmacht. Ein Weg vom L-Register 307 ins Akkumulatorregister wird durch zwei weitere Signale ermöglicht; es sind dies G3L, was den Weg $\overline{L}$ nach A, (Neunerkomplement des Inhalts von L) ermöglicht und ein mögliches, in Fig.28 nicht gezeichnetes Signal $G3L^{+}$, das die Eingabe L nach A durchzuführen gestattet.

Ein Signal RS am Tor G4 (306) ermöglicht die Eingabe der Y-Werte ins L-Register. Das L-Register verfügt über weitere Zuflüsse; es sind dies die Signale K, $\overline{RO}$, RA, $\overline{RR}$. Signal K, als Sammelsignal für K1, K2, K3, K4, entspricht der dreiexcesskodierten Zifferninformation einer Zifferntaste der Tastatur 6.

Da mit Signal $\overline{RO}$ vor der Eingabe einer Ziffer alle vier L-Register-Flip-Flops auf Ein gezwungen werden, können die durch Tastendruck nach Masse gelegten Leitungen K1 bis K4 die der Kodierung entsprechenden L-Register-Flip-Flops rücksetzen, wodurch das L-Register schliesslich den nicht-komplementären dreiexcesskodierten Ziffernwert erhält. Signal $\overline{RR}$ kann bei Division eine Elf (als '14') ins L-Register einzwingen. Signal RA vermag bei Division oder Multiplikation den Inhalt des L-Registers um eins zu verringern, also eine -1 Modifikation des Inhalts von L durchzuführen.

Wie bereits erwähnt, kann das L-Register 307 auch als Zähler-16 arbeiten. Dies ist der Fall, wenn bei Multiplikation oder Division die Anzahl der je Stelle durchzuführenden oder durchgeführten Additionen bzw. Subtraktionen zu bestimmen ist. So dient er bei Multiplikation dazu, jede der sechs ursprünglichen Akkumulatorziffern (Mor) mittels -1 Dekrementierung bis auf Null herabzuzählen, somit die Iterationszahl des stellenrichtigen Einaddierens des Inhalts von SR3(Mand) in den Akkumulator (wertniedrigste Ziffer in Spalte 12 von SR2) gebend. Bei Division aber dient das als Zähler - 16 geschaltete L-Register 307 dazu, eine jeweils mit Signal $\overline{RR}$ eingegebene Elf ('14') mit der Anzahl aller Subtraktionen einschliesslich einer Korrekturaddition zu dekrementieren. Eine Invertierung (gleich Komple-

mentierung) dieser dekrementierten 11 vermittels des oben besprochenen Signals G3L aber gestattet den so gewandelten Inhalt des L-Registers als Teilresultat in den Akkumulator SR1 einzugeben.

Ein Signal NUM an der Druckauswahlmatrix 314 öffnet den Weg von L zum Druckheizraster 4, indem innerhalb der Matrix 314 eine Umschlüsselung der 4 Bit Zifferninformation in eine 15 Bit Information entsprechend dem Druckheizraster 3 x 5 erfolgt. Das Signal PG zum Druckheizraster 4 bedeutet das Druckkommando von 10 msec Heizzeit = Druckzeit, wie bereits besprochen. Da der Rechner ziffernseriell, aber 4-Bit-parallel arbeitet, sind sämtliche Ziffernleitungen der Fig.28 vier- oder achtdrähtig anzusehen, vierdrähtig, falls nur Ja- oder nur Nein-Information, achtdrähtig, falls beides zu übertragen ist. Die Numerierung der Schieberegister SR1 bis SR3 in Fig.28 lässt die Schiebefolge der Ziffern bei angelegten Taktpulsen CP1 bzw. CP2 erkennen. Sämtliche Blöcke der Fig.28 mit Ausnahme der Blöcke 6 (Tastatur) und 4 (Druckheizraster) sind in den Fig.15 bis 18 im Detail zu finden. Die weitere Beschreibung erläutert die Wirkungsweise des Rechners bei Zifferneingabe, bei Drücken der Operationstaste 'Addieren' ('Subtrahieren'), bei 'Multiplizieren' und schliesslich bei 'Dividieren'.

Eingabe einer Ziffer von der Tastatur:
Bei Drücken einer Zifferntaste läuft die Information nach ihrer Verschlüsselung auf der Verschlüsslerplatte 6 als dreiexcesscode-verschlüsselte Nachricht K4, K3, K2, K1 in das L-Register 307 und von dort aus nach zwei Richtungen. Die erste Richtung führt über die Druckauswahlmatrix 314 unmittelbar zum Druckheizraster 4, was die sofortige Sichtbarmachung der eingegebenen Ziffer vermittels Ausdruck ihres Werts bedeutet. Die zweite Richtung weist über die Weiche G2 (304) ins Operandregister SR3 Spalte 6. Die Steuerkommandos für den Weg der ersten Richtung waren NUM sowie PG. Das Steuersignal für den Datenfluss in der zweiten Richtung ist G2K am Ort der Weiche G2 sowie CP2 zum Durchschieben der Ziffer durch das Operandregister SR3 bis nach Stelle 6. Die Signale L1, O1, X1 haben die binäre Wertigkeit 1, die Signale L4, O4, X4 die Wertigkeit 8.

Dieser kurzskiziierte Informationsverlauf sei im folgenden mit allen wichtigen vorkommenden Steuersignalen anhand von Fig.34 als eines Zeitdiagramms zur Eingabe einer Ziffer von der Tastatur besprochen. Bei Drücken einer Zifferntaste entsteht ausser den Informationssignalen K1 bis K4 ein Kommando $\overline{\text{KBN}}$ (Fig.5). Dies bringt ein Signal TRIG (Fig.16, 265); letzteres triggert die Monovibratorkette 310 (Fig.18); der zuerst kommende Mono-

BAD ORIGINAL

vibrator dieser Kette aber setzt ein Stop-Flip-Flop STP (Fig.18, 640 -642). Das Stop-Flip-Flop kann als Monovibrator-Einhüllende betrachtet werden, da es solange auf Ein ist, als die Monovibratorkette insgesamt tätig ist, also 40+10+30=80 msec. Das zuerst erwähnte Kommando $\overline{KBN}$ setzt überdies ein KCCP-Flip-Flop (Fig.18, 320) und leitet noch ein Signal SS in die Wege (Fig.18, 653). Letzteres Signal verursacht, dass das Clockgatter 205 (Fig.18) an allen Und-Eingängen erfüllte Und-Bedingung hat, wodurch das Clock-Flip-Flop 302 CL-Impulse abgeben kann, die den S-Zähler-16 (Fig.18,312) aus seiner Grundstellung S16 fortschalten. Der Taktpuls CP2 des Operandregisters SR3, entstanden aus einer Und-Bedingung von Signal CL mit KCCP, beginnt das Operandregister durchzutakten, das infolge des vorerst vorhandenen Signals G2R auf Umlauf geschaltet ist. Ein Signal PS (Fig.18, 674) verschwindet nach dem dritten CL-Impuls, wodurch seinerseits ein Wiederkehren des Signals CL sowie des Signals CP2 solange unmöglich gemacht ist, als PS wegbleibt.

Inzwischen wird durch den Ablauf der drei Monovibratoren der Monovibratorkette 310 ein Ausdruck der im L-Register befindlichen eingegebenen Ziffer über die Druckauswahlmatrix 314 und das Druckheizraster 4 bewerkstelligt sowie der Papiervorschub mittels Bestromung der Spule 35 durch Signal SOL vorbereitet.

BAD ORIGINAL

Verschwindet nun das letzte Monovibratorsignal SOL, beginnt mechanischerseits das Vorschieben des Bands 14 um einen Ankerhubweg, elektrischerseits aber verschwindet das Stop-Signal STP, wodurch Signal PS wiederum erscheint und die Signale CL sowie CP2 freigibt.

Nach dem fünften CL Impuls zur Zeit $\overline{CL}$ wechseln die zwei Signale G2R und G2K für diese Zeit $\overline{CL}$ ihren Zustand; Signal G2R verschwindet während dieser Zeit, während G2K solange kommt. G2K aber bedeutet die Öffnung des Wegs vom L-Register ins Operandregister. Zu dieser Zeit also wird die Ziffer aus dem L-Register nach Stelle 1 des Operandregisters SR3 übertragen, während der Umlauf unter Verlustiggehen der auf der Leitung X befindlichen Ziffer unterbunden wird. Am Ende des elften CL Impulses wird das KCCP-Flip-Flop rückgesetzt. Durch Verschwinden von KCCP wird auch ein Wiederkommen des CP2 Taktpulses für SR3 verunmöglicht. Da insgesamt sechs CP2 Taktimpulse seit Einladen der neuen Ziffer ins Operandregister SR3 vorkamen, bedeutet dies, dass die neu eingegebene Ziffer an Stelle sechs des Operandregisters SR3 gehalten wird. Demgegenüber werden insgesamt Sechzehn CL Pulse durchgeführt, um einen vollen S-Zählerumlauf zu gewährleisten. Nach dem Sechzehnten CL Impuls verschwindet Signal SS, das seinerseits als Einhüllende des Signals CL dieses zum Schweigen bringt. Der S-Zähler-16 (312)

BAD ORIGINAL

befindet sich jetzt wiederum in Grundstellung S16, die neu-eingegebene Ziffer wird im Operandregister Stelle 6 gehalten, Ausdruck der eingegebenen Ziffer sowie der Papiervorschub sind elektrisch beendet.

Eingabe eines Kommandos Addieren oder Subtrahieren von der Tastatur:

In Fig.35 ist ein Zeitdiagramm gegeben für den Fall, dass nach Eingabe einer Zahl gem. Fig.34 nunmehr eine Operationstaste "Addieren" bzw. "Subtrahieren" gedrückt wird. Die in Klammer gesetzten Signale der Fig.35 erscheinen nur bei Drücken der Taste "Subtrahieren", wohingegen dann die linksstehenden Signale, die nur bei Addition vorkommen, entfallen. Der grundsätzliche Ablauf einer Addition ist der, dass zuallererst das C-Flip-Flop 301 durch Signal $\overline{RC}$ gelöscht wird. Daraufhin takten die Signale CP1 und CP2 zwölfmal zu gleicher Zeit. Das Akkumulatorregister SR1, SR2 sowie das Operandregister SR3 schiebt mit jedem dieser Taktpulse eine Ziffer in den Addierkreis. Da die wertniedrigste Ziffer im Akkumulatoregister anStelle 12 und im Operandregister an Stelle 6 stand und beide Ziffern gleichzeitig in den Addierkreis 300 geschoben werden, erscheint nach einer kurzen Durchschaltzeit das Resultat aus der Addition der zwei wertniedrigsten Ziffern am Ausgang des Kreises 300, das nun über die Leitung SUM ins Akkumulator-

BAD ORIGINAL

register Stelle 1 eingeschoben wird. Ein eventuell dabei entstehenderZehnerübertrag wird durch Setzen des C-Flip-Flops 301 für die Hinzunahme in die Summe der zweiten Ziffern aufbewahrt. Während das Akkumulatorregister in der Weiche G3 (305) durch Signal G3S auf Resultatspeicherung geschaltet ist, verursacht Signal G2Z an der Weiche G2 das Nachschieben von insgesamt 6 Nullen ins Operandregister SR3. Durch letztere Maßnahme wird also eine zwölfstellige Addition ermöglicht dergestalt, dass das Akkumulatorregister bis zu zwölf Wertziffern enthalten darf. Eine Subtraktion ist grundsätzlich gleich der Addition und unterscheidet sich von dieser nur in zwei Punkten. Erstens wird gleich zu Beginn einer Subtraktion das C-Flip-Flop gesetzt und zweitens lässt die G1 Weiche (303) wegen des ihr jetzt angelegten Signals SUB nur den komplementären Wert von X über Z in den Addierkreis. Da unter dem Komplementärwert von X das Neunerkomplement des Betrags von X zu verstehen ist, liefert das vorabgesetzte C-Flip-Flop das erforderliche Surrogat zur Erstellung eines Zehnerkomplements für die erste Stelle.

Im einzelnen erscheint gem.Fig.35 mit Drücken der Taste "Addieren" ein Signal $\overline{\text{KBA}}$ sowie ein weiteres Signal $\overline{\text{KOP}}$ (Fig.5). Hieraus wird ein Signal $\overline{\text{CST}}$ (Fig.18, 638) erzeugt, das seinerseits die Monivibratorkette 310 triggert. Signal $\overline{\text{KBA}}$ setzt gleichzeitig ein PRC-Flip-Flop (Fig.17, 482, 483),das ein Sig-

nal KAB (Fig.17, 409) auf 0 Volt bringt, damit in der Druckerauswahlmatrix 314 ein Muster erzeugend, das ein + Zeichen zum Ausdruck bringt. Wiederum war mit Erscheinen des ersten Monovibratorsignals das Stop-Flip-Flop STP gesetzt worden, das bis zum Verschwinden des dritten Monovibratorsignals auf Ein bleibt. Signal $\overline{CST}$ leitet überdies Signal SS in die Wege, das die Impulse CL und damit ein Hochzählen des S-Zählers-16 (312) ermöglicht. Ein Signal RC verschwindet nach dem ersten CL-Impuls für die Zeit $\overline{CL}$, löscht damit das C-Flop (Fig.15, 301) und setzt ein 'Addieren Flip-Flop' 317 der Fig.17. Aus letzterem entsteht ein Signal ADD sowie ein Signal AS. Signal AS bringt die Signale G2Z und G3S (Fig.15, 147, 148) als Torimpulse für die Weiche G2 bzw. die Weiche G3. Erst jetzt vermögen die Taktimpulse CP1, CP2, CP3 nach Art des CL Impulses zu erscheinen. Nach dem zweiten Erscheinen dieser Taktimpulse oder dem dritten Kommen des Impulses CL verschwindet in gewohnter Weise das Signal PS, wodurch fortan die Signale CL, CP1, CP2, CP3 unterbleiben, bis PS wiederkehrt, was durch das Ausgehen des STP-Flip-Flops verursacht wird.

In der Zwischenzeit hat der Ausdruck des + Zeichens sowie die Bestromung der Vorschubspule 35 stattgefunden. In den nun folgenden Taktpulsen wird die Addition weitergeführt, bis nach Ende des dreizehnten CL-Impulses oder des zwölften CP1, CP2, CP3

Impulses zur Zeit $\overline{CL}$ ein CLS-Signal (Fig.18, 712) verschwindet, damit das Ende der Addition anzeigend. Durch $\overline{CLS}$ werden die Flip-Flops Addieren (Fig.17, 317), PRC sowie ADS gelöscht. Letzteres Flip-Flop war nach dem siebten CL-Impuls durch ein Signal TIM gesetzt worden und kennzeichnete die zweite Hälfte eines Additionszyklus. Das Signal SS verschwindet erst nach dem Sechzehnten CL Impuls, wodurch seinerseits kein weiterer CL Impuls mehr möglich ist. Dies bedeutet, dass der S-Zähler-16 (312) auf seine Ausgangsstellung S 16 zurückgekehrt ist.

Ein Signal $\overline{SAP}$ erschien bereits nach dem elften CL Impuls zur Zeit $\overline{CL}$ und triggerte erneut die Monovibratorkette, wodurch auch Signal STP wieder erschien. Bei Ablauf der Monovibratorkette wird diesmal das Druckreizraster nicht beheizt, da die Druckauswahlmatrix 314 nur Null-bits liefert. Somit erfolgt nur ein weiterer Vorschub.

Bei Drücken der Taste Subtraktion erscheint statt des Signals $\overline{KBA}$ ein Signal $\overline{KBS}$. Da das C-Flip-Flop jetzt nicht vorabrückgesetzt, sondern vorabgesetzt werden soll, tritt ein Signal SC an die Stelle von Signal RC, mit $\overline{SC}$ ein Vorabsetzen des C-Flip-Flops bewerkstelligend. Mit $\overline{SC}$ wird desweiteren ein 'Subtraktions-Flip-Flop' (Fig.17, 318) gesetzt, dessen Ausgang SUB den nun folgenden Subtraktionszyklus steuert anstelle des entfallenen Signals ADD. Wie bereits besprochen, verursacht

Signal SUB an der Weiche G1 (303) die Neuner-Komplementierung des Betrags von X.

Als nächstes Beispiel einer numerischen Operation folgt die Besprechung einer Multiplikation durch den Rechner als eines Ausführungsbeispiels der Erfindung. Wie bereits erwähnt, findet eine Multiplikation hier ihre Darstellung durch stellengerechte wiederholte Additionen, indem der im Operandregister SR3 enthaltene Mand stellengerecht sooft in ein zuvor gelöschtes Akkumulatorregisterteil einaddiert wird, als die in einem zweiten Akkumulatorregisterteil enthaltene betreffende Morstelle angibt. Da aber eine Addition soeben erläutert wurde, bleibt nur übrig, darzustellen, wie die iterative stellengerechte Steuerung von Additionen zu einer sinnvollen Durchführung der Multiplikation gehandhabt wird.

In einem Teil besteht jedoch ein Unterschied zwischen einer nichtreiterativen und einer reiterativen Addition; bei ersterer kann und wird auch der im Operandregister enthaltene Wert im Laufe der Addition auf Null gebracht; bei letzteren aber muss der im Operandregister enthaltene Mandwert über die ganze reiterative Operation hinweg erhalten bleiben, also ständig regeneriert werden. Somit folgt speziell für die Additionen von der siebten zur zwölften Stelle, dass die Lieferung einer Null auf die Leitung Z nicht mehr vom Operandregister selbst

her erfolgen kann, weshalb ein Signal ADS, das den zweiten Teil, nämlich die Stellen 7 bis 12 einer Addition sowie Subtraktion charakterisiert, an der Weiche G1 (303) künstlich Nullen zu dieser Zeit nach Z einzwingt. Da dieselbe Überlegung bei der später zu besprechenden Division auch entsprechend für Subtraktion gilt, wird durch dasselbe Kommando bei Signal SUB (Subtraktion) eine Neun (als komplementäre Null) nach Z eingebracht.

Tafel 4 erläutert am Beispiel 230 000 x 100 000 = 23 x 10^9 das bei der Multiplikation verwendete Rechenschema.

Tafel 4:

```
 0 0 0 0 0 0
+1 0 0 0 0 0
+1 0 0 0 0 0
  +1 0 0 0 0 0
  +1 0 0 0 0 0
  +1 0 0 0 0 0
-----------------
 2 3 0 0 0 0 0 0 0 0 0 0
```

Eine Multiplikation beginnt durch Eingabe des Morwerts und Drücken der Taste "Addieren". Damit befindet sich der Morwert im Akkumulatorregister SR2 Spalte 7 bis 12. Als nächstes wird der Mandwert eingegeben, der nach Drücken der letzten Zifferntaste im Operandregister SR3 Spalte 1 bis 6 eingelagert ist. Wird jetzt die Taste "Multiplizieren" gedrückt, beginnt sofort das für die Multiplikation typische Spiel der reiterativen

Additionen.

Als erstes läuft ein Schiebezyklus ab, der eine Verschiebung des im Akkumulatorregister befindlichen Morwerts sowie eine Beschickung des L-Registers mit der werthöchsten Ziffer des Morwerts verursacht. Die im Akkumulatorregister SR1 befindlichen sechs Nullen an den Stellen 1 bis 6 wandern dabei nach SR2 d.h. an Stelle 7 bis 12, wohingegen die Morziffern mit Ausnahme ihrer werthöchsten Ziffer an die Stelle 1 bis 5 des Akkumulatorregisters SR1 gelangen. Die bisher in Stelle 7 SR2 des Akkumulatorregisters befindliche werthöchste Stelle des Morwerts aber wird ins L-Register eingebracht. Da sie nicht regeneriert wird, wird an ihrer Stelle im Akkumulatorregister eine Null eingezwungen. Dies bewirken die Torimpulse RS (Y nach L), G3Z (Null nach A), G3L^{+} (L nach A), bzw. G3R (Umlauf).

Als zweites läuft nach einer Prüfung des neuen Inhalts des L Registers ein Additionszyklus ab, in dem 12 Impulse CP1 CP2, CP3, sowie die Torimpulse $\overline{\text{SUB}}$ (X nach Z), ADS (Null nach Z bei Stelle 7 bis 12), G2R (Umlauf) und G3S (SUM nach A) wirksam werden. Am Ende dieses Zyklus befindet sich der restliche Morwert wiederum an Stelle 1 bis 5 des Akkumulatorregisters, während an seiner Stelle 7 bis 12 der nach Null einaddierte Mandwert des Operationsregisters SR3 steht.

Als drittes erfolgt durch Signal RA (⟨L⟩ -1) eine Dekrementierung des L-Registerwerts um 1. Da im L-Register die werthöchste Ziffer des Mor enthalten ist, wird also diese um -1 modifiziert. Eine nun folgende Prüfung des modifizierten Werts von L daraufhin, ob er bereits auf Null abgesunken ist, entscheidet, nach welcher Richtung die Iterationssteuerung weiterläuft. Wird nämlich auf Null erkannt, so bedeutet dies die Bearbeitung der nächsten, also zweithöchsten Morziffer nach derselben Art, wie dies mit der höchstwertigen Morziffer geschah. Ist dagegen der Betrag des L-Registers ungleich Null, wird nach Art des oben beschriebenen Additionszyklus ein weiterer derartiger Zyklus ablaufen, dem eine weitere Dekrementierung des L-Registerwerts folgt mit einer ebenso nachgeschalteten Prüfung des nunmehrigen Inhalts von L. Sollte beispielsweise die Morziffer ursprünglich Neun gewesen sein, würden also insgesamt neun solcher Additionszyklen und Dekrementierungen des L-Registerinhalts erfolgen, bevor auf ⟨L⟩ = 0 erkannt würde.

Mit ⟨L⟩ = 0 erst wird entsprechend einer Stellenversetzung im Multiplikationsschema ein neuer Schiebezyklus durchgeführt. Dadurch erfolgt logischerweise eine Verschiebung des gesamten Inhalts des Akkumulatorregisters um eine Stelle nach links, so dass der Wert, der bisher an Stelle 2 des Akkumulatorregisters stand, nach 1 gelangt usw., entsprechend der Wert der

Stelle 12 nach Stelle 11. Der bisher an Stelle 1 befindliche zweithöchste Morwert aber wird ins L-Register eingebracht. Ein entsprechendes Spiel einer Iteration von Prüfung auf $\langle L \rangle = 0$, Additionszyklus, Dekrementierung des L-Registerwerts und erneuter Prüfung auf $\langle L \rangle = 0$ läuft wiederum solange ab, bis auf $\langle L \rangle = 0$ erkannt wird. Daraufhin erfolgt ein dritter Schiebezyklus entsprechend dem soeben besprochenen zweiten Schiebezyklus mit entsprechenden Prüfungen des Inhalts von L auf Null, Additionszyklen und Dekrementierungen von L.

Insgesamt sechs Schiebezyklen mit iterativem Einaddieren des Mandwerts an die betreffende Stelle im Akkumulatorregister werden durchgeführt. Die Zählung der Schiebezyklen erfolgt durch den MD-Zähler 308, der nun nach dem sechsten Schiebezyklus mit einem Signal $\overline{D6}$ weitere Schiebezyklen verhindert und den Ausdruck des Resultats einleitet.

Eine Division als Folge des Anschlags der Taste "Dividieren" läuft als reiterative Operation, beinhaltend Subtraktionen inklusive eine Korrekturaddition je Stelle mit einer Steuerung ähnlich der der Multiplikation ab bei nur unwesentlich erhöhtem Steuerungsaufwand gegenüber dieser. Der Dendwert befindet sich im Akkumulatorregister SR2 Spalte 7 bis 12, der Dorwert im Operandregister SR3 Spalte 1 bis 6. Durch Anschlag der Taste

"Dividieren" kommt nun der folgende, zwangsgesteuerte Ablauf in Gang.

Signal $\overline{RR}$ zwingt dem L-Register die Zahl Elf ('14') ein. Daraufhin wird ein Subtraktionszyklus mit 12 CP1, CP2, CP3 Impulsen sowie den Torimpulsen SUB ($\overline{X}$ nach Z) G3S (Sum nach A) ADS (Neun nach Z) und G2R (Umlauf) in die Wege geleitet. Eine daraufhin erfolgende Dekrementierung des L-Registerwerts um 1 bewirkt eine Verminderung der Zahl Elf auf Zehn dasselbst. Das die Dekrementierung verursachende Signal ist RA wie auch bei der zuvor besprochenen Multiplikation. Nunmehr erfolgt eine Prüfung des resultierenden Werts der Subtraktion hinsichtlich seines Vorzeichens. War nämlich das C-Flip-Flop 301 nach Subtraktion des Ziffernwerts der Spalte 6 von SR 2 auf Ein gegangen, bedeutete dies, dass das Resultat bereits negativ ist.

Befand sich hingegen das C-Flip-Flop zu dieser Zeit auf Null, ist der resultierende Wert noch positiv. In letzterem Falle ist eine erneute Subtraktion mit erneuter nachfolgender Dekrementierung des Betrags von L und erneuter Prüfung des Resultats auf sein Vorzeichen durchzuführen.

Im Falle der Meldung eines negativen Vorzeichens des Rests durch C-Ein zu besagter Zeit jedoch muss der Rest durch eine Korrekturaddition wieder auf den letzteren Wert zurückgebracht werden.

Dies geschieht durch einen Additionszyklus mit zwölf Impulsen CP1, CP2, CP3 und den Torsignalen $\overline{SUB}$ (X nach Z), G3S (Sum nach A) ADS (Null nach Z) und G2R (Umlauf). Dem Additionszyklus schliesst sich zwangsläufig ein weiterer Dekrementiergang zur -1 Modifikation des L-Registerwerts an. Der so gewonnene L-Registerwert bildet danach das erste Teilresultat, d.h. die oberste Ziffer des Quotienten, jedoch noch in komplentärer Form. Dasselbe wäre erreicht worden, wäre dem L-Register ursprünglich nicht der Wert Elf, sondern Neun eingezwungen worden und hätte die letzte Subtraktion, die zu einem negativen Rest führte sowie die daraufhin folgende Korrekturaddition keine-1 Modifikation des L-Registerwerts mehr ausgelöst. Durch Komplementierung des L-Registerwerts vermittels des Torimpulses G3L an der Weiche G3 (305) wird ein Einladen dieses ersten Teilresultats in das Akkumulatorregister SR1 ermöglicht.

Letzteres erfolgt in einem nunmehrigen Lade- und Schiebezyklus bei insgesamt 11CP1 Impulsen am Akkumulatorregister SR1, SR2 und bei den Torimpulsen G3R (Umlauf), bzw. G3L ($\overline{L}$ nach A) wie soeben gesagt. Als Folge dieses Lade- und Schiebezyklus gelangt das erste Teilresultat nach Stelle 5, während alle anderen Akkumulatorregisterwerte im Endeffekt um jeweils eine Stelle zurückversetzt werden, was bedeutet, dass der Wert, der ursprünglich in Stelle 12 war jetzt nach Stelle 11 gelangt ist

usw. Lediglich der ursprünglich in Stelle 6 befindliche Ziffernwert ging dabei verloren.

Dasselbe Spiel der Einstellung einer Elf ins L-Register, von Subtraktionen mit jeweils anschliessender -1 Modifikation des L-Registerwerts und einer abschliessenden Korrekturaddition mit nochmaliger Dekrementierung des L-Registerwerts und schliesslich folgendem Lade- und Schiebezyklus bei Einladung weiterer Teilresultate läuft insgesamt sechsmal ab. Danach befinden sich im Akkumulatorregister SR1, SR2 nur noch das Resultat sowie der Restbetrag. Diese Zählung bis 6 war wiederum durch den MD-Zähler 308 bewerkstelligt worden, der nach dem sechsten Lade- und Schiebezyklus mit Signal $\overline{D6}$ weitere derartige Iterationen verhindert und den Ausdruck von Resultat und Rest einleitet.

Zu beachten ist, dass bei Divisionen kein Komma-Ausdruck erfolgt, was in den folgenden Kommaregeln bestätigt wird.

Ein Kommaschaltkreis 319 der Fig.17 stellt zwei Zähler dar, die die Zahl der Ziffern hinter dem Komma je eines Operanden für eine arithmetische Operation zu speichern gestatten. Nach Anschlag derTaste "Addieren" oder "Subtrahieren" sowie der Taste "Drucken" wird das Komma beim Herausdrucken des Resultats an diejenige Stelle gesetzt, die das Komma des zuletzt einge-

gebenen Operanden hatte, was bedeutet, dass das Komma gemäss dem zuletzt beladenen Kommazähler gesetzt wird. Nach Anschlag der Taste Multiplizieren erfolgt der Kommadruck entsprechend der Summe beider Zählerwerte, da beispielsweise $2.10^3 \times 4.10^5 = 8.10^8$ ist wegen 3 + 5 = 8. Nach Anschlag der Taste Dividieren erscheint im Ausdruck des Quotienten kein Komma.

Signalverzeichnis (nicht vollständig)

A1 bis A4	Eingangskanal ins Akkumulatorregister (Fig.15)
$\overline{\text{AACP}}$	erlaubt 6 CP1 Impulse während einer Multiplikation (Fig.16, 201)
AD	startet Additionszyklen während einer Division (Fig.16)
ADD	charakterisiert eine Addition
ADS	zwingt bei einer Addition Null, bei einer Subtraktion Neun nach Z ein.
ADV	Ausgangssignal des dritten Monovibrators der Monovibratorkette (Fig.18, 310).
ADX	startet Additionszyklen während einer Multiplikation (Fig.16)
AS	charakterisiert Additions- und Subtraktionszyklen.
$\overline{\text{BBCP}}$	erlaubt 23 CP1 Impulse während einer Multiplikation (Fig.16)
CAC	erlaubt 11 CP1 Impulse während einer Druckoperation (Fig.16)
CDIV	identisch dem Signal DIV, ausser zur Zeit S15.$\overline{\text{CL}}$, wo es Null ist. Zur Eliminierung von Transienten (Fig.16).
CL	Grundtakteinheit (Fig.18)

CLS	verschwindet während S13.$\overline{CL}$ und beendet so Additionen und Subtraktionen (Fig.18).
CMPY	analog CDIV (Fig.16).
CO	C Flip-Flop-Ausgangssignal. Während einer Division zur Zeit S8 . $\overline{CL}$ abgefragt (Fig.15).
COM	0 Volt.
CP1	Taktimpuls für das Akkumulator Register (Fig.16).
CP2	Taktimpuls für das Operandregister (Fig.18).
CP3	Taktimpuls für das C Flip-Flop (Fig.16).
CPR	während S12.$\overline{CL}$ eines Ausdrucks (Fig.18).
CST	verschwindet bei Anschlag von Operationstasten (Fig.18)
CZO	erscheint zur Zeit S11 . $\overline{CL}$ (Fig.18)
$\overline{D6}$	erscheint nach 6 Zählpulsen am MD Zähler (Fig.18).
$\overline{D12}$	erscheint nach 12 Zählpulsen am MD Zähler (Fig.18).
$\overline{DACP}$	steuert 12 CP1 Impulse während einer Division (Fig.16, 293).
$\overline{DBCP}$	steuert 11 CP1 Impulse während einer Division (Fig.16,283)
DEC	erscheint, sobald beide Kommazähler während eines Ausdrucks Sechs anzeigen. Befiehlt einen Kommaausdruck (Fig.17).
DIV	charakterisiert eine Division (Fig.17).
$\overline{DMO}$	erlaubt CL Signale während Multiplikation, Division oder Drucken bei einer M Zählerstellung + 0 (Fig.18).
$\overline{DPT}$	erscheint bei Anschlag der Kommataste (Fig.18).
DTP	Kommasignal an die Druckauswahlmatrix (Fig.18).
$\overline{DZ}$	erscheint bei $\langle L \rangle = 0$. Ausser bei Multiplikation auch zur Nullenunterdrückung beim Ausdruck verwendet (Fig.17).
EKC	charakterisiert eine Fehleroperation (Fig.17).

-73-

ORIGINAL INSPECTED

G1A,G1B,G1C,G1D	Unterkommandos der Signale ADS und SUB (Fig.15).
$\overline{\text{G2E}}$	erzwingt CP2 Pulse sowie Null nach 0 während eines Fehlerlöschzyklus (Fig.17).
G2K	öffnet den Weg L nach D zur Zifferneingabe (Fig.15).
G2R	öffnet den Weg X nach R zum Datenumlauf (Fig.15).
G2Z	zwingt Null nach 0 ein (Fig.15).
G3L	öffnet den Weg $\overline{\text{L}}$ nach A (Fig.16).
G3R	öffnet den Weg Y nach A zum Datenumlauf (Fig.16).
G3S	öffnet den Weg SUM nach A zur Resultatspeicherung (Fig.15).
G3Z	zwingt Null nach A ein (Fig.16).
$\overline{\text{GKC}}$	erscheint zur Zeit S 5 . $\overline{\text{CL}}$ während einer Zifferneingabe und bewirkt Signal G2K (Fig.18).
$\overline{\text{K1}}$ bis $\overline{\text{K4}}$	Zifferneingabe-Signale in BCD-3excesscodierter Form (Fig.5).
$\overline{\text{KAB}}$	definiert der Druckauswahlmatrix ein + Zeichen (Fig.17).
$\overline{\text{KAS}}$	erscheint während einer nichtreiterativen Addition oder Subtraktion sowie bei Kommazählung (Fig.17, 476).
$\overline{\text{KBA}}$	erscheint bei Anschlag der Taste "Addieren"(Fig.5)
$\overline{\text{KBC}}$	" " " " " "Löschen" "
$\overline{\text{KBD}}$	" " " " " "Dividieren""
$\overline{\text{KBE}}$	" " " " " "Fehler" "
$\overline{\text{KBM}}$	" " " " " "Multiplizieren" "
$\overline{\text{KBP}}$	" " " " " "Drucken" "
$\overline{\text{KBS}}$	" " " " " "Subtrahieren""

$\overline{KBN}$	erscheint bei Anschlag jeder Zifferntaste (Fig.5)
KCCP	erscheint bei Zifferneingabe (Fig.18)
$\overline{KCB}$	definiert der Druckauswahlmatrix ein C-Zeichen (Fig.17)
$\overline{KDB}$	" " " " / " "
$\overline{KEB}$	" " " " E " "
$\overline{KMB}$	" " " " x " "
$\overline{KSB}$	" " " " - " "
KUP	erscheint bei Anschlag jeder Operationstaste(Fig.5)
L1 bis L4	L Register Ausgang.
M1 bis M16	Kurzbezeichnungen für die 16 Zählstellungen des M Zählers-16. M 16 = $\overline{M4}$. $\overline{M3}$. $\overline{M2}$. $\overline{M1}$ ist Ausgangsstellung. Für M1 gilt: M1 = $\overline{M4}$. $\overline{M3}$. $\overline{M2}$. M 1 ; Zur Zählung der Iterationen (Fig.16).
MA	Vorwärtszählpuls für den M Zähler (Fig.18).
$\overline{MAMD}$	erscheint mit S 15 . $\overline{CL}$. MDP in Verbindung mit Signalen MA, CDIV, CMPY, (Fig.18).
MD	charakterisiert eine Multiplikation und Division (Fig.17).
MDC	Zählpuls für den MD Zähler bei Multiplikation, Division und Drucken (Fig.16).
$\overline{MDC2}$	erzeugt Signal MDC bei Division (Fig.16, 304).
$\overline{MDC3}$	" " " " Drucken (Fig.16, 266).
MDP	charakterisiert Multiplikation, Division, Drucken (Fig.17)
MPY	" " (Fig.17).
N1 bis N4	M Zähler Ausgang (Fig.16).
NUM	erscheint zum Ausdruck einer Ziffer (Fig.16)
O1 bis O4	Eingang ins Operandregister (Fig.15).

$\overline{PAS}$	setzt ersten Kommazähler auf Null (Fig.17, 477).
PGT	definiert die Druckzeit (Fig.18).
PRC	erscheint zum Ausdruck eines + - x/CE Zeichens (Fig.17).
$\overline{PS}$	unterbindet ab S3 die CL Signale bis zum Ablauf der Monovibratorkette (Fig.18).
$\overline{PSA}$	setzt zweiten Kommazähler auf Null (Fig.17,420).
RA	vollführt $\langle L \rangle$ - 1 während Multiplikation und Division (Fig.16).
$\overline{RC}$	startet einen Additionszyklus (Fig.18).
$\overline{RDM}$	löscht den MD Zähler zu Beginn eines Ausdrucks von $\langle S\hat{R}1, S\hat{R}2 \rangle$. (Fig.16).
$\overline{RDP}$	Löscht beide Kommazähler nach Ausdruck eines Kommas. (Fig.16)
RL	charakterisiert die Operation Löschen (Fig.18)
$\overline{RL}$, $\overline{RL1}$	Komplement von RL
$\overline{RMD}$	löscht MD Zähler bei M16 (Fig.16).
$\overline{RO}$	entspricht Signal $\overline{SS}$, zwingt L Register auf Zwölf. (Fig.18).
$\overline{RR}$	zwingt L Reg auf Elf (Fig.16).
RS	öffnet den Weg Y nach L (Fig.16)
$\overline{RSA}$	erscheint zum Ausdruck von $\langle S\hat{R}1, S\hat{R}2 \rangle$. (Fig.16)
$\overline{RST}$	automatischer Löschimpuls am Ende des Ausdrucks bei Multiplizieren und Dividieren (Fig.16).
S1 bis S16	Kurzbezeichnungen für die 16 Zählstellungen des S Zählers-16. S 16 = $\overline{T4}$. $\overline{T3}$. $\overline{T2}$. $\overline{T1}$ ist Ausgangsstellung. Charakterisiert durch einen Durchlauf S 16, S1 .. S16 einen Zyklus (Fig.18).
S6C	die Zeit S6 . $\overline{CL}$. (Fig.18).
S8C	" " S8 . $\overline{CL}$ "
S10B	" " S10. $\overline{CL}$ "

SUM1 bis SUM4	Ausgang des Ziffernaddierers (Fig.15).
$\overline{SA}$	bringt Signal CL zur Zeit S 11 . $\overline{CL}$ zum Verschwinden, bis die Taste "Drucken" freigegeben wird (Fig.18).
SAP	triggert die Monovibratorkette zum Ausdruck von + - x / C E (Fig.18)
$\overline{SB}$	startet einen Subtraktionszyklus bei Dividieren (Fig.16)
$\overline{SC}$	startet einen Subtraktionszyklus (Fig.18).
$\overline{SM1}$	setzt den M Zähler auf M1 (Fig.16)
$\overline{SM2}$	" " " " " M2 "
$\overline{SM3}$	" " " " " M3 "
$\overline{SM5}$	" " " " " M5 "
$\overline{SM12}$	" " " " " M12 "
$\overline{SPA}$	verursacht weiteren Zwischenraum (Vorschub) am Ende eines Ausdrucks (Fig.16).
$\overline{SPAC}$	verursacht Zwischenraum zwischen Quotient und Rest beim Ausdruck bei einer Division (Fig.16).
SPC	Signal "Zwischenraum" an die Druckauswahl-matrix (Fig.18)
SS	wird bei Anschlag jeder Taste, ausser der Kommataste, aufgerufen und startet die CL Pulse, verschwindet mit S16. $\overline{CL}$ und endigt damit die CL Pulse. An letzterem durch Signal DMO bei Multiplikation, Division und Drucken gehindert (Fig.18).
STP	Einhüllende der Monovibratorsignale (Fig.18).
SUB	charakterisiert einen Subtraktionszyklus (Fig17).
T1 bis T4	S Zähler Ausgang (Fig.18).
$\overline{TIM}$	erscheint mit S 7 . $\overline{CL}$. ADS (Fig.18).
TRIG	triggert die Monovibratorkette (Fig.16).
X1 bis X4	Operandregister Ausgang (Fig.24).
Y1 bis Y4	Akkumulatorregister Ausgang (Fig.23).
Z1 bis Z4	Ausgang aus der Weiche G1 (Fig.15).

77

A 36 738 b
k -137
18.9.68

Patentansprüche

1. Elektronischer Rechner mit einer Tastatur zum Eingeben der zu verarbeitenden Ziffern und der Operationsbefehle, mit einer Schaltung zur Verarbeitung der Ziffern entsprechend den eingegebenen Befehlen sowie zur Erzeugung von Steuersignalen und mit einer vorzugsweise als Drucker ausgebildeten Ausgabevorrichtung zum Ausgeben der Ein- und Ausgabewerte, dadurch gekennzeichnet, dass ein Tastatur-Verschlüssler (6) zur Erzeugung bestimmter Eingabe-Signale entsprechend der jeweils betätigten Taste (23) vorgesehen ist, und dass die Schaltung eine integrierte Schaltungsanordnung (72-75), in der Speicherkreise (SR1, SR2, SR3) zurSpeicherung der eingegebenen Ziffern enthalten sind,sowie ein Rechen- und Speicherwerk (3oo,3o5,SR1,SR2) zur Verarbeitung dieser Ziffern und zur Speicherung des Ergebnisses aufweist, wobei dieses Rechen- und Speicherwerk einen Teil der Speicherkreise (SR1,SR2) umfasst, und dass der der Schaltung teilweise angehörende Drucker (4) an die integrierte Schaltungsanordnung angeschlossen ist (Fig.5,Fig.4, Fig.14,Fig.28).

A 36 738 b
k - 137
18.9.68

78

2. Rechner nach Anspruch 1, dadurch gekennzeichnet, dass die Speicherkreise mehrere miteinander verbundene, integrierte Schieberegister (SR1,SR2,SR3) aufweisen,die ein Operandregister (SR3) und einen Akkumulator (SR1,SR2) bilden. (Fig.28).

3. Rechner nach Anspruch 2, dadurch gekennzeichnet, dass das Rechen- und Speicherwerk einen Addierkreis (3oo) und eine Weiche (3o5) enthält, wobei der Addierkreis an das Operandregister (SR3) und an den Akkumulator (SR1,SR2) angeschlossen ist und die Weiche zwischen Addierkreis und Akkumulator liegt. (Fig.28).

4. Rechner nach Anspruch 1, dadurch gekennzeichnet, dass die integrierte Schaltungsanordnung einen auf die Eingabesignale ansprechenden Takt- und Zeitgeber aufweist (Fig.18).

5. Rechner nach Anspruch 4, dadurch gekennzeichnet, dass der Takt- und Zeitgeber ein Clock-Flip-Flop (3o2) und einen damit gekoppelten Zähler (312) aufweist (Fig.18).

6. Rechner nach Anspruch 1, dadurch gekennzeichnet, dass die integrierte Schaltungsanordnung einen auf die auszugebende Information ansprechenden Decoder (314) aufweist, der mit der Ausgabevorrichtung (4) gekoppelt ist (Fig.28).

7. Rechner nach Anspruch 1, dadurch gekennzeichnet, dass die Ausgabevorrichtung (4) ein thermischer Drucker mit dagegen anlegbarem, wärmeempfindlichen Band ist (Fig.6).

8. Rechner nach Anspruch 7, dadurch gekennzeichnet, dass der Drucker eine integrierte Matrix von Halbleiter-Heizelementen aufweist (Fig.7).

9. Rechner nach Anspruch 1, dadurch gekennzeichnet, dass der Tastatur-Verschlüssler einen isolierenden, ebenen Träger (6) aufweist, auf dessen einer Oberfläche eine Gruppe von elektrischen Leitern (32) angeordnet ist, und dass ferner bewegliche Kontakte (31) zum Kurzschliessen ausgewählter Leiter und damit zur Erzeugung der Eingabesignale vorgesehen sind (Fig.5, Fig.4).

lo. Rechner nach Anspruch 9, dadurch gekennzeichnet, dass der Tastatur-Verschlüssler (6) parallel zur integrierten Schaltungsanordnung (7) angeordnet ist (Fig.2).

11. Rechner nach Anspruch 7, gekennzeichnet durch eine das wärmeempfindliche Band schrittweise transportierende, auf ein Steuersignal nach dem Ausdrucken einer Information ansprechende Vorschubvorrichtung (Fig.3) .

ORIGINAL INSPECTED

12. Rechner nach Anspruch 1, dadurch gekennzeichnet, dass die integrierte Schaltungsanordnung (7) ein Halbleiterplättchen mit einer Vielzahl gleich wirkender Baugruppen auf einer Oberfläche aufweist, deren Verbindung untereinander in mehrerenEbenen und zwischen Isolatoren angeordnete Leiter dienen (Fig.14).

13. Rechner nach Anspruch 11, dadurch gekennzeichnet, dass die Band-Vorschubvorrichtung einen steuerbaren Elektromagneten zur Betätigung eines zwischen einer ersten und einer zweiten Stellung beweglichen Ankers (36) aufweist, der mit einer Öffnung (42) für den Durchtritt des Bandes sowie mit einer an ihm angelenkten Klinke (4o) versehen ist, die in der ersten Stellung des Ankers das Band gegen den letzteren anpresst, dieses jedoch in der zweiten Stellung freigibt (Fig.3).

14. Rechner nach Anspruch 13, dadurch gekennzeichnet, dass die Klinke aus einem nichtmagnetischen Werkstoff ist (Fig.3).

15. Rechner nach Anspruch 13, dadurch gekennzeichnet, dass am Anker eine Feder (39) vorgesehen ist, die die Klinke gegen den Anker drückt.

16. Rechner nach Anspruch, mit entgegen der Wirkung von Federn verschiebbaren Tasten,die einem ersten Code entsprechen, dadurch gekennzeichnet, dass der Tastatur-Verschlüssler einen ersten Satz von Leitern (32) aufweist, die in einem Muster entsprechend einem zweiten Code angeordnet sind, und dass ferner ein zweiter Satz von Leitern (31) vorgesehen ist, dessen Leiter unter der Wirkung der Federn von den ersten Leitern abhebbar und derart angeordnet sind,dass der einer Taste zugeordnete zweite Leiter bei gedrückter Taste die dieser zugeordneten ersten Leiter miteinander verbindet (Fig.4).

17. Rechner nach Anspruch 16, dadurch gekennzeichnet, dass die ersten Leiter (32) an denjenigen Stellen,an denen sie von den zweiten Leitern (31) miteinander verbunden werden können, nahe nebeneinander verlaufen (Fig.5).

18. Rechner nach den Ansprüchen 9,1o,16 oder 17, dadurch gekennzeichnet, dass der Tastatur-Verschlüssler ein BCD-Verschlüssler mit zehn, die Dezimalziffern 0 - 9 darstellenden, nichtarretierbaren Tasten ist, deren jede unten einen Fuss (29,3o,31) aus einem elastischen Werkstoff aufweist, an dessen Unterseite ein dünnes, nicht verformbares, leitendes Plättchen befestigt ist, und dass der unter den Tasten liegende isolierende Träger auf seiner Oberfläche fünf Leiter (32)

BAD ORIGINAL

82

aufweist, von denen der eine ein allen Tasten gemeinsamer Leiter (COM) ist, der unter allen Plättchen (31) verläuft, und dass die restlichen vier Leiter (32) so angeordnet sind, dass sie die für die Kodierung der Dezimalziffern 0-9 erforderlichen vier Binärziffern darstellen,wobei jeder dieser vier Leiter (32) unter mindestens einem der Plättchen (31) verläuft und eine Binärziffer darstellt (Fig.4,Fig.5).

101 1774893
42 m 3 3-02 AT: 27.09.1968 OT: 30.12.1971

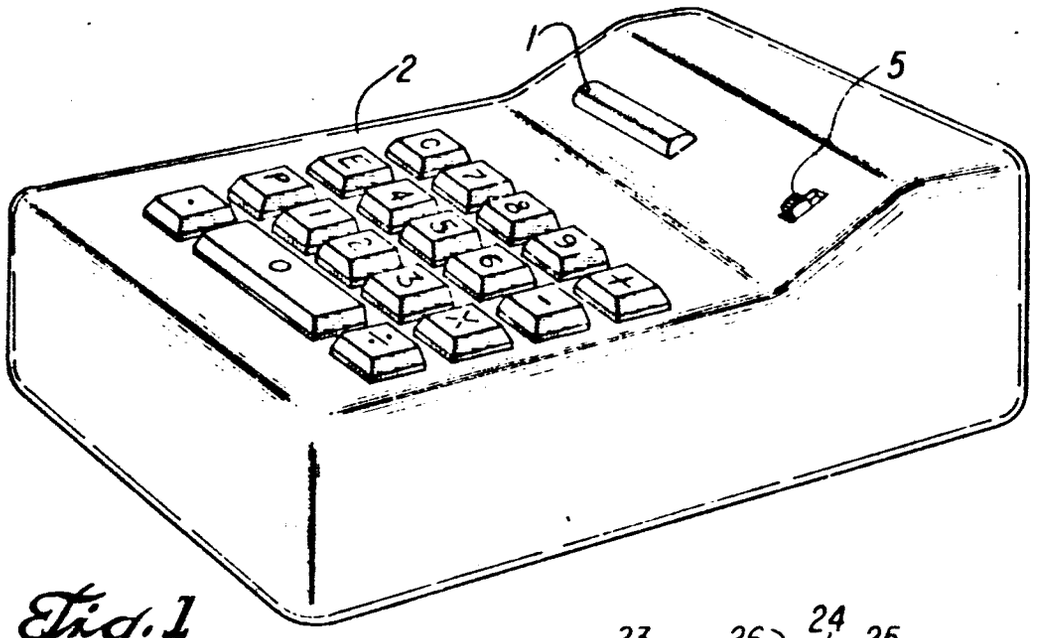


Fig. 1

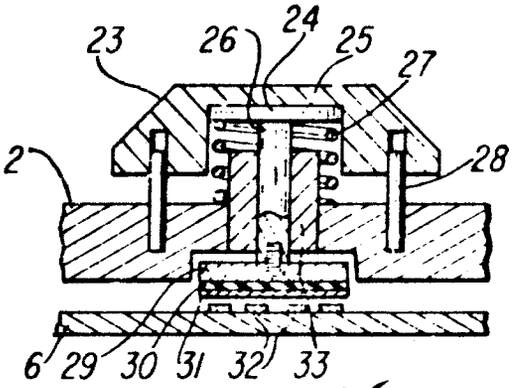


Fig. 4

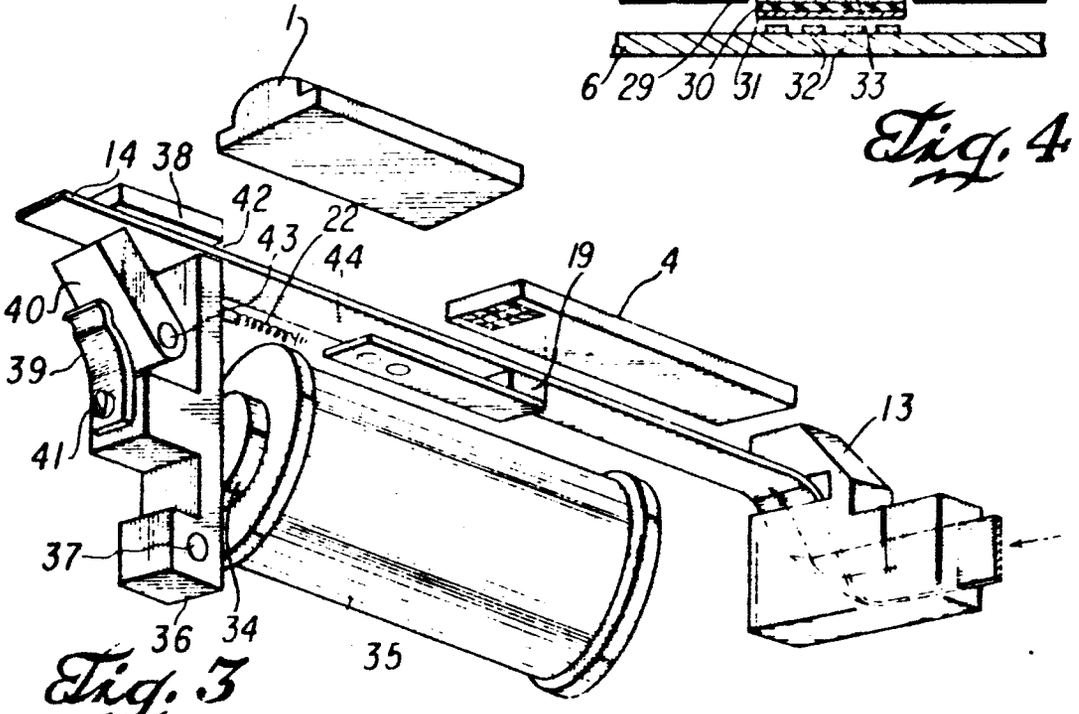


Fig. 3

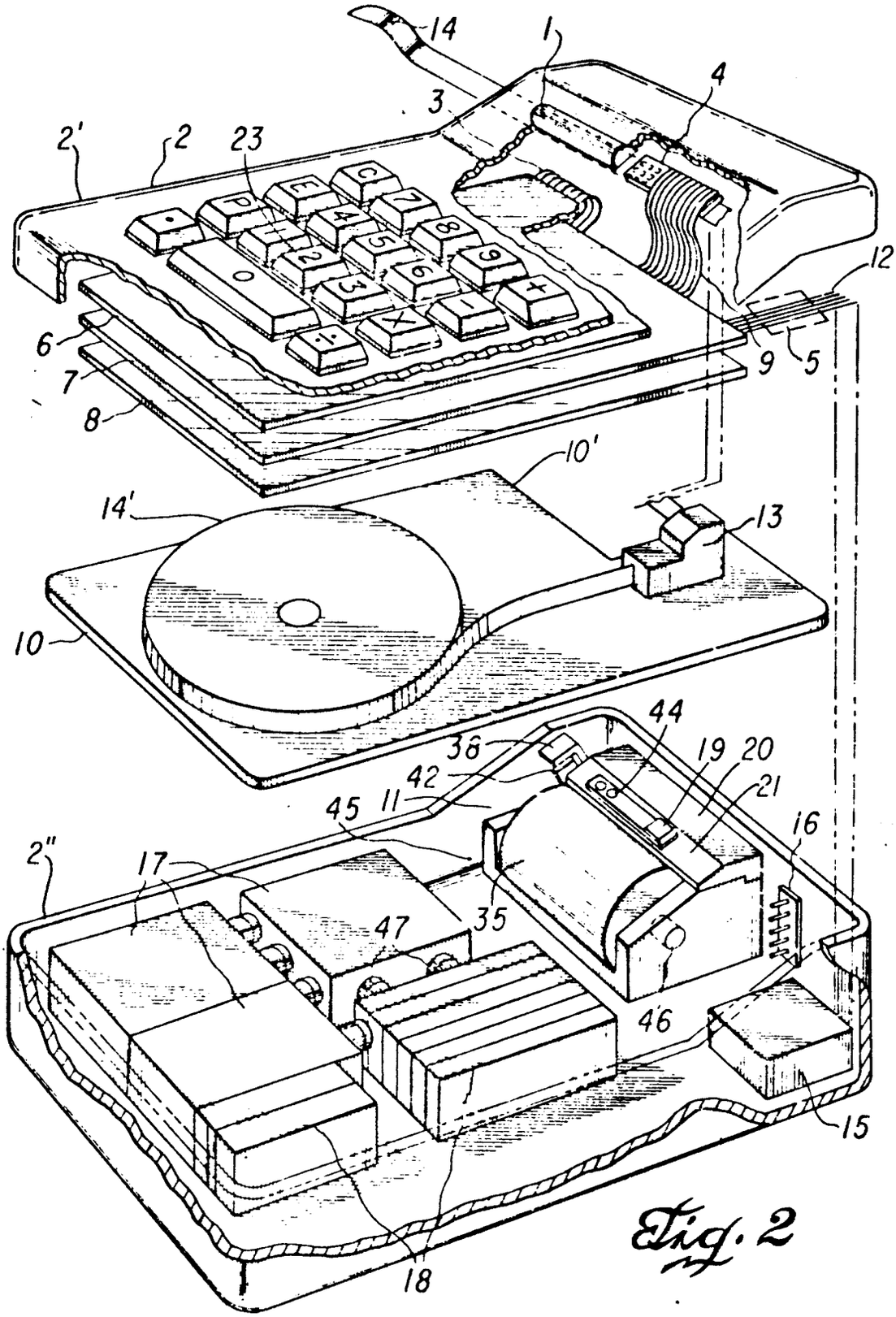


Fig. 2

DR.-ING. DIPL.-ING. M.SC. DIPL.-PHYS. DR. DIPL.-PHYS.
HÖGER - STELLRECHT - GRIESSBACH - HAECKER
PATENTANWÄLTE IN STUTTGART

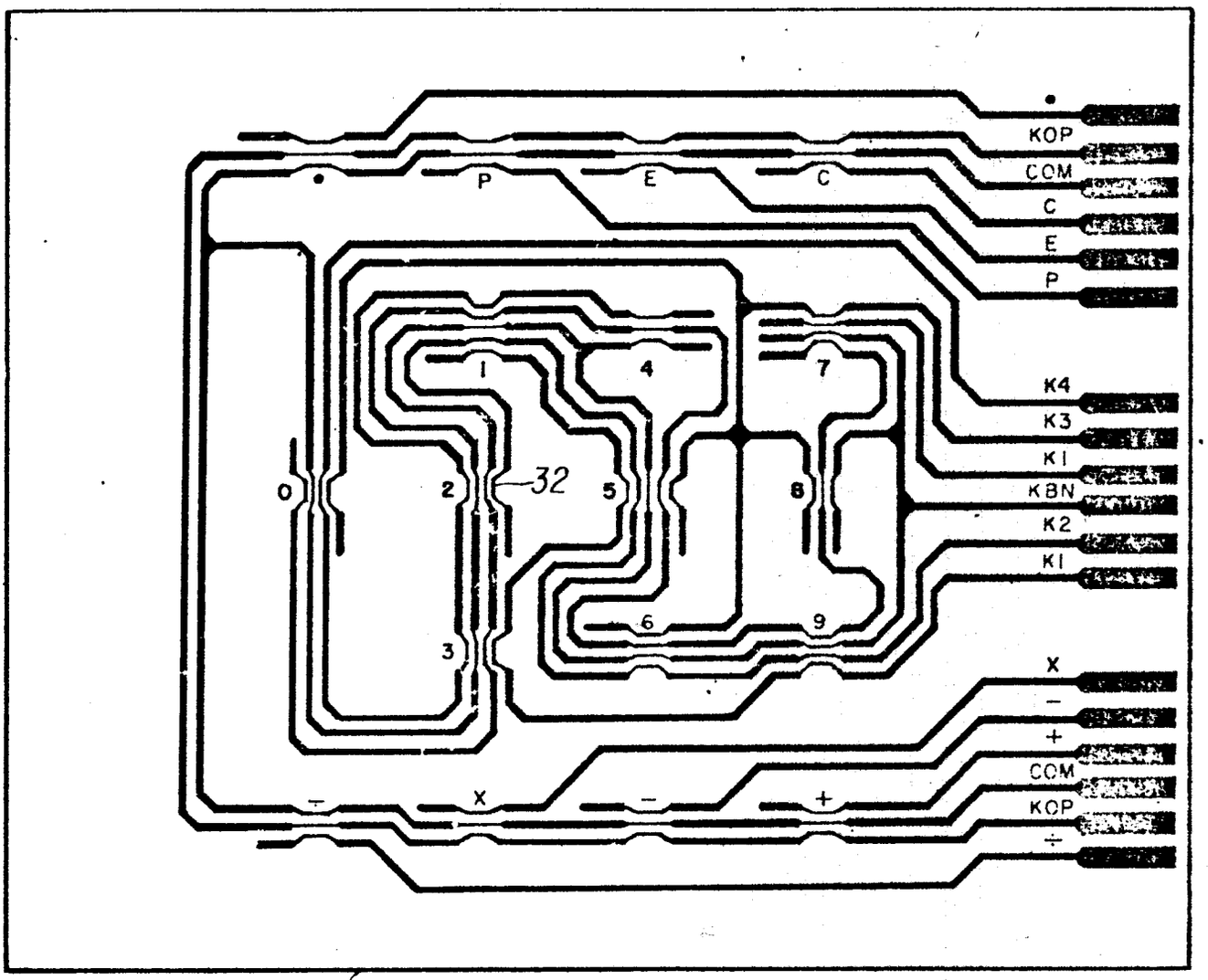

•
KOP
COM
C
E
P
K4
K3
KI
KBN
K2
KI
X
–
+
COM
KOP
÷
•
P
E
C
1
4
7
0
2
32
5
8
3
6
9
–
X
–
+
6

Fig. 5

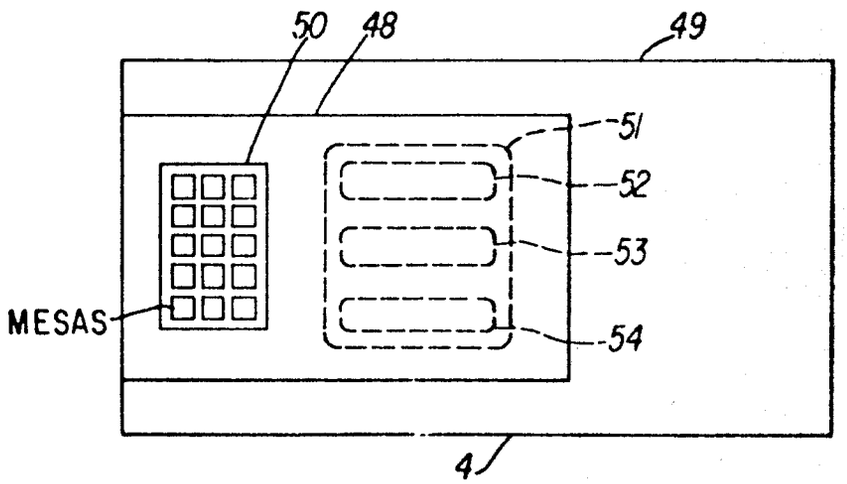

50
48
49
51
52
53
54
MESAS
4

Fig. 6

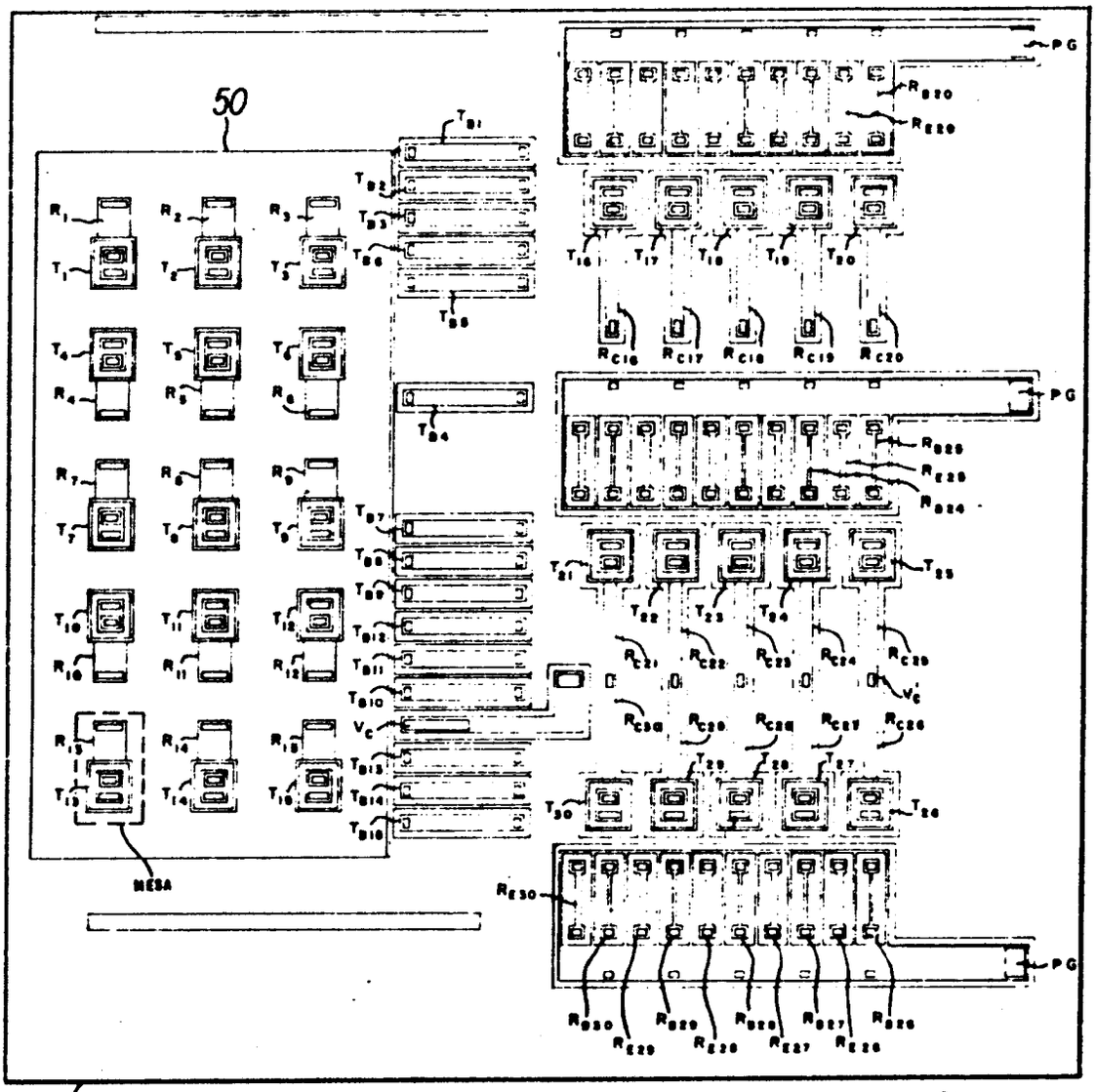


Fig. 7

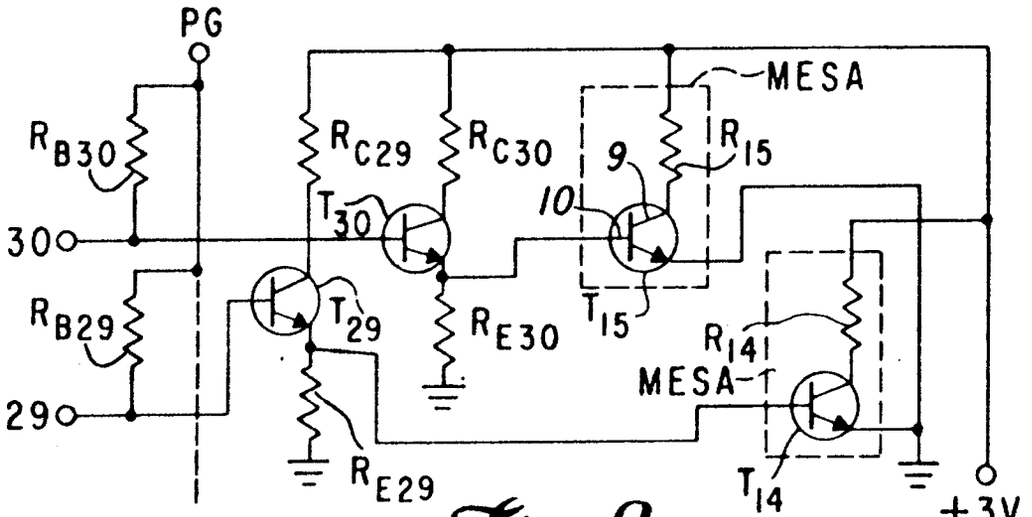


Fig. 8

86

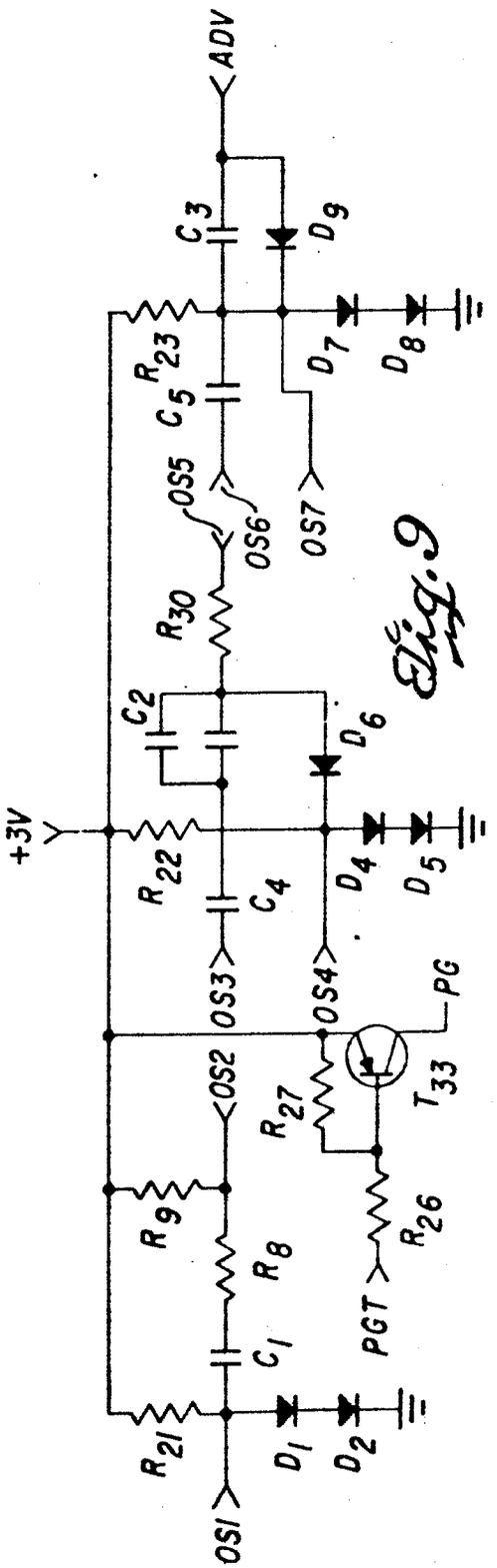


Fig. 9

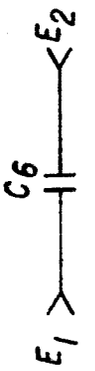


Fig. 11

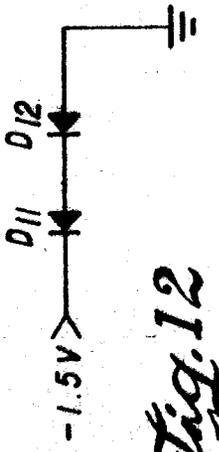


Fig. 12

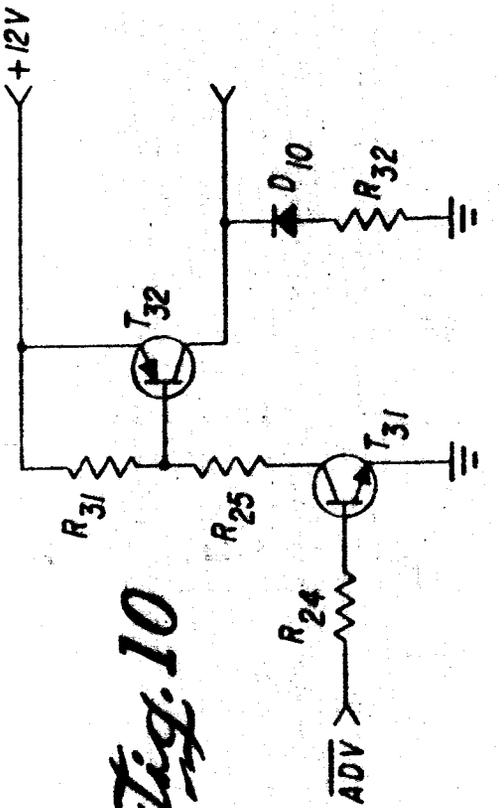


Fig. 10

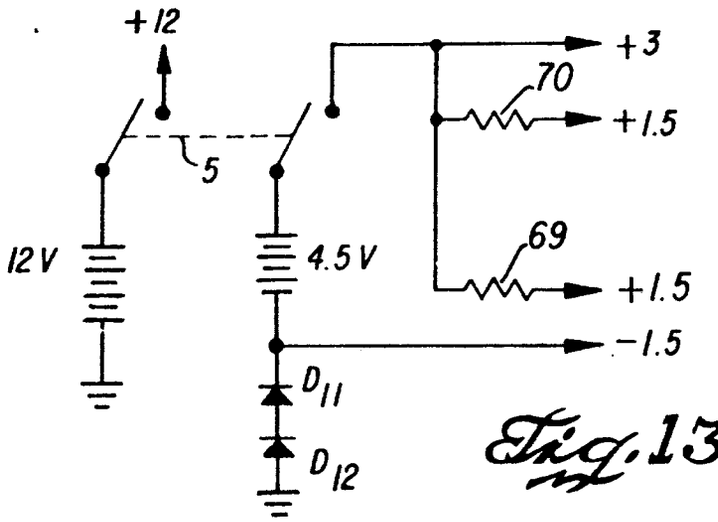

+12
+3
70
+1.5
5
12V
4.5V
69
+1.5
-1.5
D11
D12

Fig. 13

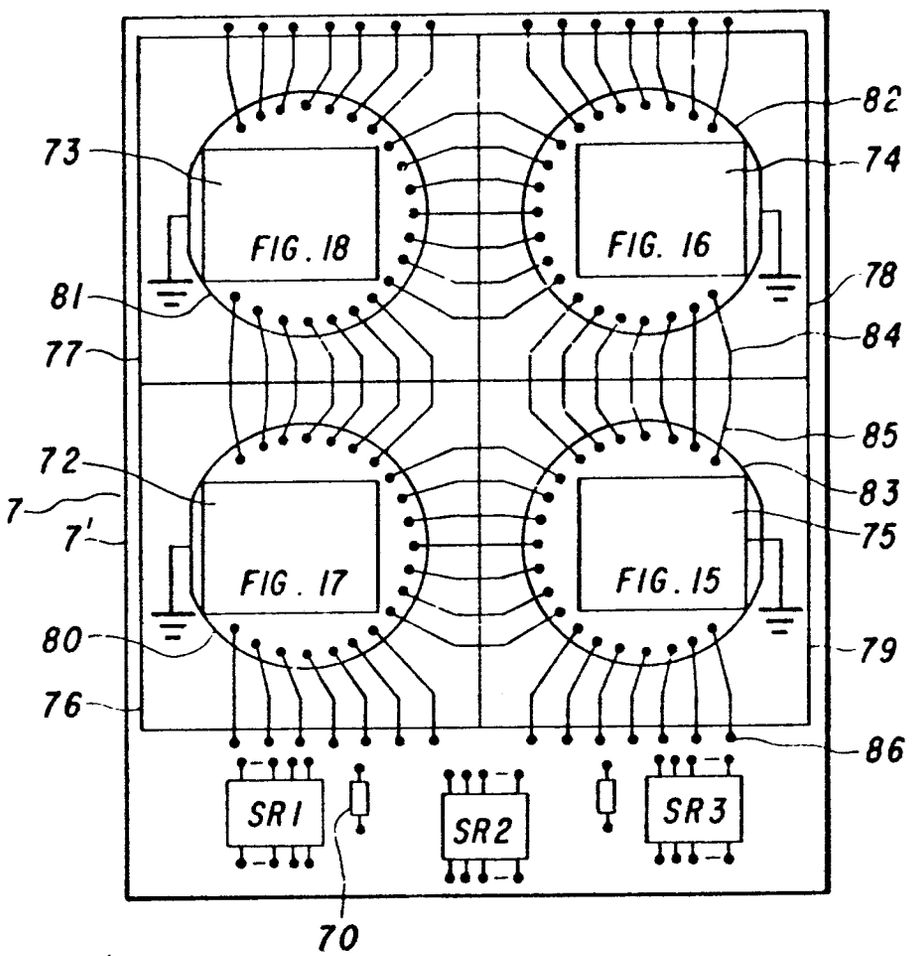

73
82
74
FIG. 18
FIG. 16
81
78
77
84
72
85
7
83
7'
75
FIG. 17
FIG. 15
80
79
76
86
SR1
SR2
SR3
70

Fig. 14

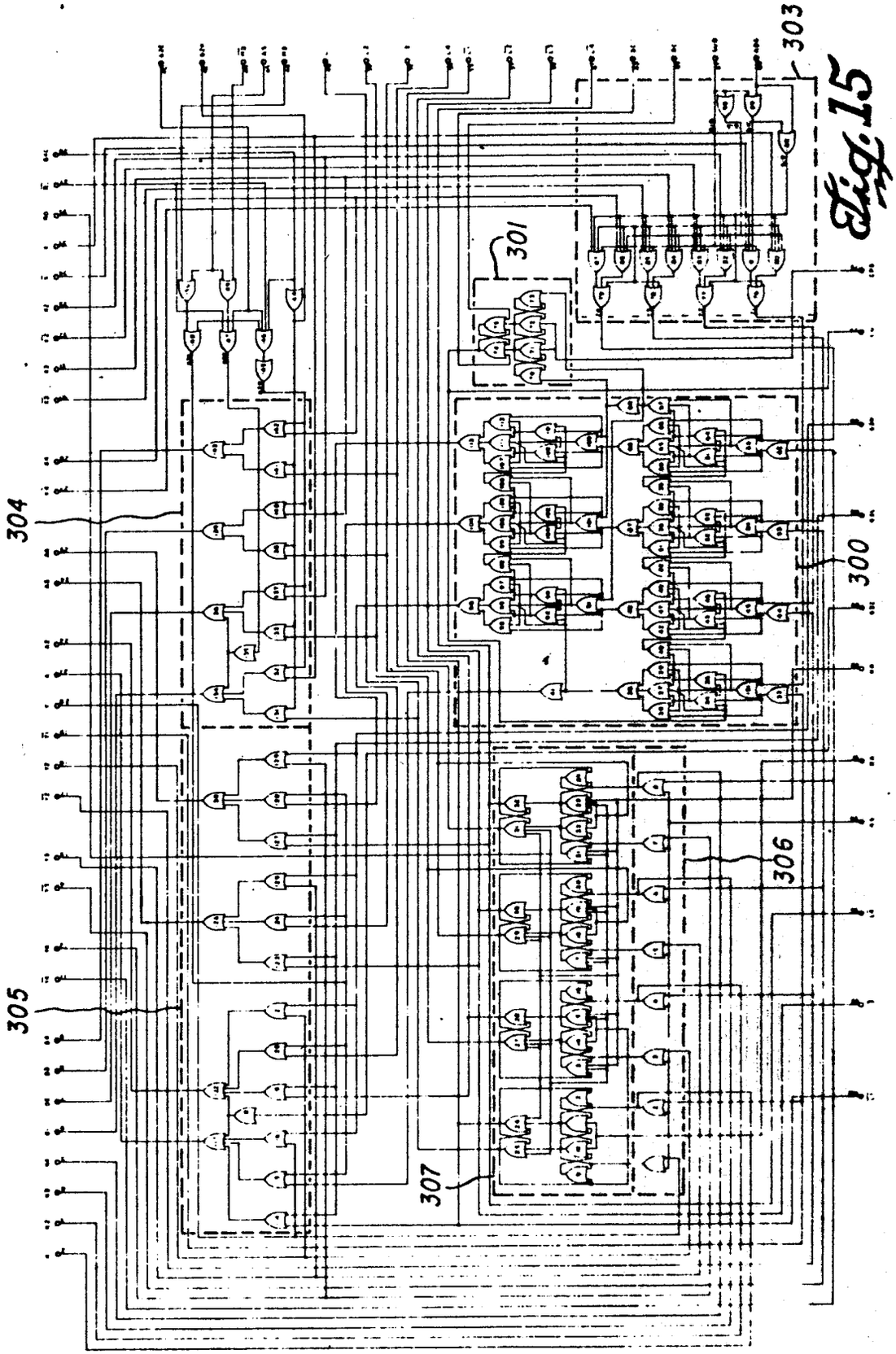


Fig. 15

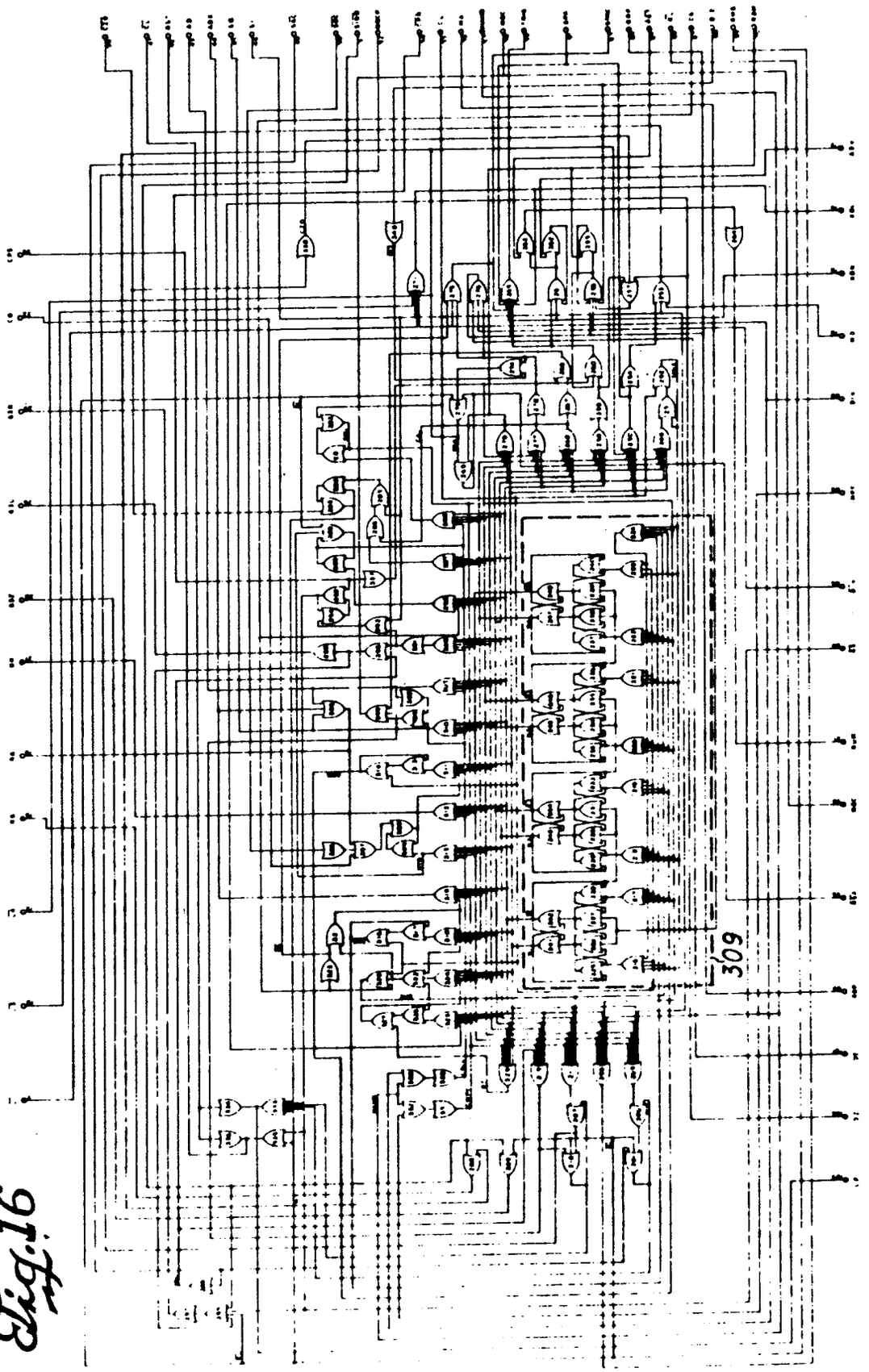


Fig.16

ORIGINAL INSPECTED

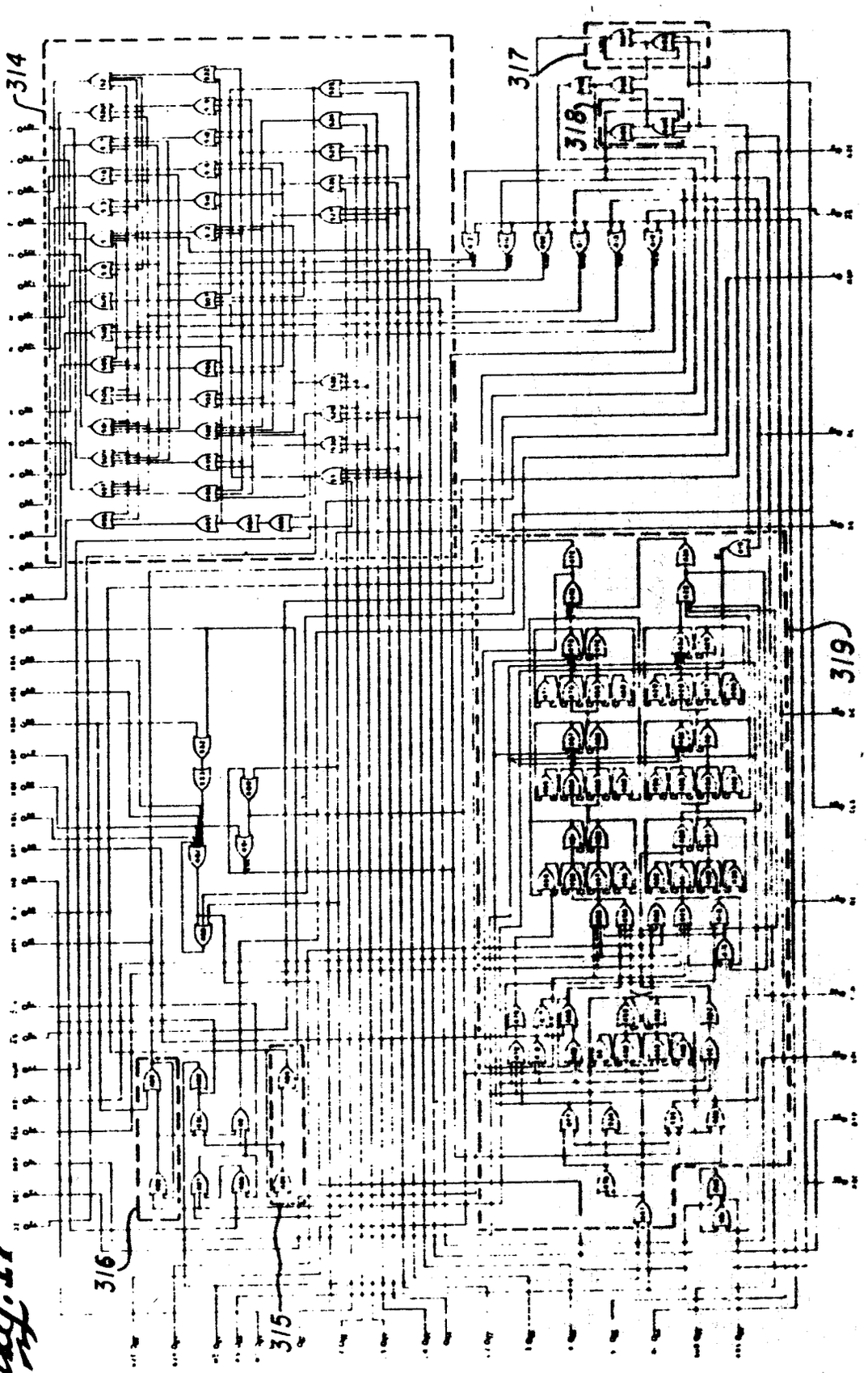


Fig. 17

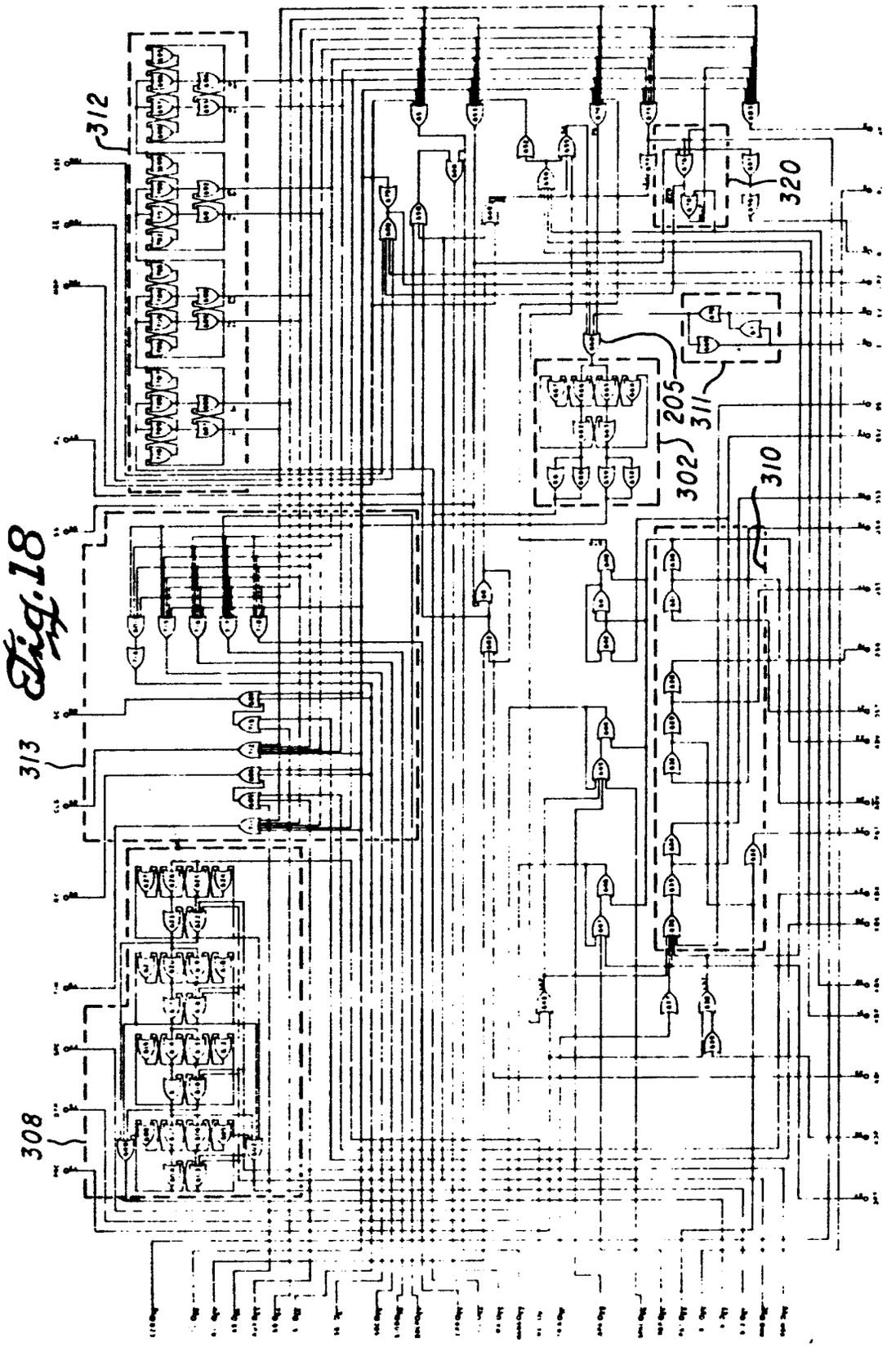


Fig. 18

1098531/1495

Fig. 19

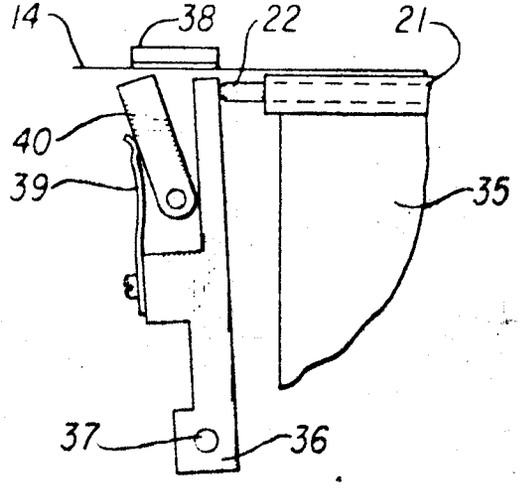


Fig. 20

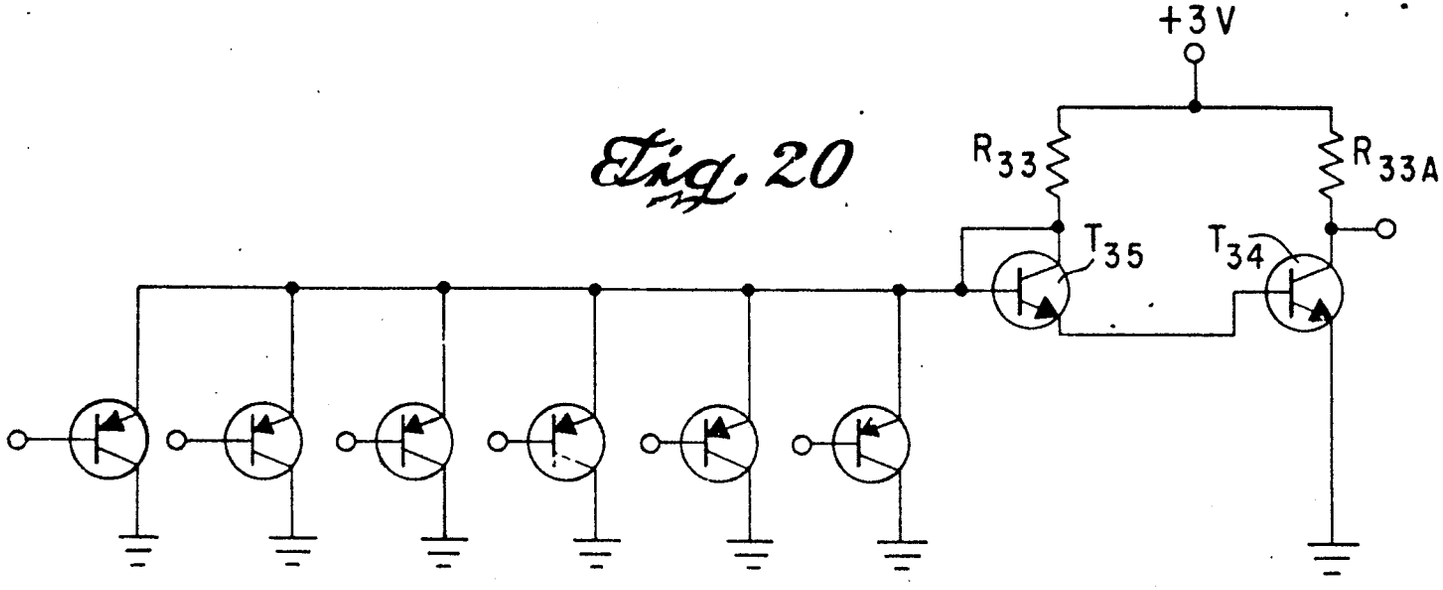
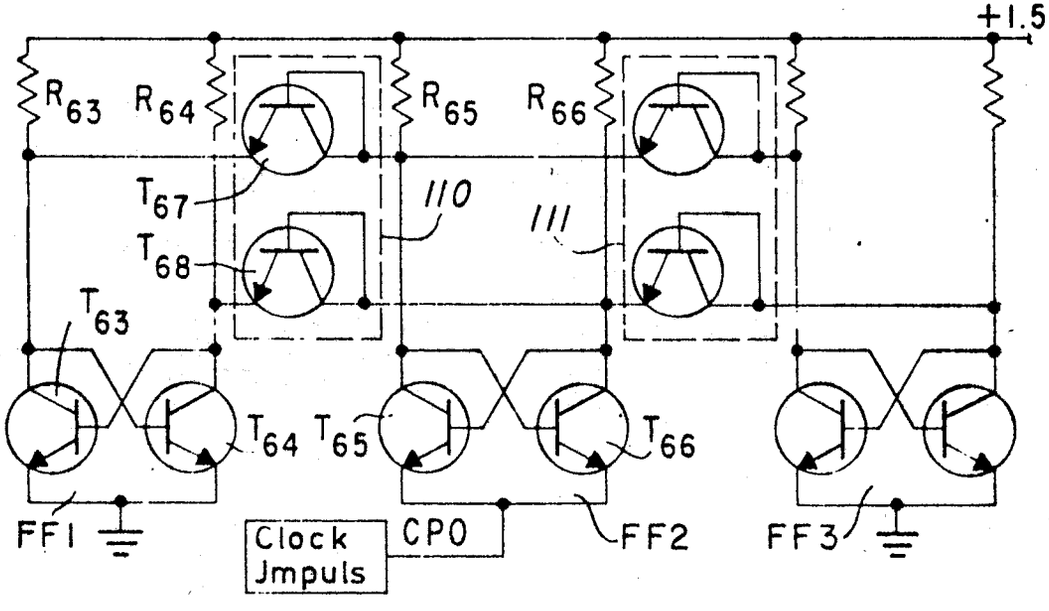


Fig. 21



1774893

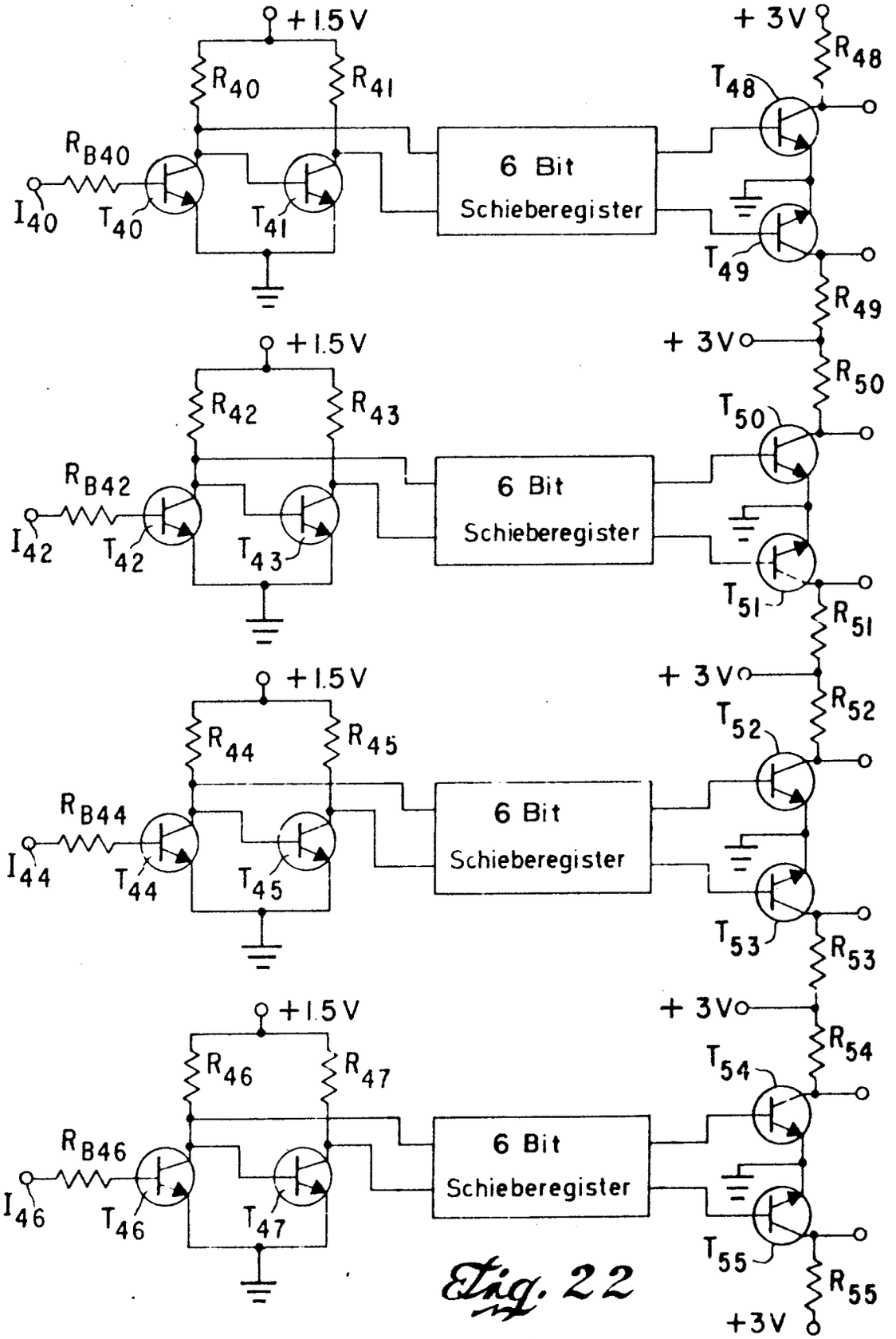

+1.5V
+3V
R40
R41
R48
RB40
T48
I40
T40
T41
6 Bit
Schieberegister
T49
R49
+3V
R50
R42
R43
T50
RB42
I42
T42
T43
6 Bit
Schieberegister
T51
R51
+3V
R52
R44
R45
T52
RB44
I44
T44
T45
6 Bit
Schieberegister
T53
R53
+3V
R54
R46
R47
T54
RB46
I46
T46
T47
6 Bit
Schieberegister
T55
R55
+3V

Fig. 22

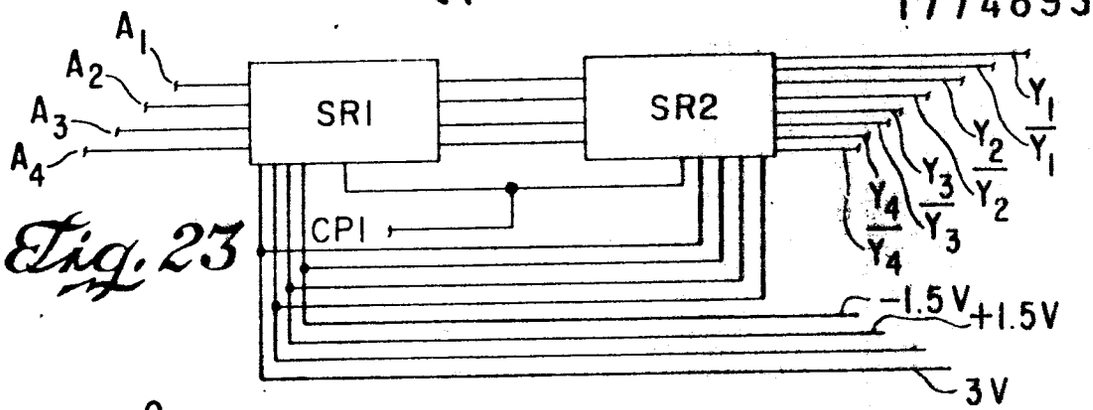


Fig. 23

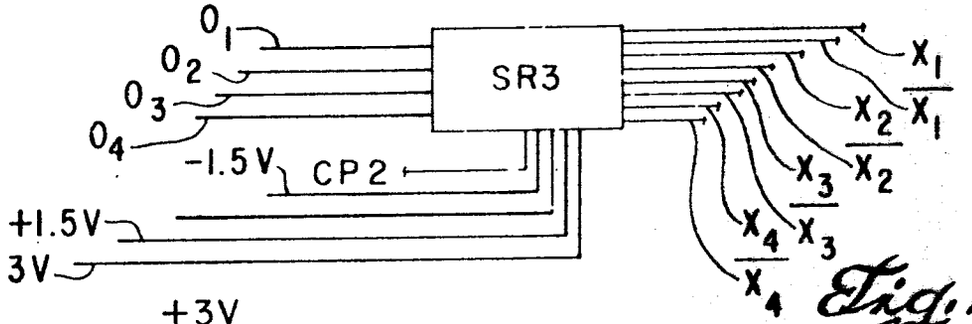


Fig. 24

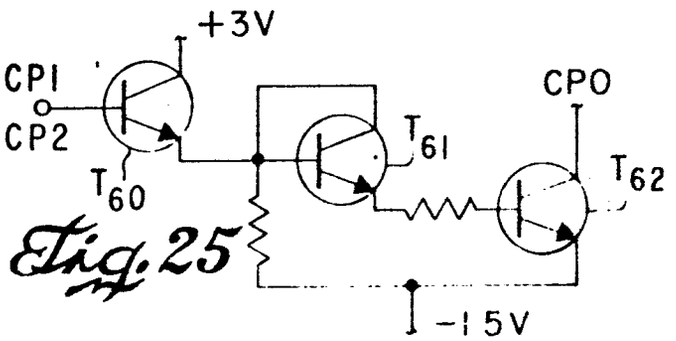


Fig. 25

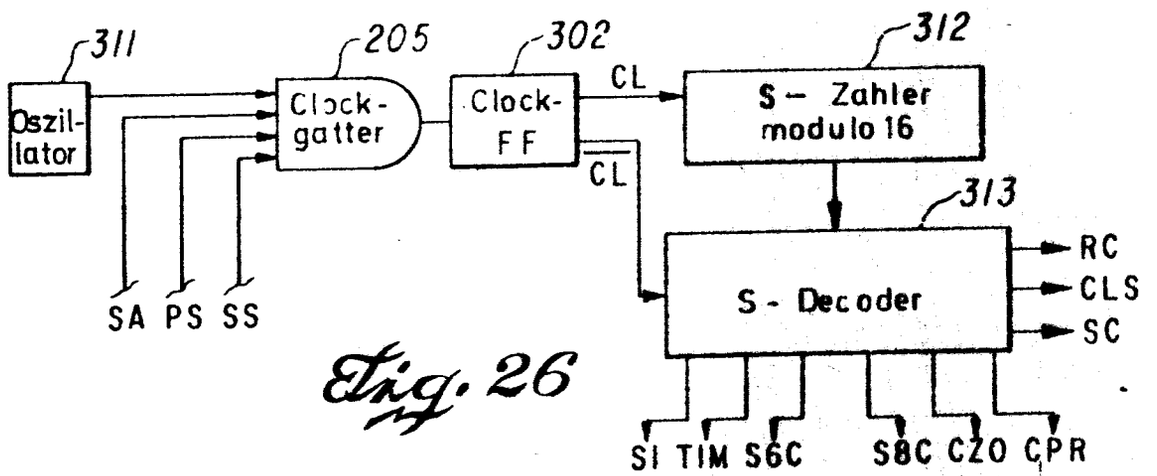


Fig. 26

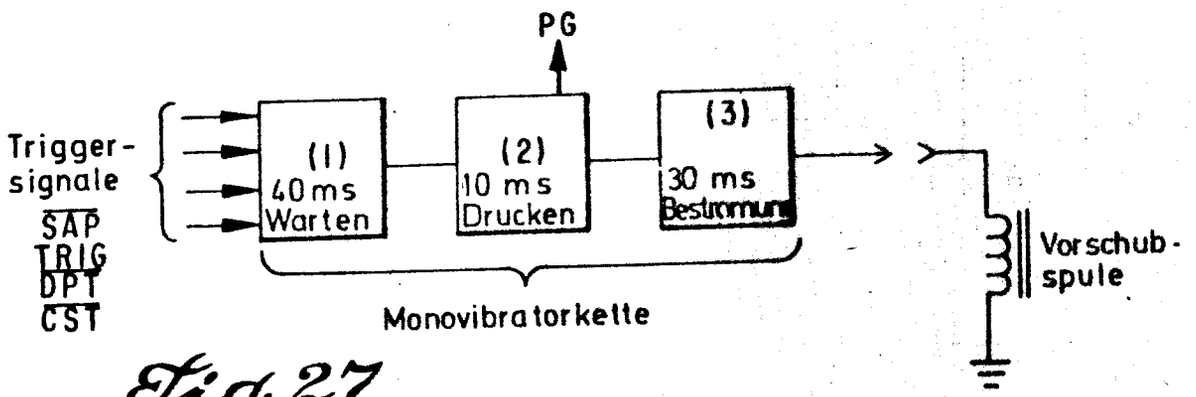


Fig. 27

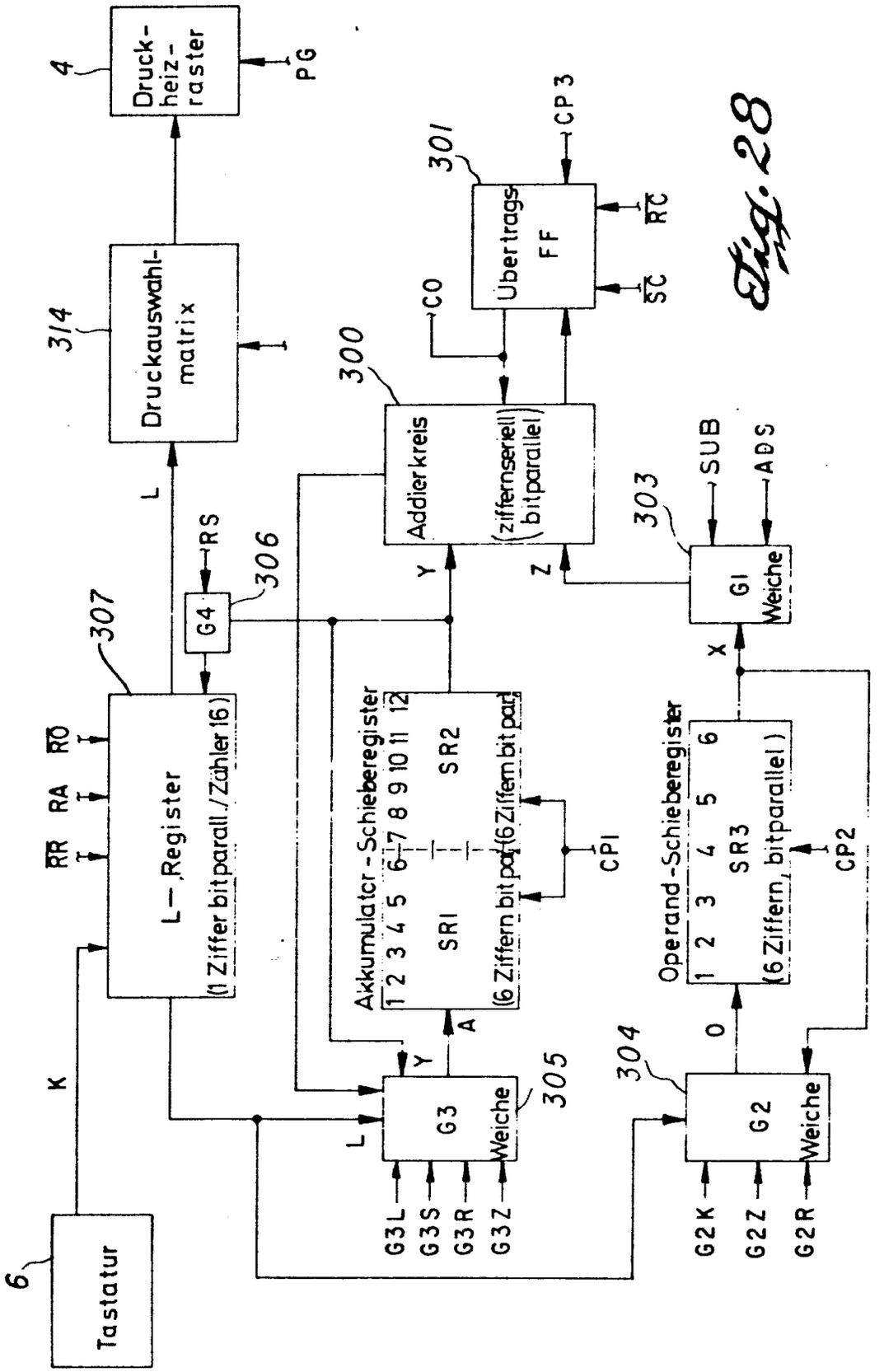
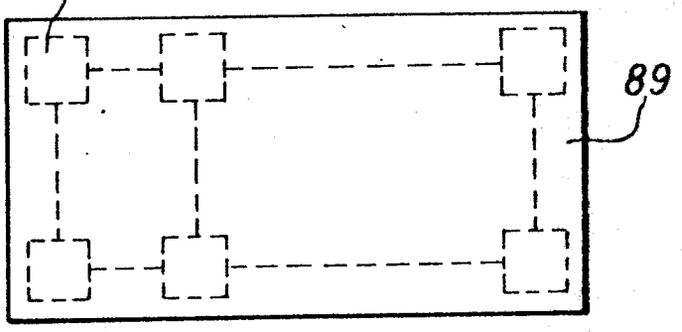

4
Druck-
heiz-
raster
PG
314
Druckauswahl-
matrix
301
CP 3
Übertrags
FF
RC
SC
CO
300
Addierkreis
(ziffernseriell/
bitparallel)
L
RS
306
G4
307
303
SUB
ADS
GI
Weiche
Y
Z
X
RR
RA
RO
L-Register
(1 Ziffer bitparall./Zähler 16)
Akkumulator-Schieberegister
1 2 3 4 5 6 7 8 9 10 11 12
SR1
SR2
(6 Ziffern bitpar)
(6 Ziffern bitpar)
CP1
Operand-Schieberegister
1 2 3 4 5 6
SR3
(6 Ziffern, bitparallel)
CP2
K
A
O
304
305
G3
Weiche
G2
Weiche
G3L
G3S
G3R
G3Z
G2K
G2Z
G2R
6
Tastatur

Fig. 28

Fig. 29



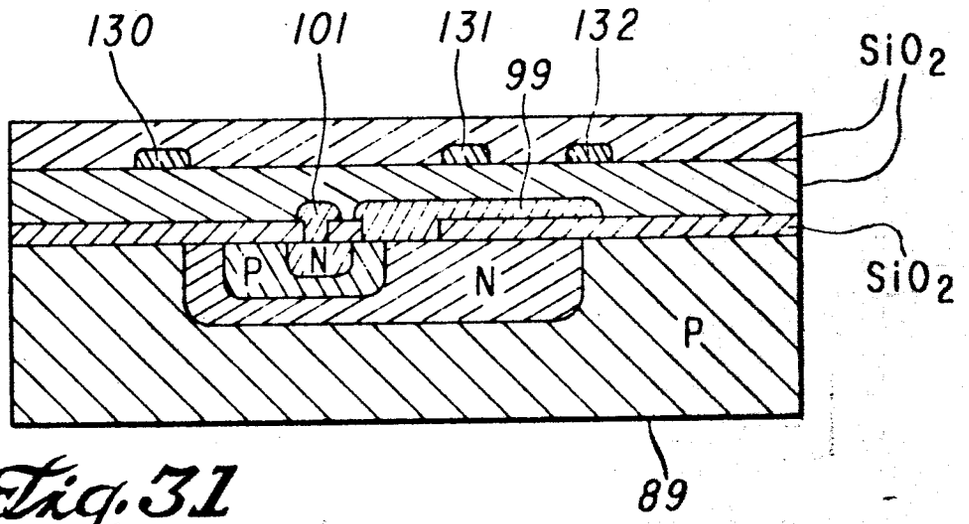


Fig. 31

Fig. 30

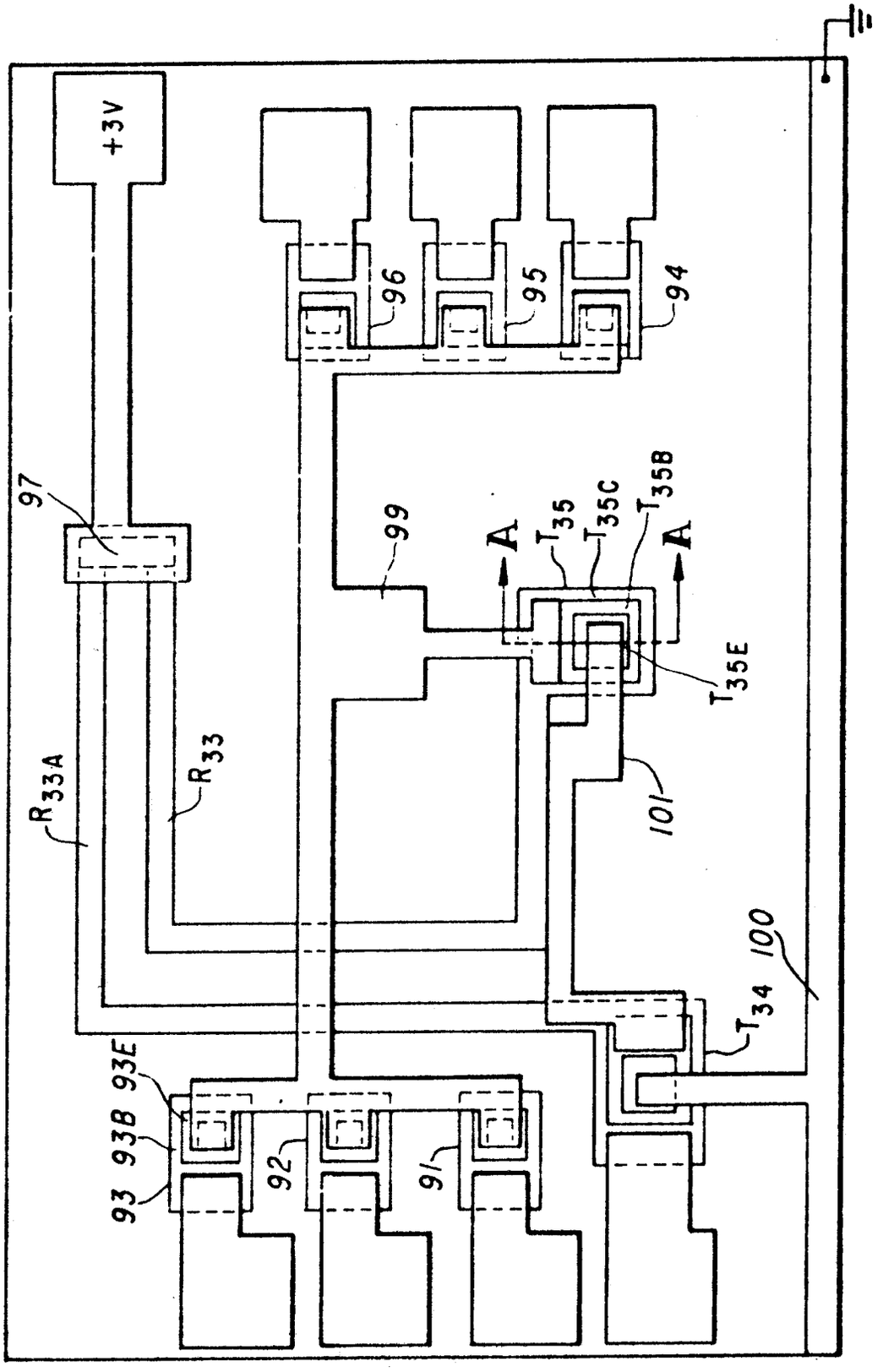

+3V
97
96
95
94
99
A
A
T_{35}
T_{35C}
T_{35B}
T_{35E}
R_{33A}
R_{33}
101
100
T_{34}
93E
93B
93
92
91

Fig. 32

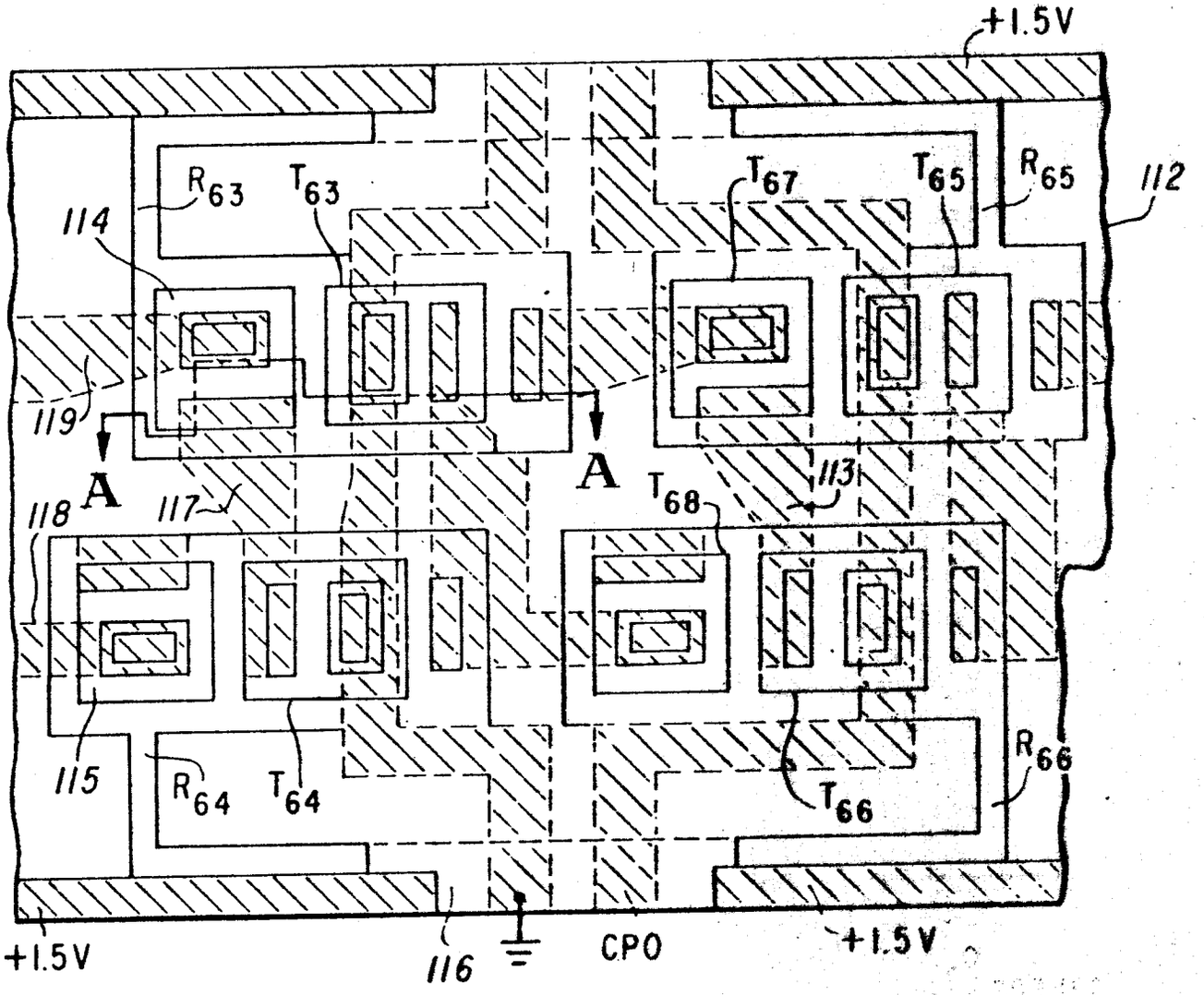

+1.5V
R63
T63
T67
T65
R65
112
114
119
A
A
113
T68
118
117
115
R64
T64
T66
R66
+1.5V
116
CPO
+1.5V

Fig. 33

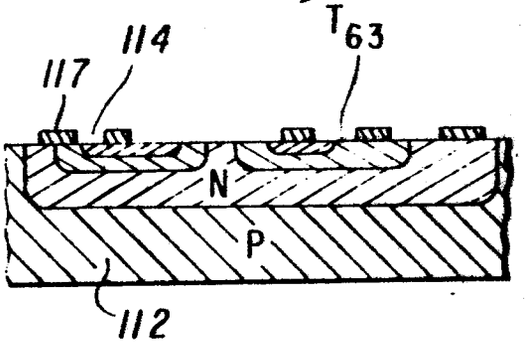
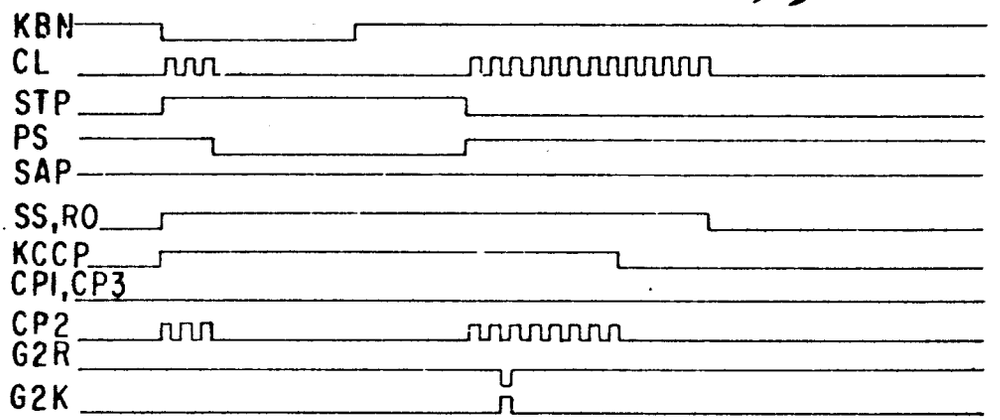

T63
114
117
N
P
112

Fig. 34


KBN
CL
STP
PS
SAP
SS,RO
KCCP
CPI,CP3
CP2
G2R
G2K

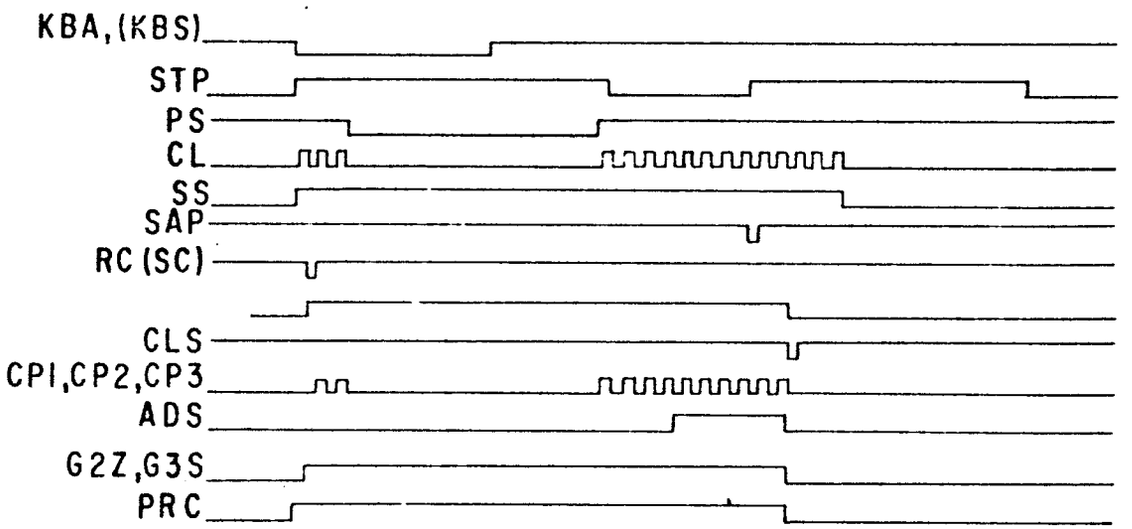

KBA,(KBS)
STP
PS
CL
SS
SAP
RC(SC)
CLS
CPI,CP2,CP3
ADS
G2Z,G3S
PRC

Fig. 35

Fig. 36

