BUNDESREPUBLIK DEUTSCHLAND

DEUTSCHES PATENTAMT

Int. Cl.: H 011

Deutsche Kl.: 21 g - 11/02

AUSLEGESCHRIFT 1207 511

Nummer: 1 207 511
Aktenzeichen: T 18338 VIII c/21 g
Anmeldetag: 6. Mai 1960
Auslegetag: 23. Dezember 1965

Integrierte Halbleiterschaltungsanordnung und Verfahren zu ihrer Herstellung

Anmelder:
Texas Instruments Incorporated,
Dallas, Tex. (V. St. A.)

Vertreter:
Dipl.-Ing. E. Prinz und Dr. rer. nat. G. Hauser,
Patentanwälte,
München-Pasing, Ernsbergerstr. 19

Als Erfinder benannt:
Jack St. Clair Kilby, Dallas, Tex. (V. St. A.)

Beanspruchte Priorität:
V. St. v. Amerika vom 6. Mai 1959 (811 486) --

Die Erfindung bezieht sich auf eine integrierte Halbleiterschaltungsanordnung mit einem Körper aus Halbleitermaterial, der mehrere Zonen der Leitfähigkeitstypen p und n aufweist, zwischen denen ein oder mehrere pn-Übergänge bestehen, wobei auf einer Fläche des Körpers Isoliermaterial aufgebracht ist und ein oder mehrere passive Schaltungselemente auf dem Isoliermaterial angeordnet und elektrisch mit einer oder mehreren der Zonen verbunden sind, sowie auf ein Verfahren zu ihrer Herstellung.

Zur Herstellung integrierter Schaltungsanordnungen ist bereits der theoretische Vorschlag bekannt, einen Siliziumblock so zu dotieren und zu formen, daß er vier normalen Transistoren und vier Widerständen äquivalent ist, wobei den Transistoren zwei Emitterzonen und zwei Kollektorzonen gemeinsam sind. Weitere Widerstände und Kondensatoren sind unter Einfügung von isolierenden Schichten in Form von Filmen unmittelbar so auf dem Siliziumblock gebildet, daß alle Schaltungselemente zusammen einen Multivibrator bilden. Zu diesem Zweck sind parallel zu der Oberseite und der Unterseite des Siliziumblocks zwei pn-Übergänge gebildet, die sich zu den Seitenflächen des Blocks erstrecken. Zur gegenseitigen Trennung der einzelnen Transistoren und Widerstände sind Durchbohrungen von den Seitenflächen her quer durch den Block sowie verschiedene Einschnitte gebildet. Zur Vervollständigung der Schaltung sind Kontakte an den verschiedenen Flächen des Blocks einschließlich der Seitenflächen sowie draht- oder bandartige Verbindungsleiter zu den aufgebrachten filmartigen Schaltungselementen angebracht.

Bei einer solchen Anordnung ergeben sich Schwierigkeiten hinsichtlich der Verbindungen der einzelnen Schaltungselemente untereinander, weil Verbindungsleiter zwischen verschiedenen Flächen des Halbleiterblocks geschaffen werden müssen. Dies setzt voraus, daß bei der Herstellung alle Flächen des Blocks zugänglich sind, was dann nicht möglich ist, wenn mehrere Anordnungen in zusammenhängender Form gleichzeitig bearbeitet werden sollen oder wenn die Anordnung auf einem Sockel montiert ist. Ferner sind sowohl wegen der erforderlichen mechanischen Bearbeitung als auch wegen der Forderung, an den Seitenflächen des Blocks Kontakte anzubringen, einer Miniaturisierung Grenzen gesetzt. Schließlich können die sich zwischen verschiedenen Flächen erstreckenden Verbindungsleiter nicht mit ausreichender mechanischer Festigkeit und Sicherheit gebildet werden.

Aufgabe der Erfindung ist demgegenüber die Schaffung einer integrierten Schaltungsanordnung der

eingangs angegebenen Art, bei welcher ohne Einschränkung hinsichtlich der Zahl und Art der vorhandenen Schaltungselemente alle Schaltungsverbindungen zwischen den verschiedenen Zonen des Halbleiterkörpers und den auf diesen gebildeten Schaltungselementen auf einfache und sichere Weise an einer einzigen Fläche des Halbleiterkörpers gebildet werden können, so daß die Herstellung vereinfacht wird, die Betriebssicherheit erhöht wird und die Abmessungen sehr klein gehalten werden können.

Nach der Erfindung wird dies dadurch erreicht, daß der pn-Übergang bzw. mehrere pn-Übergänge an dieser einen Fläche unter dem Isoliermaterial enden, daß in dem Isoliermaterial eine oder mehrere Öffnungen angebracht sind, welche sich bis zu dieser Fläche erstrecken und über einer oder mehrerer der Zonen liegen, und daß auf das Isoliermaterial leitendes Material so aufgebracht ist, daß es sich in die oder jede Öffnung erstreckt und eines oder mehrere der passiven Schaltungselemente elektrisch mit einer oder mehreren der Zonen verbindet.

Bei der nach der Erfindung ausgeführten integrierten Schaltungsanordnung sind die anzuschließenden Zonen des Halbleiterkörpers alle von der Fläche aus zugänglich, auf der auch die Schaltungselemente angeordnet sind, so daß alle erforderlichen Verbindungen an dieser einen Fläche liegen. Diese Verbindungen können sich ohne Gefahr eines Kurzschlus-

ses zu den erforderlichen Zonen erstrecken, da diese durch das darüberliegende Isoliermaterial geschützt sind. Die Verbindungsleiter können etwa nach Art der gedruckten Schaltungen unmittelbar auf dem Isoliermaterial gebildet werden, so daß ein elektrisch und mechanisch sehr zuverlässiges und festes Gebilde erhalten wird. Es bestehen praktisch keine Einschränkungen hinsichtlich der Art und Zahl der zu verbindenden Schaltungselemente, und die Abmessungen können sehr klein sein.

Ein bevorzugtes Verfahren zur Herstellung einer integrierten Schaltungsanordnung nach der Erfindung besteht darin, daß die ganze Fläche mit Isoliermaterial bedeckt wird, daß die oder jede Öffnung durch wahlweises Entfernen von Isoliermaterial an einer oder mehreren Stellen gebildet wird und daß zwei oder mehr elektrische Verbindungen zwischen zwei oder mehr passiven Schaltungselementen und/oder zwischen zwei oder mehr passiven Schaltungselementen und den Zonen dadurch gebildet werden und daß gleichzeitig leitendes Material auf das Isoliermaterial aufgebracht wird.

Die Erfindung wird nachstehend an Hand der Zeichnung beispielshalber beschrieben. Darin zeigt

Fig. 1 eine Oberansicht einer gemäß der Erfindung ausgeführten miniaturisierten integrierten Schaltungsanordnung,

Fig. 2 ein elektrisches Schaltbild der in Fig. 1 körperlich dargestellten integrierten Schaltungsanordnung,

Fig. 3 einen Querschnitt nach der Linie 3-3 von Fig. 1 und

Fig. 4 einen Querschnitt nach der Linie 4-4 von Fig. 1.

In Fig. 1 ist eine miniaturisierte integrierte Schaltungsanordnung **1** dargestellt, die, wie aus dem Querschnitt von Fig. 3 erkennbar ist, auf einem Plättchen **19** aus Halbleitermaterial aufgebaut ist. In und auf dem Plättchen **19** ist ein Flächentransistor **14** gebildet, der aus einem Abschnitt des Plättchens **19** sowie aus Schichten **21** und **22** besteht, die von entgegengesetztem bzw. gleichem Leitungstyp wie das Plättchen **19** sind. Diese beiden Schichten **21** und **22** bilden die Basiszone bzw. die Emitterzone des Transistors, und über ohmsche Kontakte **11**, **12** bzw. **13** sind Anschlüsse zu der Kollektorzone, der Emitterzone und der Basiszone hergestellt. Filmartige Verbindungsleiter **15** und **23** von verhältnismäßig niedrigem Widerstand verbinden die Kontakte **11** und **12** mit äußeren Anschlußzungen **2** und **3**. Eine Zunge **4** bildet einen äußeren Anschluß für den oberen leitenden Belag **6** eines Kondensators *C*, und eine Zunge **5** stellt einen äußeren Anschluß für Widerstandsfilme **9** und **10** dar, die die Widerstände *R* **2** bzw. *R* **3** bilden.

Wie ferner aus Fig. 1 erkennbar ist, ist der Kollektorkontakt **11** des Transistors **14** mit dem Widerstandsfilm **10** verbunden, und der Basiskontakt **13** ist über einen filmartigen Verbindungsleiter **17** von verhältnismäßig niedrigem Widerstand an Filme **16** und **9** von verhältnismäßig hohem Widerstand angeschlossen, die die Widerstände *R* **1** bzw. *R* **2** bilden. Der niederohmige Verbindungsleiter **17** erstreckt sich auch zu dem Kondensator *C*, wo er zur Bildung des unteren Kondensatorbelags **8** verbreitert ist.

Unmittelbar auf dem filmartigen Kondensatorbelag **8** liegt ein dielektrischer Film **7** aus einem geeigneten Material, z. B. Siliziummonoxyd. Unmittelbar auf den Film **7** ist ein Film **7** von verhältnismäßig niedrigem Widerstand aufgebracht, der, wie zuvor erwähnt wurde, den oberen leitenden Belag des Kondensators *C* darstellt.

Es ist nun erkennbar, daß die in Fig. 2 schematisch gezeigte Schaltung durch die Anordnung von Fig. 1 körperlich verwirklicht ist. Die Anordnung von Fig. 1 enthält sowohl aktive als auch passive Schaltungselemente, die alle auf einem einzigen Halbleiterplättchen gebildet sind.

Die in Fig. 1 gezeigte integrierte Schaltungsanordnung kann auf folgende Weise hergestellt werden:

Zunächst wird ein Plättchen aus Halbleitermaterial hergestellt und entweder in seiner Gesamtheit oder in dem Gebiet, in dem der Transistor gebildet werden soll, dotiert. Diese Dotierung kann durch Diffusion erfolgen. Dabei werden Störstoffe in aufeinanderfolgende Schichten an der Oberseite des Halbleiterplättchens so eindiffundiert, daß diese Schichten die gewünschten Eigenschaften der Emitterzone, der Basiszone und der Kollektorzone haben. Bei dem dargestellten Beispiel ist angenommen, daß der ganze restliche Teil des Halbleiterplättchens die Dotierung der Kollektorzone aufweist.

Nach Beendigung der Dotierung werden diejenigen Abschnitte der oberen Schichten, die nicht für die Bildung des Transistors erforderlich sind, durch Ätzen entfernt, so daß nur die benötigten Flächenabschnitte **21** und **22** übrigbleiben, die nach oben über das Plättchen **19** hinausragen. In bekannter Weise kann das Ätzen dadurch erfolgen, daß der Halbleiterkörper vorübergehend mit einem Schutzmaterial in dem Gebiet überzogen wird, das nicht geätzt werden soll, und daß dann der Block in ein geeignetes Ätzmittel eingetaucht oder mit diesem besprüht wird.

Der nächste Schritt besteht darin, daß die gesamte Anordnung mit einer isolierenden Schicht **20** überzogen wird. Dieser Überzug wird in erster Linie an den Stellen benötigt, auf die dann die zuvor erwähnten Widerstandsfilme und filmartigen Verbindungsleiter aufgebracht werden sollen, doch ist es einfacher, die gesamte Anordnung zu überziehen. Nach dem Aufbringen der isolierenden Schicht **20** werden dann durch diese an den Stellen des Emitterkontakts **12**, des Basiskontakts **13** und des Kollektorkontakts **11** kleine Öffnungen geätzt, damit die Kontakte angebracht werden können. Diese kleinen Öffnungen können nach einem der zahlreichen in der Technik bekannten Verfahren hergestellt werden. Beispielsweise kann der Überzug an der gesamten Oberseite mit einer lichtempfindlichen Schutzschicht überzogen werden, die dann durch eine Maske belichtet wird, die undurchsichtige Flächen unmittelbar über den Gebieten hat, in denen die vorerwähnten Öffnungen gebildet werden sollen. Die Anordnung wird dann gewaschen, damit der lichtempfindliche Schutzüberzug von den nichtbelichteten Abschnitten über der Emitterzone, der Basiszone bzw. der Kollektorzone entfernt wird, und sie wird dann mit einer Ätzlösung in Berührung gebracht, welche durch den isolierenden Überzug Vertiefungen der gewünschten Tiefe ätzt. Nach Beendigung dieses Vorgangs wird die lichtempfindliche Schutzschicht durch Eintauchen in Methylenchlorid entfernt.

Dann wird die Anordnung über ihre gesamte Oberfläche mit Ausnahme der Stellen, an denen die Vertiefungen eingeätzt sind, durch eine Maske abgedeckt,

und ein zur Herstellung der ohmschen Kontakte geeignetes Material wird aufgedampft oder auf andere Weise aufgebracht. Wenn beispielsweise ein npn-Transistor gebildet wird, kann eine Maske verwendet werden, mit der die gesamte Oberfläche mit Ausnahme der Öffnungen über der Emitterzone und der Kollektorzone bedeckt wird, und mit Antimon dotiertes Gold oder ein anderes geeignetes Material wird durch die Maske in die Vertiefungen eingedampft oder auf andere Weise eingebracht. Dann wird die gesamte Oberfläche mit Ausnahme der Öffnung über der Basiszone abgedeckt, in die Aluminium eingedampft oder auf andere Weise eingebracht wird. Nach Beendigung dieses Vorgangs wird die gesamte Anordnung auf eine Temperatur erhitzt, bei der die aufgebrachten Stoffe mit der Basiszone, der Emitterzone bzw. der Kollektorzone unter Bildung ohmscher Kontakte legieren.

Nachdem die ohmschen Kontakte hergestellt worden sind, werden als nächstes entweder die Widerstandsfilme oder die niederohmigen filmartigen Verbindungsleiter aufgebracht. Es sei angenommen, daß zunächst die niederohmigen Verbindungsleiter aufgebracht werden sollen. Auf die Oberfläche wird eine Maske so aufgelegt, daß nur die Flächen frei liegen, die in Fig. 1 von links unten nach rechts oben schraffiert sind. Diese Flächen entsprechen den Teilen **15**, **23**, **17**, **2**, **3**, **5** und dem unteren Belag **8** des Kondensators *C*. Dann wird ein geeignetes hochleitendes Material, wie Kupfer oder Gold, im Vakuum niedergeschlagen. An den angegebenen Stellen wird ein verhältnismäßig dicker Film aufgetragen, damit der Widerstand gering ist.

Nachdem die niederohmigen Filme gebildet worden sind, wird die Oberfläche mit einer anderen Maske abgedeckt, über die ein verhältnismäßig dünner Film von einem Material mit hohem spezifischem Widerstand, beispielsweise einer Nickel-Chrom-Legierung, auf die Flächen aufgetragen wird, die in Fig. 1 von links oben nach rechts unten schraffiert sind.

Anschließend wird die gesamte Oberfläche mit einem Material überzogen, das gleichzeitig als Dielektrikum für den Kondensator *C* und als Schutzüberzug für die Metallfilme gegen Oxydation und Beschädigung dient. Dieser dielektrische Film ist in Fig. 1 und 4 so dargestellt, daß er nur die mit dem Bezugszeichen **7** versehene Fläche bedeckt, damit die Darstellung leichter verständlich ist. Wenn es erwünscht wäre, tatsächlich nur die mit **7** bezeichnete Fläche zu überziehen, könnte natürlich eine Maske verwendet werden, die an der Stelle des Rechtecks **7** eine rechteckige Öffnung aufweist, damit ein Auftrag an anderen Stellen verhindert wird.

Nach dem Aufbringen des Dielektrikums wird die mit den Bezugszeichen **4** und **6** bezeichnete Fläche mit einem gutleitenden Film überzogen, beispielsweise aus dem Material, das für den Film **8** verwendet wurde, wodurch der Kondensator vervollständigt wird. Dies kann mit Hilfe einer Maske erfolgen, die nur die gekreuzt schraffierte Fläche frei läßt.

Die in Fig. 1, 3 und 4 dargestellte Anordnung enthält sowohl aktive als auch passive Schaltungselemente in einem körperlich aus einem Stück bestehenden Teil von außerordentlich geringer Größe. Bei einer praktischen Ausführung der in Fig. 1 gezeigten Anordnung betrugen die Abmessungen nur 2,5 · 2,5 · 0,25 mm.

Die beschriebene Art der Verbindungen kann natürlich auch dann angewendet werden, wenn die Schaltungselemente auf andere Weise gebildet sind, beispielsweise unmittelbar in dem Halbleiterplättchen an dessen Oberfläche. Es ist auch dann möglich, die Verbindungen zwischen den Schaltungselementen dadurch zu erhalten, daß durch den Isolierüberzug an den gewünschten Stellen Öffnungen geätzt werden und daß ein zur Herstellung ohmscher Kontakte geeignetes Material durch diese Öffnungen bis zu den entsprechenden Stellen des Halbleiterplättchens eingebracht wird.

Patentansprüche:

1. Integrierte Halbleiterschaltungsanordnung mit einem Körper aus Halbleitermaterial, der mehrere Zonen der Leitfähigkeitstypen p und n aufweist, zwischen denen ein oder mehrere pn-Übergänge bestehen, wobei auf einer Fläche des Körpers Isoliermaterial aufgebracht ist und ein oder mehrere passive Schaltungselemente auf dem Isoliermaterial angeordnet und elektrisch mit einer oder mehreren der Zonen verbunden sind, dadurch gekennzeichnet, daß der pn-Übergang bzw. mehrere pn-Übergänge an dieser einen Fläche unter dem Isoliermaterial (**20**) enden, daß in dem Isoliermaterial eine oder mehrere Öffnungen (**11***a*, **12***a*, **13***a*) angebracht sind, welche sich bis zu dieser Fläche erstrecken und über einer oder mehrerer der Zonen (**19**, **21**, **22**) liegen, und daß auf das Isoliermaterial (**20**) leitendes Material (**23**, **12**; **17**, **13**) so aufgebracht ist, daß es sich in die oder jede Öffnung erstreckt und eines oder mehrere der passiven Schaltungselemente (*R***1**, *R***2**, *R***3**, *C*) elektrisch mit einer oder mehreren der Zonen verbindet.

2. Anordnung nach Anspruch 1, dadurch gekennzeichnet, daß drei Zonen (**19**, **21**, **22**) wenigstens teilweise derart übereinanderliegen, daß zwischen ihnen ein erster pn-Übergang besteht, der wenigstens teilweise über einem zweiten pn-Übergang liegt, und daß die Öffnung (**11***a*) bzw. eine der Öffnungen über der untersten der drei Zonen liegt.

3. Anordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß elektrische Verbindungen zwischen den passiven Schaltungselementen oder zwischen diesen und Anschlußkontakten durch leitendes Material gebildet sind, das auf das Isoliermaterial oder auf weiteres, auf einem oder mehreren der passiven Schaltungselemente und/oder dem leitenden Material aufliegendes Isoliermaterial aufgebracht ist.

4. Verfahren zur Herstellung der Anordnung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die ganze Fläche mit Isoliermaterial bedeckt wird, daß die oder jede Öffnung durch wahlweises Entfernen von Isoliermaterial an einer oder mehreren Stellen gebildet wird und daß zwei oder mehr elektrische Verbindungen zwischen zwei oder mehr passiven Schaltungselementen und/oder zwischen zwei oder mehr passiven Schaltungselementen und den Zonen dadurch gebildet werden und daß gleichzeitig leitendes Material auf das Isoliermaterial aufgebracht wird.

5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, daß zur Bildung von Widerständen

gleichzeitig Widerstandsfilme auf verschiedene Gebiete des Isoliermaterials aufgebracht werden.

6. Verfahren nach einem der Ansprüche 4 und 5, dadurch gekennzeichnet, daß ein Belag auf dem Isoliermaterial gleichzeitig mit dem Aufbringen von leitendem Material auf das Isoliermaterial gebildet wird.

7. Verfahren nach einem der Ansprüche 5 und 6, dadurch gekennzeichnet, daß nach dem Aufbringen eines Widerstandsfilmes und eines Kondensatorbelags gleichzeitig weiteres Isoliermaterial auf den Widerstandsfilm und ein Kondensatordielektrikum auf den Kondensatorbelag aufgebracht werden.

In Betracht gezogene Druckschriften:

Deutsche Patentschrift Nr. 857 526;
deutsche Auslegeschriften Nr. 1 011 081, 1 047 318;
britische Patentschrift Nr. 761 926;
schweizerische Patentschrift Nr. 331 069;
Proc. IRE, 47, 1959, S. 894 bis 903, Heft 5;
Electronics, 32, 1959, S. 82 bis 84, Heft 15;
»Proceedings of an Intern. Symposium on Electronic Components«, 24-26. 9. 1957 in Malvern, England, Aufsatz von Dummer, S. 4 und Fig. 1.9;
Zeitschrift Control Engineering, Februar 1958, S. 31/32.

Hierzu 1 Blatt Zeichnungen

509 759/427 12.65 Bundesdruckerei Berlin

Nummer: 1 207 511
Int. Cl.: H 01 l
Deutsche Kl.: 21 g - 11/02
Auslegetag: 23. Dezember 1965

Fig. 1

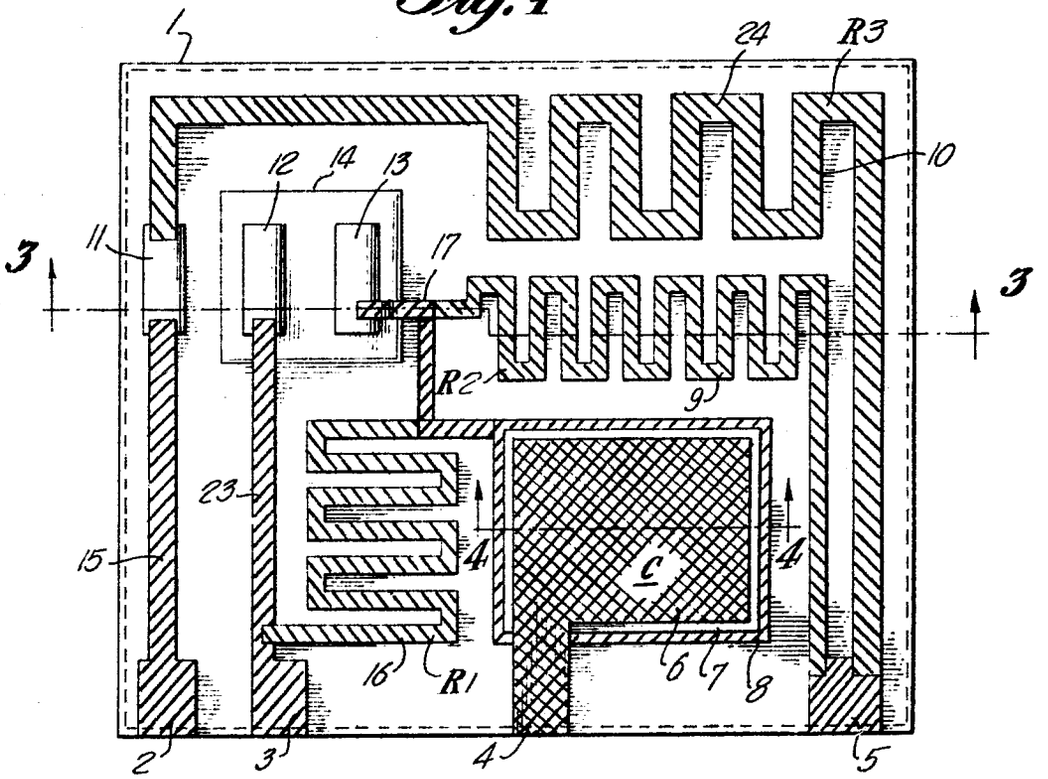


Fig. 3

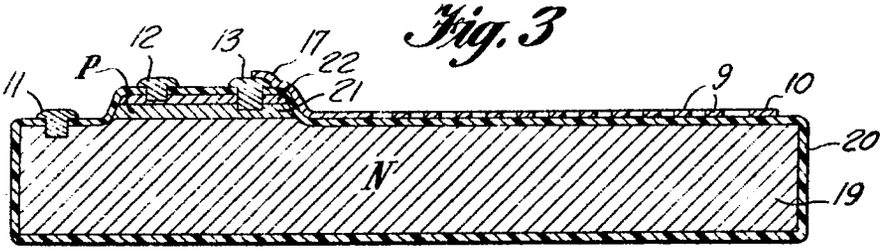


Fig. 2

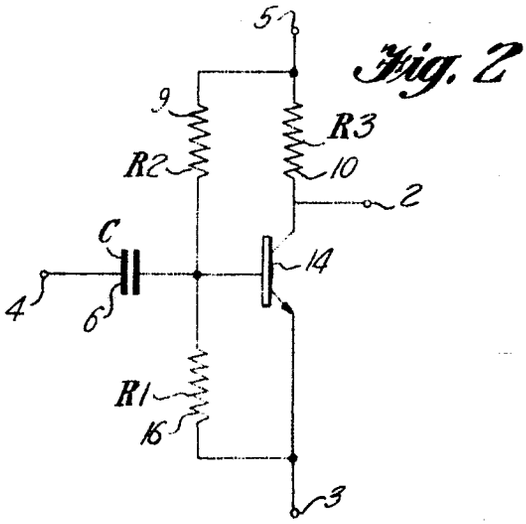


Fig. 4

