

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. 6
H03K 23/00

(11) 공고번호 특0139538
(24) 등록일자 1998년03월03일

(21) 출원번호	특1989-003428	(65) 공개번호	특1989-015513
(22) 출원일자	1989년03월20일	(43) 공개일자	1989년10월30일
(30) 우선권주장	8800697 1988년03월21일 네덜란드(NL)		
(73) 특허권자	엔.브이.필립스 글로아이라펜 파브리켄 제이.지.에이. 롤피 네덜란드왕국 아인드호펜 그로네보드세베그 1		
(72) 발명자	빌헬무스 다니엘 야킨투스 반 그로닝겐 네덜란드왕국 아인드호펜 그로네보드세베그 1 후베르투스 알렉산데르 카리스 네덜란드왕국 엔쉐데 쿠퍼르스디에크 430		
(74) 대리인	이병호 최달용		

심사관: 정연용

(54) 트리거링 시스템과 트리거링 시스템이 장착된 오실로스코프

요약

트리거링 시스템 및 트리거링 시스템이 장착된 오실로스코프

트리거링 시스템(1)은 트리거링 입력 신호를 병렬 신호 경로(6, 7, 8)를 거쳐 제공하는 트리거링 장치(4)를 구비한다.

한개의 신호 경로(6)는 직접 접속되는데 반해, 다른 신호 경로들(7, 8)은 주파수 분할 장치들(10, 13)을 구비한다.

상기 신호 경로들(6, 7, 8)은 트리거링 시스템(1)의 입력에서 입력 신호로부터 얻어진 신호에 따라 주파수-중속 스위칭 장치(16, 21)의 제어하에 각각 스위치된다. 이러한 결과로 인하여 트리거링 시스템(1)은 트리거링 장치(4)의 밴드폭에 의해서만 결정된 주파수보다 훨씬 높은 주파수에서 잘 동작될 수 있도록 성취된다..

대표도

도1

명세서

[발명의 명칭]

트리거링 시스템과 트리거링 시스템이 장착된 오실로스코프

[도면의 간단한 설명]

제 1도는 본 발명에 따른 트리거링 시스템을 도시한 도시도.

제 2도는 트리거링 시스템, 제 1 주파수 분할 장치 및 제 2 주파수 분할 장치의 주파수 동작 범위의 중복을 도시한 도시도.

제 3도는 본 발명에 따른 주파수 분할 장치를 더욱 상세히 설명한 도시도.

제 4도는 본 발명에 따른 주파수-중속 스위칭 장치를 더욱 상세히 설명한 도시도.

제 5도는 본 발명에 따른 주파수 검파 장치의 동작도.

제 6도는 주파수 검파 장치의 동작을 설명하는 시연속도를 도시한 도시도.

제 7도는 본 발명에 따른 트리거링 시스템을 보유하고 있는 오실로스코프의 기본도를 도시한 도시도.

제 8도는 본 발명에 따른 히스테리시스(hysteresis)와 함께 주파수 검파를 위한 부분적 소프트웨어 해법을 도시한 도시도.

제 9도는 본 발명에 따른 히스테리시스와 함께 주파수 검파를 위한 인터럽트 서비스 루틴의 흐름도를 도시한 도시도.

*도면의 주요부분에 대한 부호의 설명

1: 트리거링 시스템 4: 트리거링 장치

10, 13: 주파수 분할장치 26: 전치 증폭기

27, 28, 87, 88: 주파수 분할기 31: 진폭 검파기 회로

33: 인에이블 회로 36: 주파수 검파 장치

40: 분할기 회로 46, 47, 48: 멀티바이브레이터

52: OR 게이트 63: 접지 단말기

68: NAN 게이트 78: 오실로스코프

85, 86: 분기 회로 89: 선택회로

101: 마이크로 컴퓨터 105: 슈미트 트리거

107: 카운팅 회로

[발명의 상세한 설명]

본 발명은 신호 경로를 경유하여 반복적으로 공급되는 신호로부터 트리거링 펄스를 발생시키기 위한 트리거링 장치를 포함하고 있는 트리거링 시스템에 관한 것이다.

또한, 본 발명은 그러한 트리거링 시스템을 구비하고 있는 오실로스코프에 관한 것이다.

그러한 트리거링 시스템은 1978년 알.반 에르크, 맥그로힐에 의해서 ISBN 0-07-067050-1의 72 내지 78 페이지에 제목이 오실로스코프 인 메뉴얼에 기술되어 있다.

제 3, 21도는 오실로스코프에 포함된 트리거링 시스템을 도시한 것이다.

상기의 트리거링 시스템은 신호 경로에 의해서 오실로스코프의 신호 입력에 결합된 트리거링 장치를 포함하고 있다.

상기의 트리거링 장치는 일정한 대역폭을 가지고 있으며, 어떤 고주파수에 이르기까지 잘 동작한다.

본 발명의 목적은 일정한 대역폭을 가진 트리거링 장치를 포함하고 있고, 트리거링 장치의 대역폭에 의해서 결정된 주파수보다 더 높은 주파수에 동작할 수 있는 트리거링 시스템을 제공하는 것이다.

본 발명에 따른 트리거링 시스템은 신호 경로와 병렬로 접속된 최소 하나의 신호 경로를 포함하고 있으며, 상기의 신호 경로는 신호의 주파수를 분할하기 위해 주파수 분할 장치를 보유하고 있는 것을 특징으로 하며, 상기의 신호 경로는 스위치 가능하다.

이러한 것은 상기의 트리거링 시스템이 트리거링 장치의 대역폭을 초과하여 매우 높은 주파수에서 잘 작동할 수 있게 해준다. 스위칭은 자동과 수동으로 수행할 수 있다. 본 발명은 트리거링 장치에 신호를 공급하기 전에 우선 어떤 주파수로부터 신호의 주파수를 상향 분할시키는 결과로서, 트리거링 시스템이 트리거링 장치의 대역폭에 의해 결정되는 주파수보다 훨씬 높은 주파수에서 동작할 수 있다는 생각에 기초를 두고 있다.

그러므로 주파수 분할 장치는 트리거링 장치 보다 훨씬 더 높은 주파수에서 잘 동작해야만 한다.

본 발명에 따른 트리거링 시스템의 제 1 실시예는 상기의 트리거링 시스템이 또한 신호의 주파수에 의존 하여 신호 경로를 스위칭시키기 위한 최소한 하나의 주파수 종속 스위칭 장치를 포함하는 것을 특징으로 한다. 결과적으로 자동 스위칭은 상기 신호의 주파수에 기초하여 발생할 수 있다.

본 발명에 따른 트리거링 시스템의 제 2 실시예는 트리거링 장치의 주파수 동작 범위와 제 1 주파수 분할 장치의 주파수 동작 범위는 서로 중복되고, 상기의 중복 주파수 동작 범위내에 있는 입력 신호의 각각의 주파수에서 제 1 스위칭 장치는 주파수 분할 장치가 없는 제 1 신호 경로로부터 상기의 제 1 주파수 분할 장치를 보유하고 있는 제 2 신호 경로로 또한 그 역으로 트리거링 시스템의 입력 신호를 스위칭시키는 것을 특징으로 한다.

이러한 것은 결과적으로 입력 신호의 주파수가 증가할 때, 스위칭은 상기의 입력 신호 주파수가 트리거링 장치의 대역폭을 지나기 전에 발생한다.

본 발명에 따른 트리거링 시스템의 제 3 실시예는 제 1 주파수 분할 장치와 제 2 주파수 분할 장치의 주파수 동작 범위가 서로 중복되고, 중복 주파수 동작 범위내에 있는 입력 신호의 각각의 주파수에서 제 2 스위칭 장치는 제 2 신호 경로로부터 제 2 주파수 분할 장치를 보유하고 있는 제 3 신호 경로로 또한 그 역으로 입력 신호를 스위치시키는 것을 특징으로 한다.

이러한 것은 상기의 트리거링 시스템이 제 2 신호 경로를 경유하는 것보다 제 3 신호 경로를 경유하여 더 높은 주파수에서 잘 동작할 수 있음으로 해서 성취된다.

본 발명에 따른 트리거링 시스템의 제 4 실시예는 상기의 주파수 분할 장치가 대역 경로(bandpath) 형태이고, 주파수 분할 장치의 입력과 출력 사이에 직렬로 접속된 최소한 하나의 주파수 분할기를 포함하는 것을 특징으로 한다.

매우 높은 주파수에서 상업적으로 이용할 수 있는 주파수 분할기가 사용된다. 이러한 것들은 대역 경로 형태이다. 트리거링 시스템의 크기를 결정함에 있어서, 트리거링 장치와 제 1 주파수 분할 장치의 주파수 동작 범위를 서로 중복시키는 것에 주의를 기울였다.

본 발명에 따른 트리거링 시스템의 제 5 실시예는 상기의 스위칭 장치가 트리거링 시스템의 입력 신호로부터 구성된 신호를 공급하기 위한 입력을 구비하고 있고, 병렬 신호 경로를 스위치시키기 위한 제 2 스위치와 제 1 스위치를 제어하기 위한 출력을 구비하고 있는 주파수 검파 장치를 포함하고 있으며, 상기의 주파수 검파 장치가 주파수 히스테리시스를 나타내는 것을 특징으로 한다.

이러한 것은 제 1 및 제 2 신호 경로의 스위칭 점 주위에서 입력 신호의 작은 변화에 대해, 상기의 트리거링 시스템이 신호 경로 사이에서 연속적으로 스위치되지 않음으로써 성취된다. 히스테리시스를 나타내는 주파수 검파 장치는 특히 미합중국 특허 제 3,943,382호에 기술되어 있다.

본 발명에서 기술된 주파수 검파 장치는 기존 펄스스트림(stream)과 사인파 신호로부터 구성된 구형파 신호를 비교한다. 이것을 기초로 하여, 상기의 주파수 검파 장치의 출력은 두개의 가능한 상태중 하나의 상태를 가정한다.

미합중국 특허 제 3,943,382호에 따른 주파수 검출 장치는 주 전압의 주파수를 모니터하는데 사용되며, 히스테리시스는 주 주파수가 변경되면 어떤 부하를 트리거시키거나 또는 트리거시키지 않기 위해서 내장되며, 이 기능은 본 발명에 따른 트리거링 시스템내의 주파수 검파 장치가 가지고 있는 기능과 전혀 다른 기능이다.

본 발명에 따른 트리거링 시스템의 제 6 실시예는 주파수 검파 장치에 공급하기 위한 신호가 트리거링 장치의 입력 신호로부터 구성되는 것을 특징으로 한다.

이러한 것은 스위칭 장치의 상태에서 제 2 신호 경로가 스위치-온 되고, 입력 신호의 주파수는 주파수 검파 장치에 공급되기 전에 먼저 공급되어 성취된다.

이러한 결과로서, 주파수 검파 장치는 입력 신호가 주파수 검파 장치에 직접 공급되는 경우보다 더 낮은 주파수에서 잘 작동시키는데 필요한 소자로 구성될 수 있다.

종속 청구항인 제 7항, 제 8항과 제 9항은 주파수 검파 장치의 다른 실시예를 기술하고 있다.

본 발명에 따른 트리거링 시스템을 장착하고 있는 오실로스코프는 비록 입력 신호의 주파수가 변하더라도, 매우 높은 주파수까지 반복적인 신호의 매우 안정한 지터-프리(jitter-free)영상을 제공한다. 표준의 트리거링 시스템을 장착하고 있는 오실로스코프에서, 입력 신호의 주파수가 안정한 영상을 얻기 위해 변하면 상기의 트리거링 시스템을 조정할 필요가 있다.

본 발명은 도면을 참조로 하여 더욱 상세하게 설명될 것이다.

제 1도는 입력(2)과 출력(3)을 가진 본 발명에 따른 트리거링 시스템(1)을 도시한 것이며, 상기의 트리거링 시스템(1)은 트리거링 장치(4)를 포함하고 있고, 트리거링 장치의 출력(5)은 트리거링 시스템의 출력(3)에 접속된다.

입력(2)은 제 1 신호 경로(16), 제 2 신호 경로(7), 또는 임의로 제 3 신호 경로(8)를 경유하여 트리거링 장치(4)의 입력(9)에 결합될 수 있다. 도시된 예에서, 제 1 신호 경로(6)는 직접 접속되지만, 또한 증폭기를 포함할 수도 있다.

제 2 및 제 3 신호 경로(7,8)는 각각 입력(11)과 출력(12)을 가진 제 1 주파수 분할 장치(10)와, 입력(14)과 출력(15)을 가진 제 2 주파수 분할 장치(13)를 가지고 있다. 트리거링 시스템(1)은 또한 제 1 주파수-종속 스위칭 장치(16)를 포함하고 있으며, 이러한 장치의 입력(17)은 입력(9)에 결합되며, 제 1 신호 경로(6)에서 제 2 신호 경로(7)까지 입력(2, 9)을 스위치시키기 위한 스위치(19,20)를 트리거시키는 출력(18)을 가지고 있다.

트리거링 시스템(1)은 입력(22)과 출력(23)을 가진 제 2 주파수-종속 스위칭 장치(21)를 포함할 수 있다. 출력(23)은 제 1 주파수-종속 스위칭 장치(21)에서 설명된 방법으로 스위치(24,25)를 트리거시킬 수 있다.

상기 매뉴얼의 77페이지 상의 제 3, 22도에서 설명된 바와 같이, 트리거링 시스템(1)의 입력(2)은 트리거 선택 회로에서 반복 신호를 수신할 수 있다. 트리거링 시스템(1)의 출력(3)은 오실로스코프의 타임 베이스에 대한 톱니파 발생기에 접속될 수 있다.

예를 들면, 트리거 선택 회로는 두개의 오실로스코프 입력 채널과 상기 매뉴얼(manual)의 제 3, 22도에서 설명된 바와 같이 외부 오실로스코프 트리거 입력 사이에서 선택한다.

제 2도는 트리거링 장치(4), 제 1 주파수 분할 장치(10)와 주파수(f)에 대해 점선으로 표시된 제 2 주파수 분할 장치의 주파수 동작 영역의 중복을 도시한 것이며, 여기서 트리거링 장치(4)는 주파수 동작 범위(W1)를 가지고 있고, 제 1 주파수 분할 장치(10)는 동작 범위(W2)를 가지고 있으며, 제 2 분할 장치(13)는 동작 범위(W3)를 가지고 있다.

이러한 경우에서, 동작 범위(W1)는 동작 범위(W2)와 중복되고, 동작 범위(W2)는 동작 범위(W3)와 중복된다. 예를들면, 주파수 동작 범위(W1)는 $f=0$ 에서 $f=200\text{MHz}$ 로 연장되고, 주파수 동작 범위(W2)는 $f=100\text{MHz}$ 에서 $f=2\text{GHz}$ 로 연장되며, 주파수 동작 범위(W3)는 $f=1\text{GHz}$ 에서 $f=10\text{GHz}$ 로 연장된다.

트리거링 시스템의 동작은 아래와 같다. 트리거링 시스템의 입력(2)에서 신호의 주파수가 $f=f_1$ 보다 낮다면, 신호 경로(6)는 입력(2,9)에 접속되고 ; 만약 상기의 주파수가 $f=f_2$ 와 $f=f_3$ 사이에 있다면, 신호 경로(7)는 입력(2,9)에 접속되며 ; 만약 주파수가 $f=f_4$ 보다 높다면, 신호 경로(8)는 입력(2,9)에 접속된다.

$f=f_1$ 과 $f=f_2$, 또는 $f=f_3$ 와 $f=f_4$ 사이의 범위에서, 즉 히스테리시스의 범위에서, 만약 주파수가 $f=f_1$ 로부터 증가한다면, 스위칭 경로(7)는 단지 $f=f_2$ 일때만 스위치되고 ; 주파수가 다시 감소하면, 스위칭 경로(6)는 $f=f_1$ 일때만 스위치 된다.

제 3도는 본 발명에 따른 주파수 분할 장치(10)를 더욱 상세하게 확대하여 도시한 것이며, 제 1도와 일치하는 소자는 같은 방식으로 표기된다. 여기에서는 제 1 스위칭 경로(6)와 제 2 스위칭 경로(7)만이 도시되어 있다.

스위칭 경로(7)에서 주파수 분할 장치(10)의 입력(11)은 스위치(19)을 보유한 입력(11)에 접속되고, 출력(12)은 스위치(20)에 접속된다. 주파수 분할 장치(10)는 전치 증폭기(26), 제 1 주파수 분할기(27)와 제 2 주파수 분할기(28)의 직렬 회로를 포함하고 있다.

전치 증폭기(26)의 출력(29)은 진폭 검파기 회로(31)의 입력(30)에 접속된다. 진폭 검파기 회로(31)의 출력(32)은 인에이블 회로(33)에 접속된다. 상기의 인에이블(enable) 회로(33)는 진폭 검파기 신호를 주파수 분할기(28)의 인에이블 입력(35)에 전송시키거나 또는 전송시키지 않기 위한 인에이블 입력(34)을 포함하고 있다.

예를들면, 주파수 분할 장치(10)는 $f=100\text{MHz}$ 내지 $f=2\text{GHz}$ 의 대역폭을 가지고 있다. 상기의 전치 증폭기(26)는 AVANTEK 형의 MSA0304 또는 MSA040와 같은 대역폭 증폭기일 수도 있다.

제 1 주파수 분할기(27)는 제 2 스케일의 TELEFUNKEN 회로(U862)가 될 수 있고, 제 2 주파수 분할기(28)는 위성 TV 또는 동조 회로에서 사용되는 것과 같은 64 스케일의 TELEFUNKEN 회로(U862)가 될 수도 있다.

그후 128에 의한 분할이 제 2 신호 경로에서 성취된다. 예를들면, 트리거링 장치(4)의 대역폭은 200MHz 이다. 만약 입력에 대한 입력 신호가 2GHz 이면, 128에 의한 분할은 트리거링 장치(4)의 동작 범위내에서 대략 16MHz의 주파수로 주어질 것이다.

상기의 진폭 검파기(31)는 입력 신호가 너무 작을 경우 디스에이블(disable) 신호를 발생시키는데 이용된다. 주파수 분할기(27,28)는 입력 신호가 없거나 또는 너무 작은 경우에 발진을 시작할 수 있다.

상기의 디스에이블 신호는 입력 신호가 아주 낮은 경우에 주파수 분할기(28)를 디스에이블시키며, 즉, 주파수 분할 장치(10)의 출력(10)은 접지 전위(earth potential)에 접속되고, 트리거링 시스템(1)을 작동시키지 않는다.

작은 신호에 대한 진폭 검파의 디스에이블 신호를 무시하는 것이 요망될 수도 있다. 주파수 분할기(28)는 입력(34)을 경유하여 계속해서 스위치된 상태를 유지할 수 있다.

제 4도는 본 발명에 따른 주파수-중속 스위칭 장치(16)를 더욱 상세하게 확대하여 도시한 것이며, 여기서 제 1도와 일치하는 소자는 같은 방식으로 표기된다.

스위칭 장치(16)는 주파수 검파 장치(36), 출력(18)에 접속된 출력(37)과 분할기회로(40)의 출력(39)에 접속된 입력(38)을 포함하고 있으며, 상기 분할기 회로(40)의 입력(41)은 입력(17)에 접속된다.

예를들면, 분할기 회로(40)는 직렬로 접속된 2 스케일의 5개 ECL 회로를 포함하고 있으며, 그럼으로써 32의 인자에 의한 주파수 분할이 성취된다. 예를들면, 스위칭 주파수(f_1 , f_2)는 $f_1=150\text{MHz}$ 이고, $f_2=160\text{MHz}$ 이다. 트리거링 시스템(1)의 입력(2)에서 최대 신호 주파수가 2GHz 이면, 128에 의해 분할된 2GHz의 주파수는 스위칭 회로(16)에 제공되고, 그후 주파수 검파 장치(36)는 $128 \times 32 = 488\text{KHz}$ 에 의해서 분할된 2GHz를 수신한다.

주파수 검파기(36)는 제 1 스위칭 경로(42)와 제 2 스위칭 경로(43)를 가지고 있다. 만약 f_1 이면, 제 1 스위칭 경로(42)가 스위치-온되고 ; f_2 이면, 제 2 스위칭 경로(43)가 스위치-온된다. 스위치(45)의 제어 입력(44)에 접속된 출력(37)은 각각의 스위칭 경로(42,43)를 트리거시키기 위해 제공된다.

제 1 스위칭 경로(42)는 제 1 단안정 멀티바이브레이터(46), 제 2 멀티바이브레이터(47)와 제 3 다조파 발진기(48)를 포함하고 있다. 제 1 멀티바이브레이터(46)의 입력(49)은 주파수 분할기(51)의 출력(50)에 결합되고, 제 2 및 제 3 멀티바이브레이터(multivibrator ; 47,48)는 OR 게이트(52)를 경유하여 출력(50)에 접속된다. 또한 제 1 스위칭 경로(42)는 제 1 플립-플롭(53)과 제 2 플립-플롭(54)을 포함하고 있다.

제 2 멀티바이브레이터(47)의 변환된 출력(55)은 제 1 플립-플롭(53)의 클럭 입력(56)에 접속된다. 제 3 멀티바이브레이터(48)의 출력(57)은 제 2 멀티바이브레이터(47)의 변환된 비동기 세트 입력(58)에 접속되고, 또한 OR 게이트(52)의 입력(59)에 접속된다. 제 1 멀티바이브레이터(46)의 변환된 출력(60)은 제 2 플립-플롭(54)의 클럭 입력(61)에 접속된다.

제 2 플립-플롭(54)의 데이터 입력(62)은 접지 단자(63)에 접속된다. 제 2 플립-플롭(54)의 출력(64)은 제 1 플립-플롭(53)의 데이터 입력(65)에 접속된다.

제 1 플립-플롭(53)의 변환된 출력(66)은 NAND 게이트(68)의 제 1 입력(67)과 출력(37)에 접속된 출력(69)에 접속된다. NAND 게이트(68)의 제 2 입력(70)은 제 1 플립-플롭(53)의 변환된 비동기 리셋 입력(71)에 접속된다.

변환된 리셋 입력(71)과 주파수 분할기(51)를 별도로 하고, 제 2 스위칭 경로(43)는 동일한 구조로 구성되어 있다. 제 2 스위칭 경로(43)는 OR 게이트(72), 단안정 진동기(73, 74, 75)와 플립-플롭(76,77)을 포함하고 있다.

제 5도는 본 발명에 따른 주파수 검파 장치의 동작도를 도시한 것이며, 여기서 f_1 과 f_2 는 스위칭 주파수이다. 만약 f_1 이면, NAND 게이트의 출력(69)은 0과 같은 제 1 논리 레벨을 가지며 ; f_2 이면, 출력(69)은 제 1 스위칭 경로(42)를 경유하여 0 에서 1로 변하게 되고 ; f 가 다시 f_1 보다 작게 되면, 출력(69)은 다시 0의 논리 레벨을 나타내게 된다.

$f=f_1$ 과 $f=f_2$ 사이에서, 히스테리시스가 발생하며 ; 이전의 상태에 종속하여, 출력(69)은 0 또는 1의 논리 레벨을 나타낸다.

제 3 멀티바이브레이터(48)는 스위칭 장치(16)의 스위칭을 위한 사이클 타이밍을 결정한다. 만약 스위치가 광대역 릴레이(relay)이면, 7msec의 사이클 타이밍이 적절한 것으로 밝혀졌다.

만약 전자 스위치가 사용되면, 더 짧은 사이클 타이밍이 선택된다.

제 6도는 주파수 검파 장치(36)의 동작을 설명 하는 시간 연속도를 도시한 것이다. 시간(t)의 함수로 도시된 것은 주파수 검파 장치(36)의 입력(38)에 대한 입력신호(i)와, 제 2 멀티바이브레이터(47)의 출력(55)에 대한 출력 신호(Q_{2n} ; Q_2 변환된)와, 제 3 멀티바이브레이터(48)의 출력(57)에 대한 출력 신호(Q_3)와, 제 1 멀티바이브레이터(46)의 출력(60)에 대한 출력 신호(Q_{1n})와, 제 2 플립-플롭(54)의 출력(64)에 대한 출력 신호(Q_{D2})와, 제 1 플립-플롭(53)의 출력(66)에 대한 출력 신호(Q_{D1n})와, OR 게이트(52)의 출력에 대한 출력 신호(Q)와, NAND 게이트(68)의 출력(69)에 대한 출력 신호(QN)이다.

$t=t_0$, t_1 , t_2 , t_3 와 t_4 는 f_2 (예를들면, $f_2=160\text{MHz}$)에 대한 라인(1)의 왼쪽과 f_2 에 대한 라인(1)의 오른쪽을 나타내는 시정수 이다. $f=f_2$ 주위에서 스위칭 경로(42)의 전송이 설명된다. 만약 초기에 f 가 f_2 보다 작고, 주파수 분할기가 트리거링 시스템(1)의 입력(2,9)사이의 신호 경로에 포함되지 않는다고 가정하면, 그 후 $QN=0$ 이 된다.

$QN=0$ 에 대한 f_2 의 상태는 7msec(t_4-t_1)의 사이클 타이밍으로 설명된다 $t=t_1$ 에서 입력 신호(반복 신호)의 모서리(f_1)는 단안정 멀티바이브레이터(46, 47, 48)에 의해서 도시된다.

단안정 멀티바이브레이터(46, 47, 48)는 각각 5 μsec (t_2-t_1), 1.5msec(t_3-t_1)과 7msec(t_4-t_1)의 회복 시간을 가진다.

주파수 분할기(51)는 25 스케일의 회로이다. 그래서, 상기의 멀티바이브레이터는 32(분할기 회로에 의한)로 분할된 160MHz 보다 작은 주파수를 수신하며, 그후 25(주파수 분할기에 의한)로 분할된 5 μsec 이상의 시간과 일치하는 200KHz 이하의 주파수가 제공된다.

$t=t_2$ 에서, Q_{1n} 은 정지 상태로의 멀티바이브레이터(46)의 복귀에 기인하여 다시 1로 된다. 연속적으로 제 2 플립-플롭(54)은 $t=t_2$ 일때 클럭 입력(61)에서 클럭 신호를 수신하며, 데이터 입력(62)에 대한 0은 출력(64)에 게이트된다.

$t=t_3$ 에서, 제 1 플립-플롭(53)은 출력(64)의 0을 받아들이고, 이러한 결과로서 Q_{D1n} 은 1을 유지하게 된다. 그래서, NAND 게이트(68)의 출력신호(QN)는 0을 유지하고, 스위칭은 발생하지 않는다.

t4 에서 Q3의 붕괴의 결과로서, 상기 회로는 다시 인에이블된다. 그후 QN=0 으로부터 ff2 ; 즉 라인(1)의 오른쪽에 대해 그러한 상태는 t=t0, t1, t2, t3 와 t4 에 대해 설명된다. 200KHz 이상의 주파수는 주파수 분할기(51)에 의해서 관리되기 때문에, Q1n 은 t=t2 로 복귀되지 않는다.

그래서, t=t2 에서는 어떠한 클럭 신호도 제 2 플립-플롭(54)에 제공되지 않게되어, 결과적으로 QD2 는 논리 레벨(1)을 유지하게 된다. t=t3 에서, 제 2 플립-플롭(54)의 논리 레벨(1)은 제 2 멀티바이브레이터(47)에 의해서 제 1 플립-플롭(53)으로 게이트되며, 결과적으로 QD1n은 0으로 되고 NAND 게이트(68)의 QN 은 1로 된다.

스위칭이 발생하고, 그 결과로서 스위칭 경로(7)는 트리거링 시스템(1)의 입력(2,9)에 접속된다. 제 2 스위칭 경로(43)의 동작도 이와 유사하며, 여기서 주파수(f1)가 검파된다(예를들면 f1=150MHz) f1=150MHz 에 대해서, 멀티바이브레이터(75)에 제공된 주파수는 그후 128(신호 경로 ; 7)로 분할된 150MHz 이고, 27.3μsec 와 일치하는 32(2 스케일의 5개 ECL 회로)로 분할된 36.6KHz 이다.

그래서, 멀티바이브레이터(75)는 27.3μsec 의 회복 시간을 가지고 있다.

신호를 검파 하기전에 신호의 주파수를 분할하는 첫번째 결과로서, HCT 논리 소자는 적절하며, 이러한 것은 값싸고 쉽게 얻을 수 있다.

제 7도는 본 발명에 트리거링 시스템(1)을 가지고 있는 오실로스코프(78)의 기본도를 도시한 것이며, 여기서 제 1도와 일치하는 소자는 같은 방식으로 표기된다.

상기의 오실로스코프(78)는 제 1 입력 채널(79)을 포함 하고 있으며, 제 2 입력 채널(80)을 포함할 수 있다. 입력 채널(79, 80)은 처리 회로(81)에 결합되며, 처리 회로의 출력(82)은 표시 장치(84 ; CRT 또는 LCD 표시 장치)에서 수직 편향을 위해 입력(83)에 접속된다.

또한 각각의 트리거링 신호를 분기시키는 회로(85,86)는 트리거링 시스템(1)에 공급하기 위한 트리거링 신호를 분기시키기 위해 입력 채널(79,80)에 결합된다.

상기의 트리거링 신호를 분기시키는 회로(85,86)는 각각의 전치 증폭기(87,88)를 경유하여 외부 트리거링 채널(90)이 결합된 트리거링 신호 선택 회로(89)에 결합된다. 트리거링 신호 선택 회로(89)의 출력(91)은 전치 증폭기(93)의 입력(92)에 결합되고, 상기 전치 증폭기의 출력(94)은 트리거링 시스템(1)의 입력(2)에 결합된다.

트리거링 장치(4)의 출력은 톱니파 발생기(96)의 입력(95)에 결합되고, 상기 발생기의 출력(97)은 타임 베이스 회로(98)에 결합된다. 타임 베이스 회로(98)의 출력(99)은 표시 장치에서 수평 편향을 위해 입력(100)에 결합된다.

오실로스코프(78)는 다양한 기능을 제어하기 위한 제어 프로그램(도시되지 않음)을 가진 메모리(102)와 마이크로 컴퓨터(101)를 포함할 수 있다. 그래서, 전치 증폭기(93)는 각각 1배 또는 10배로 증폭하기 위한 입력(104)에서 버스(103)를 경유하여 마이크로 컴퓨터(101)에 의해서 트리거될 수 있다.

또한, 주파수 분할기는 입력신호의 적절치 않은 저 진폭에도 불구하고 트리거링 시스템에서 인에이블 될 수 있다.

제 8도는 히스테리시스와 함께 주파수 검파를 위한 부분적 소프트웨어 해법을 도시한 것이며, 여기서 주파수 검파 회로(16)의 하드웨어는 소프트웨어 방식으로 부분적으로 설계된다. 트리거링 시스템(1)의 입력(2)은 32 스케일의 회로(104)를 경유하여 펄스를 구성하는 슈미트 트리거(105)에 접속되며, 슈미트 트리거의 출력(106)은 카운팅 회로(107)에 결합된다.

카운팅 회로의 출력(108)은 마이크로 컴퓨터(101)에 공급된다. 카운팅 회로는 선정된 시간(Tg)동안 카운팅 회로를 작동시키기 위해 마이크로 컴퓨터(101)에 의해서 트리거될 수 있는 게이트 입력(109)을 포함하고 있다.

그 후 마이크로 컴퓨터(101)는 카운팅 회로를 판독하며, 이러한 판독은 주파수의 측정이다. 신호 경로(6,7)를 스위칭시키기위한 스위칭 장치(16)의 출력(18)과 동등한 제어 신호는 메모리(102)에서 간단한 소프트웨어를 이용하여 발생될 수 있다.

예를들면, f1=140MHz, f2=180MHz 이고 최대 주파수가 2GHz 이면 1μsec 의 게이팅을 위한 각각의 판독은 4, 6, 62 이며, 주파수에서 이러한 특징은 스위칭 제어 신호를 발생시키는 소프트웨어로 행하여질 수 있다. 예를들면, 7msec 의 사이클 타임(Tc)은 소프트웨어로 쉽게 협동될 수 있다.

제 9도는 히스테리시스과 함께 주파수 검파를 위한 인터럽트 서비스 루틴의 흐름도이다. 상기의 인터럽트 서비스 루틴은 메모리(102)에 위치된다. 주 프로그램(도시되지 않음)에서, 초기에 출력(18)은 논리 레벨(0)을 수신한다. 상기의 주 프로그램은 Tc 초(예를들면, 7msec)마다 시스템 클럭과 함께 발생된 인터럽트 신호에 의해서 상기의 인터럽트 서비스 루틴을 위해 수행되도록 인터럽트된다.

이러한 인터럽트 서비스 루틴은 라벨(110)에서 시작된다. 상기의 인터럽트 서비스 루틴에서 기록 명령(111)은 카운팅 회로(107 ; 카

온팅 회로는 동시에 리셋된다.)의 게이트 입력(109)을 작동시킨다. $t=Tg$ (예를들면 $1\mu\text{sec}$)후에, 출력(108)에서 판독은 버스(103)을 경유하여 판독기 명령(112)에 의해서 인터럽트 서비스 루틴에 공급된다.

이러한 판독은 측정된 신호인 주파수(f)의 측정이다. 블럭(113)에서, 상기의 인터럽트 서비스 루틴은 상기의 판독으로부터 측정된 신호의 주파수 (f)를 결정한다. 측정된 신호의 주파수(f)는 $f=f_1$ 의 주파수와 함께 비교 명령(114)으로 비교된다.

ff1 이면, 출력(18)은 논리 레벨(0)을 수신하고, 주 프로그램은 라벨(116)로 복귀된다. 또는, 비교 명령(117)에서, 측정된 신호의 주파수(f)는 $f=f_2$ 의 주파수와 비교된다.

ff2 이면, 출력(18)은 기록 명령(118)과 함께 논리 레벨(1)을 획득하고, 주 프로그램은 라벨(116)에서 복귀된다. 또는, 주 프로그램으로 복귀된다.

(57) 청구의 범위

청구항1

오실로스코프를 트리거하기 위한 시스템에 있어서, 반복적 트리거 신호를 위한 입력 단자와, 제 1 신호 경로와, 상기 제 1 신호 경로에 대하여 병렬이고, 인가되는 트리거 신호의 주파수를 분할하기 위한 제 1 주파수 분할 장치를 포함하는 제 2 신호 경로와, 상기 반복적 트리거 신호가 공급될 때에 상기 오실로스코프를 위한 트리거링 펄스를 발생시키기 위한 트리거 장치와, 상기 입력 단자와 상기 트리거 장치 사이의 상기 제 1 및 제 2 신호 경로를 선택적으로 스위칭하기 위한 것으로서, 상기 트리거 신호에 응답하여 상기 트리거 신호의 주파수에 따라서 신호 경로를 스위칭하기 위한 적어도 하나의 주파수-종속 스위칭 장치를 포함하는 스위칭 수단을 포함하는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항2

제 1항에 있어서, 트리거링 장치와 제 1 주파수 분할 장치의 주파수 동작 범위가 서로 중복되고, 상기 스위칭 수단은 중복 주파수 동작 범위내에 있는 입력 트리거 신호의 각각의 주파수에 대해서 주파수 분할 장치가 없는 제 1 신호 경로로부터 제 1 주파수 분할 장치를 보유하고 있는 제 2 신호 경로로 또한 그 역으로 트리거링 시스템의 입력 신호를 스위칭시키는 제 1 스위칭 장치를 포함하는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항3

제 2항에 있어서, 제 2 주파수 분할 장치를 포함하며 상기 입력 단자와 트리거 장치의 입력 사이의 스위칭 수단에 의해 선택적으로 스위칭 가능한 제 3 신호 경로를 추가로 포함하며, 제 1 주파수 분할 장치와 제 2 주파수 분할 장치의 주파수 동작 범위가 서로 중복되고, 상기 스위칭 수단은 상기 제 1 및 제 2 주파수 분할 장치의 중복 주파수 동작 범위내에 있는 입력 트리거 신호의 각각의 주파수에 대해서 제 2 신호 경로로부터 제 3 신호 경로로 또한 그 역으로 입력 신호를 스위칭시키는 제 2 스위칭 장치를 포함하는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항4

제 1항에 있어서,스위칭 장치는 입력 트리거 신호로부터 형성된 신호를 수신하는 입력과 제 1 및 제 2 신호 경로 스위칭용 제 1 및 제 2 스위치를 제어하기 위한 출력을 가진 주파수 검파장치를 포함하며, 이러한 주파수 검파 장치가 주파수 히스테리시스를 보이는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항5

제 4항에 있어서, 주파수 검파 장치에 공급된 신호가 트리거링 장치로부터의 입력 신호로부터 형성되는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항6

제 4항에 있어서, 주파수 검파 장치가 제 1 및 제 2 주파수-종속 스위칭 경로에 결합되고 주파수 검파 장치의 입력에 결합된 스위치를 포함하는데, 이러한 스위칭 경로의 각각의 출력은 스위칭 장치를 제어하기 위한 제어 신호를 제공하는 출력을 가진 게이트 회로의 각각의 입력에 접속되는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항7

제 6항에 있어서, 제어 신호는 제 1 주파수가 제 1 스위칭 경로에서 초과되면 제 1 신호값을 나타내고 제 2 주파수가 제 2 스위칭 경로 내에서 도달되지 않으면 제 2 신호값을 나타내는데, 이러한 제 1 및 제 2 신호값이 스위치의 두개의 각각의 상태를 결정하는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항8

제 6항에 있어서, 각각의 제 1 및 제 2 주파수-종속 스위칭 경로는 주파수 검파 장치의 입력에 결합되는 입력을 가진 제 1 단안정 멀티바이브레이터와 OR 게이트를 경유하여 주파수 검파 장치의 입력에 결합된 입력을 가진 제 2 및 제 3 단안정 멀티바이브레이터를 포함하며, 제 1 멀티바이브레이터의 출력은 제 2 멀티바이브레이터에 의해서 결정된 순간에, 제 1 및 제 2 멀티바이브레이터에 결합되고

제 1 스위칭 경로의 출력에 결합된 메모리 소자와, 제 3 멀티바이브레이터의 출력을 OR 게이트의 입력에 결합하는 수단에 게이트되는 제어 신호의 상태를 결정하며, 제 3 멀티바이브레이터는 주파수 검파 장치의 사이클 타임을 결정하는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항9

제 1항에 있어서, 상기 주파수 분할 장치는 주파수 분할 장치의 입력과 출력 사이에 직렬 접속된 적어도 하나의 대역 통과형 주파수 분할기를 포함하는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항10

제 2항에 있어서, 스위칭 장치는 입력 트리거 신호로부터 형성된 신호를 수신하는 입력과 제 1 및 제 2 신호 경로 스위칭용 제 1 및 제 2 스위치를 제어하기 위한 출력을 가진 주파수 검파 장치를 포함하며, 이러한 주파수 검파 장치가 주파수 히스테리시스를 보이는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항11

제 10항에 있어서, 주파수 검파 장치가 제 1 및 제 2 주파수-종속 스위칭 경로에 결합되고 주파수 검파 장치의 입력에 결합된 스위치를 포함하는데, 이러한 스위칭 경로의 각각의 출력은 스위치 장치를 제어하기 위한 제어 신호를 제공하는 출력을 가진 게이트 회로의 각각의 입력에 접속되는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항12

오실로스코프를 트리거링하기 위한 시스템에 있어서, 주어진 주파수 범위를포함하는 반복적 트리거 신호를 위한 입력 단자와, 상기 반복적 트리거 신호가 공급될 때 상기 오실로스코프를 위한 트리거링 펄스를 발생하기 위한 것으로서, 반복적 트리거 신호의 주어진 주파수 범위보다 작은 제한된 주파수 범위를 가진 트리거 장치와, 제 1 신호 경로와, 상기 트리거 장치의 유효 주파수 범위를 연장하기 위한 것으로서, 상기 제 1 신호 경로에 대하여 병렬이고, 인가되는 트리거 신호의 주파수를 분할하기 위한 제 1 주파수 분할 장치를 포함하는 제 2 신호 경로와, 상기 입력 단자와 상기 트리거 장치의 입력 사이의 상기 제 1 및 제 2 신호 경로를 선택적으로 스위칭하기 위한 스위칭 수단을 추가로 포함하는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항13

제 12항에 있어서, 상기 주파수 분할 장치는 주파수 분할 장치의 입력과 출력 사이에 직렬 접속된 적어도 하나의 대역통과형 주파수 분할기를 포함하는 것을 특징으로 하는 오실로스코프를 트리거링하기 위한 시스템.

청구항14

오실로스코프에 있어서, 디스플레이 장치와, 상기 디스플레이 장치에 결합된 수평 편향 회로와, 상기 디스플레이 장치에 결합된 수직 편향 회로와, 주어진 주파수 범위를 포함하는 반복적 트리거 신호를 위한 적어도 하나의 입력 신호 채널과, 상기 적어도 하나의 입력 신호 채널에 결합된 입력 단자와, 상기 수신된 반복적 트리거 신호로부터 트리거 펄스를 발생시키기 위한 것으로서 출력이 상기 수평 편향 회로의 입력에 결합된 트리거 장치를 가진 트리거링 시스템을 포함하는데, 상기 트리거링 시스템은, 제 1 신호 경로와, 상기 트리거 장치의 유효 주파수 범위를 연장하며, 인가되는 트리거 신호의 주파수를 분할하기 위한 제 1 주파수 분할 장치를 포함하는 제 2 신호 경로와, 상기 입력 단자와 상기 트리거 장치의 입력 사이의 상기 제 1 및 제 2 신호 경로를 선택적으로 스위칭하기 위한 스위칭 수단을 추가로 포함하는 것을 특징으로 하는 오실로스코프.

청구항15

부하 장치를 트리거링하기 위한 시스템에 있어서, 주어진 주파수 범위를 포함하는 주기적 트리거 신호를 위한 입력 단자와, 제 1 신호 경로와, 상기 제 1 신호 경로로부터 분리되고, 인가되는 주기적 신호의 주파수를 분할하기 위한 주파수 분할 장치를 포함하는 제 2 신호 경로와, 상기 부하 장치를 위한 트리거링 펄스를 도출하기 위한 것으로서, 상기 입력 단자에서의 주기적 신호의 주어진 주파수 범위보다 작은 제한된 주파수 범위를 가진 트리거 장치와, 상기 입력 단자에서의 주기적 트리거 신호에 의해 결정된 신호에 응답하여, 상기 주기적 입력 트리거 신호의 주파수의 함수로서, 상기 입력 단자와 상기 트리거 장치의 입력 사이의 상기 제 1 및 제 2 신호 경로를 선택적으로 스위칭하기 위한 스위칭 수단을 포함하는 것을 특징으로 하는 부하 장치를 트리거링하기 위한 시스템.

청구항16

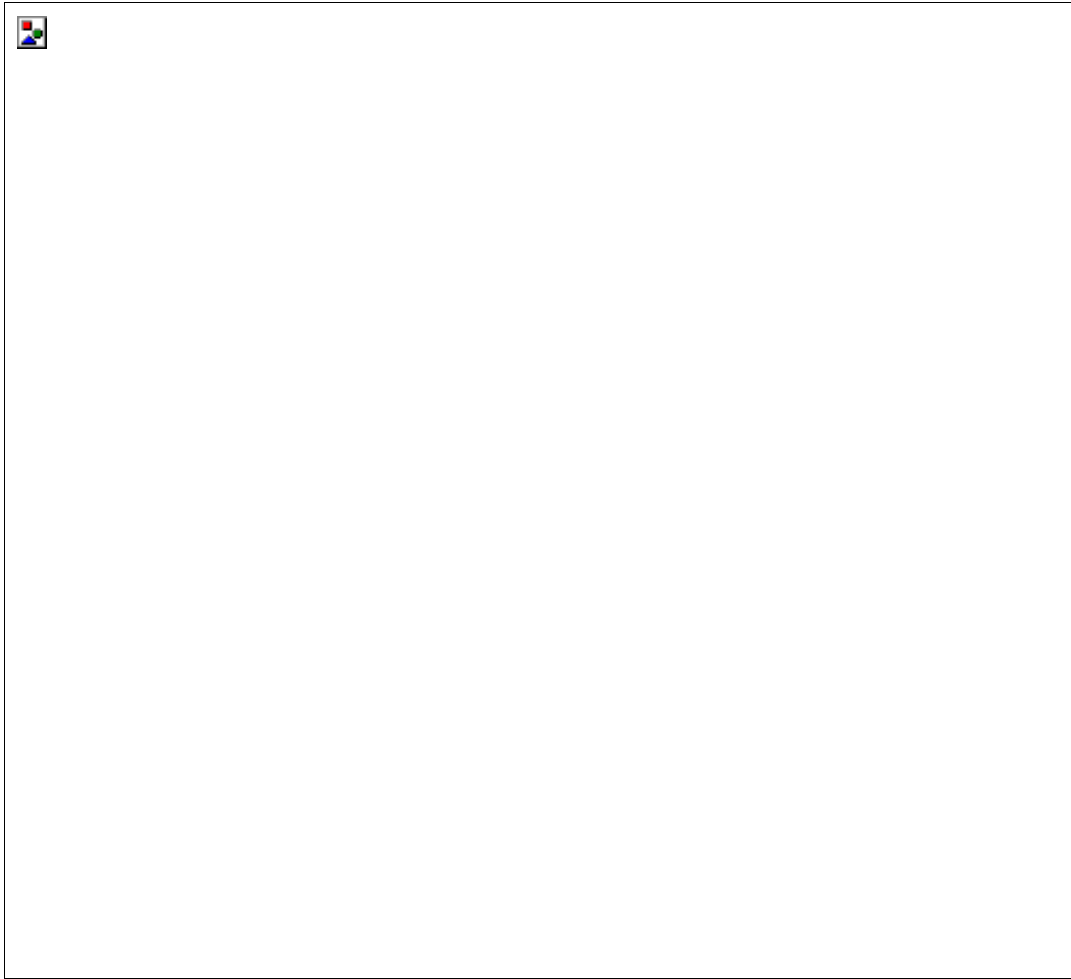
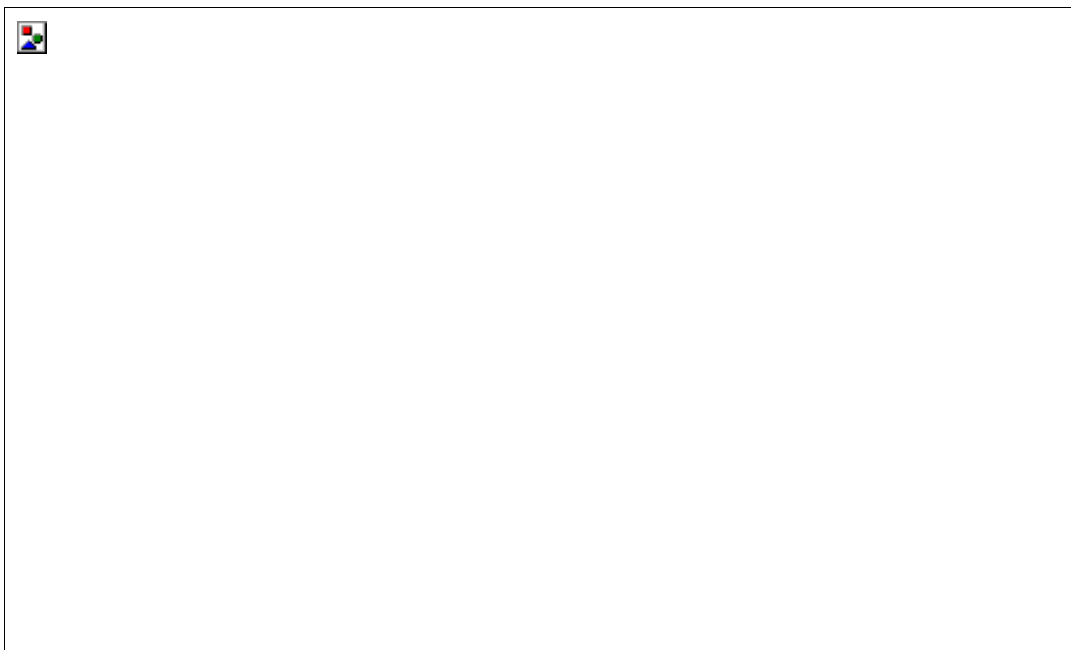
제 15항에 있어서, 상기 주파수 분할 장치는 상기 트리거 장치의 제한된 주파수 범위와 부분적으로 중복되는 주파수 범위를 가지며, 상기 스위칭 수단은 상기 부분적으로 중복되는 주파수 범위내에 있는 상기 입력 트리거 신호의 주파수에서 상기 제 1 및 제 2 신호 경로 사이에서 스위칭하는 것을 특징으로 하는 부하 장치를 트리거링하기 위한 시스템.

청구항17

제 16항에 있어서, 제 2 주파수 검파 장치를 포함하며 상기 입력 단자와 트리거 장치의 입력 사이의 스위칭 수단에 의해 선택적으로 스위칭 가능한 제 3 신호 경로를 추가로 포함하며, 상기 제 2 주파수 분할 장치는 상기 제 1 주파수 분할 장치의 주파수 범위와 부분적으로 중복되는 주파수 범위를 가지며, 상기 스위칭 수단은 상기 제 1 및 제 2 주파수 분할 장치의 상기 부분적으로 중복되는 주파수 범위내에 있는 상기 입력 트리거 신호의 주파수에서 상기 제 2 및 제 3 신호 경로 사이에서 선택적으로 스위칭하는 것을 특징으로 하는 부하 장치를 트리거링하기 위한 시스템.

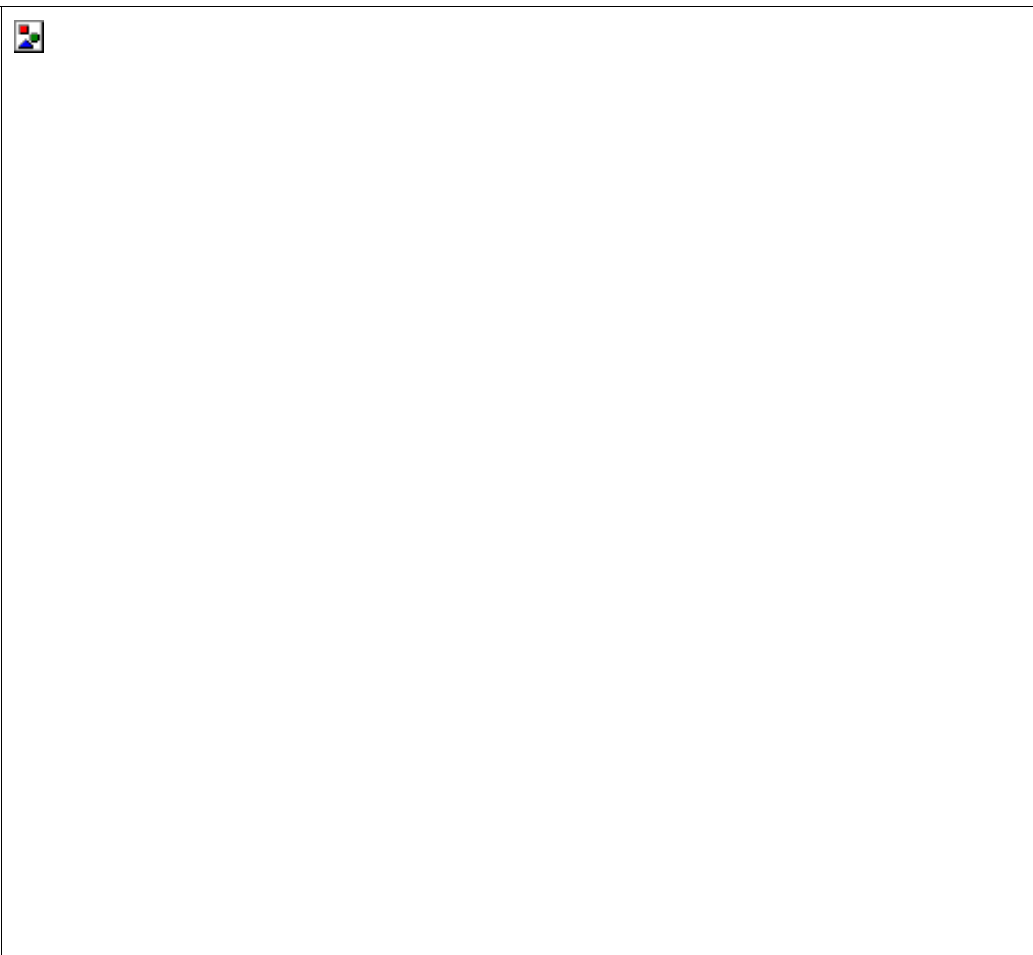
청구항18

제 15항에 있어서, 상기 스위칭 수단은 상기 트리거 장치의 입력에 커플링된 입력과, 상기 트리거 장치의 입력에서의 신호의 주파수의 함수로서 상기 제 1 및 제 2 신호 경로 사이에서 스위칭하기 위한 스위치를 제어하기 위한 출력을 가진 주파수 검출 회로를 포함하는 것을 특징으로 하는 부하 장치를 트리거링하기 위한 시스템.

도면**도면1****도면2****도면3**



도면4



도면5



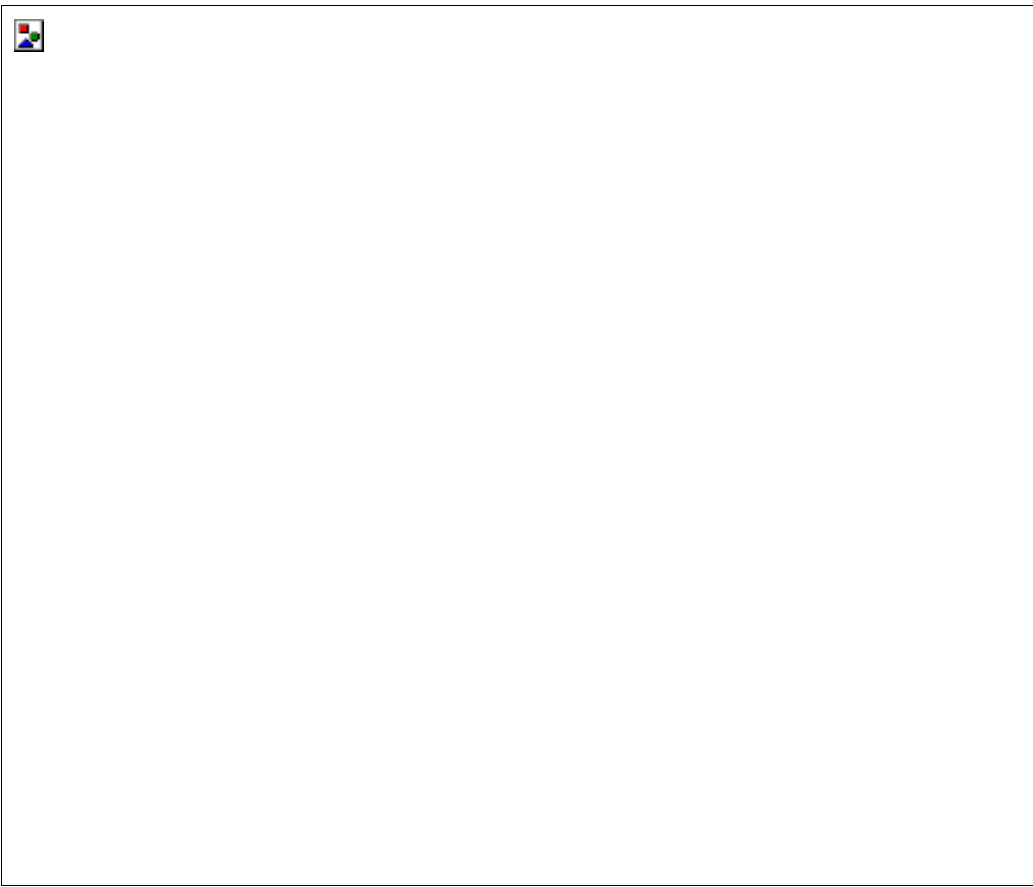
도면6



도면7



도면8



도면9

